creative commons
COMMONS DEED

저작자표시-비영리-변경금지 2.0 대한민국

이용자는 아래의 조건을 따르는 경우에 한하여 자유롭게

- 이 저작물을 복제, 배포, 전송, 전시, 공연 및 방송할 수 있습니다.

다음과 같은 조건을 따라야 합니다:

저작자표시. 귀하는 원저작자를 표시하여야 합니다.

비영리. 귀하는 이 저작물을 영리 목적으로 이용할 수 없습니다.

변경금지. 귀하는 이 저작물을 개작, 변형 또는 가공할 수 없습니다.

- 귀하는, 이 저작물의 재이용이나 배포의 경우, 이 저작물에 적용된 이용허락조건을 명확하게 나타내어야 합니다.
- 저작권자로부터 별도의 허가를 받으면 이러한 조건들은 적용되지 않습니다.

저작권법에 따른 이용자의 권리는 위의 내용에 의하여 영향을 받지 않습니다.

이것은 이용허락규약(Legal Code)을 이해하기 쉽게 요약한 것입니다.

Disclaimer

dCollection

공학박사학위논문

소용량 직류단 캐패시터가 있는 단상 계통 연계형 전동기 및 발전기 제어 시스템

2016 년 12 월

서울대학교 대학원

전기 컴퓨터 공학부

손 영 락

초 록

본 논문에서는 전동기 또는 발전기 제어를 위한 단상 계통 연계 소용량 직류단 캐패시터 시스템의 제어 방식을 제안한다. 소용량 직류단 캐패시터 시스템은 직류단에 사용되는 전해 캐패시터를 제거하여 시스템의 신뢰도를 향상시면서 필터 인덕터 및 캐패시터의 크기를 줄여 전체 시스템의 경량화 및 가격 감소에 기여할 수 있다. 소용량 직류단 캐패시터 시스템에서는 에너지 저장소의 부재로 인한 시스템의 제어 안정성 관련 문제와 계통 전류 성형 관련 문제가 발생한다. 이에 기존 연구에서는 이 문제를 해결하기 위한 여러 가지 제어 방식이 제안되었다. 이 중 전압 지령의 수정을 통한 방식은 빠르고 정확한 인버터 전력 제어를 통해 우수한 계통 전류 성형 성능을 달성할 수 있지만 전류 제어기에 전압 수정분이 외란으로 작용하여 전동기 전류 제어 오차 및 제어 불안정 현상이 발생하는 문제가 있다. 지금까지의 연구에서는 이 오차 및 제어 불안정 현상에 관한 분석이 정확히 이루어지지 않았으며, 제어 불안정 현상에 대한 적절한 해결 방안도 제시된 바가 없었다. 이 때문에 엄격한 계통 전류 고조파 저감 성능을 요구하는 양방향 전력 변환 시스템에서 소용량 직류단 캐패시터 시스템이 널리 적용되지 못하였다.

본 논문에서는 기존 연구에서 다루지 못한 전압 지령의 수정을 통한 계통 전류 성형 제어 시 발전 영역에서 발생하는 전동기 전류 제어 불안정 현상의 원인에 대해 분석했다. 그리고 그 분석 결과를 바탕으로 전동기 전류 제어 불안정 현상을 개선하기 위한 새로운 전압 지령 수정 방식을 제안했다. 기존 논문에서 전동기 전류를 통한 인버터 제어 수행 시 q축 전류의 영향만을 고려한 것과 달리, 제안 방식에서는 d축 전류의 영향 역시 고려하여 전동기 전류

제어기가 보다 정확하게 인버터 전력 지령을 추종하도록 하는 전동기 전류 지령 생성 방식을 제안했다. 그리고 위의 전동기 전류 제어 불안정성을 개선하기 위한 새로운 전압 지령 수정 방식을 제안했다. 인버터 전력 제어에 직접적으로 관여하지 않는 무효 전압 수정분의 인가를 통해 원점으로 향하는 유효 전압 성분의 크기를 저감하는 방식을 제안했다. 또 본 논문에서는 낮은 계통 전압 구간에서의 직류단 전압 승압 제어 방식을 제안하고 직류단 전압의 승압 제어가 이루어지는 구간에서 직류단 전압의 크기가 시스템의 효율, 계통 전류 고조파, 시스템의 운전 영역에 미치는 영향을 분석했다. 끝으로 본 논문에서는 모의 실험 및 실험을 통해 제안된 제어 방식의 개선된 전동기 전류 제어 특성 및 우수한 계통 전류 고조파 저감 성능을 실증하였다.

주요어: 단상 계통 연계 회로, 전동기 및 발전기 제어 시스템
소용량 직류단 캐패시터, 계통 전류 성형 제어, 시스템 안정화 제어

학번: 2013-30240

목 차

초 록 i

목 차 iii

그림 목차 vi

표 목차 xi

제 1 장 서론 1

1.1 연구 배경 1

1.2 연구 목적 4

1.3 논문의 구성 5

제 2 장 대용량 직류단 캐패시터 시스템 6

2.1 시스템의 구조 및 적용된 수동 소자의 역할 6

2.1.1 직류단 캐패시터의 역할 8

2.1.2 계통 측 필터의 역할 12

2.2 직류단 캐패시터의 소용량화 배경 15

제 3 장 소용량 직류단 캐패시터 시스템 18

3.1 시스템의 동작 특성 19

3.2 시스템의 제어를 위한 기존 제어 방식 25

3.2.1 시스템 안정화 제어 25

3.2.2 계통 전류 성형 제어 27

3.2.3 양방향 전력 변환 시스템의 제어 34

3.3 기존 제어 방식의 한계 37

제 4 장 제안된 소용량 직류단 캐패시터 시스템의 제어 방식 39
4.1 전체 시스템의 구조 및 동작 39
4.2 정류기 측의 제어 42
4.3 인버터 전력 지령의 생성 45
4.4 전동기 전류 지령 생성 방식 53
4.5 출력 전압 지령 수정 방식 63
4.5.1 전압 지령 수정을 통한 인버터 전력 보상의 원리 65
4.5.2 전압 지령의 수정이 전동기 전류 제어 시스템에 미치는 영향 .73
4.5.3 전동기 전류 제어 불안정성 문제의 개선 방안 89
4.6 직류단 전압 최소값 설정 시 고려 사항 98
4.6.1 시스템 효율 98
4.6.2 계통 전류 고조파 102
4.6.3 운전 영역 및 무효 전력 공급 가능 용량 103

제 5 장 모의 실험 및 실험 결과 107
5.1 모의 실험 결과 107
5.2 실험 결과 120

제 6 장 결론 및 향후 과제 137
6.1 연구 결과 137
6.2 향후 과제 139

참고 문헌 141

부 록 147
A.1 계통 전류 고조파 관련 규정 147

ABSTRACT 151

그림 목차

그림 2.1 2 레벨 3 레그 인버터 회로의 구성 6
그림 2.2 대표적인 계통 연계 전동기 및 발전기 제어 시스템의 구조 7
그림 2.3 전력 변환 시스템에서 직류단 전압과 직류단 주변 전류의 흐름 8
그림 2.4 인버터의 스위칭으로 인해 발생하는 i_{inv}의 맥동 10
그림 2.5 단상 계통에 연결된 시스템의 계통 측 전압, 전류 및 전력 파형 11
그림 2.6 계통 측 필터 인덕터 적용 전후 계통 전류의 파형 13
그림 2.7 스위치 모드 파워 서플라이를 구성하는 소자들의 고장률. 17
그림 3.1 소용량 직류단 캐패시터 시스템의 분류 19
그림 3.2 소용량 직류단 캐패시터 시스템의 등가 회로 20
그림 3.3 단상 계통에 연결된 소용량 직류단 캐패시터 시스템 23
그림 3.4 전동기 전류 지령 변경을 통한 안정화 제어 방식의 블록도 25
그림 3.5 전압 지령의 수정을 통한 안정화 제어 방식의 블록도 26
그림 3.6 개루프 구조를 가지는 전동기 전류를 통한 계통 전류 성형 방식의 블록도 29
그림 3.7 폐루프 구조를 가지는 전동기 전류를 통한 계통 전류 성형 방식의 블록도 31
그림 3.8 비례 공진 제어기 및 반복 제어기의 이득 31
그림 3.9 전압 지령의 수정을 통한 계통 전류 성형 방식의 블록도 33
그림 3.10 전압 지령 수정 방식 적용 시 발생하는 전동기 전류 제어 불안정 현상의 예시 36
그림 4.1 단상 계통 연계 양방향 소용량 직류단 캐패시터 시스템의 구조 39

그림 4.2 제안된 제어 방식의 간략한 제어기 구성. 41
그림 4.3 제안 정류기 제어 방식에서 직류단 전압 지령 파형 및 그에 따른 정류기의 운전 모드 구분 42
그림 4.4 운전 모드 별 정류기 측 제어기의 블록도 43
그림 4.5 제안된 인버터 전력 지령 생성부의 블록도 45
그림 4.6 계통 전류 성형을 위한 인버터 전력 지령 $P_{inv,cs}^{*}$의 예시 ($\overline{P}_{rect}^{*}$ = -800W, $\overline{Q}_{rect}^{*} = 0$, $v_{dc,min}$ = 100V) 47
그림 4.7 능동 댐핑 보상 전류 성분이 추가된 시스템의 등가 회로 49
그림 4.8 α의 값에 따른 시스템의 극점의 위치 50
그림 4.9 α의 값에 따른 운전 절환 구간에서의 계통 전류 파형 52
그림 4.10 제안 전동기 전류 지령 생성부의 블록도 53
그림 4.11 제안 방식을 통해 계산된 전향 보상 전류 지령의 예시. 58
그림 4.12 제안 궤환 전류 지령 생성부의 블록도 59
그림 4.13 비례 적분 공진 제어기 기반 인버터 전력 제어기의 제어기 이득 61
그림 4.14 전압 지령 수정 방식 인버터 전력 제어기의 블록도 65
그림 4.15 전압 지령의 수정을 통한 인버터 전력의 제어 방식 66
그림 4.16 기존 전압 지령 수정 방식에서의 전압 수정 방향 70
그림 4.17 인버터 전력 유지를 위한 과변조 방식 71
그림 4.18 전압 지령 수정 방식 적용 시 제어기의 동작 74
그림 4.19 전압 지령 수정 방식 적용 시 제어기의 동작 76
그림 4.20 무효 전압 성분의 인가에 의한 전동기 전류 값에 따른 전동기 전류 미분항의 분포 78

그림 4.21 전동기 전류에 따른 $P_{inv,ff}^{*}$ 값의 분포 80
그림 4.22 유효 전압 성분에 의한 전동기 전류 미분항의 분포 82
그림 4.23 전동기 전류에 따른 $\frac{d}{dt}\left|\bar{v}_{dqs,P}^{r*}\right|$ 값의 분포 84
그림 4.24 전압 수정 시 전체 전압 지령에 의한 전동기 전류 미분항의 분포 86
그림 4.25 안정화 제어 수행 시 시간에 대한 전동기 전류 미분항의 분포 87
그림 4.26 무효 전압 성분의 인가에 따른 전동기 전류 및 $P_{inv,ff}^{*}$의 변화 경향 89
그림 4.27 전동기 전류 벡터의 크기에 따른 영역의 구분 및 각 영역에서의 무효 전압 인가 방향 91
그림 4.28 추가 무효 전압 성분 인가 시 전동기 전류 변화 경향 91
그림 4.29 전동기 전류에 따른 $\frac{d}{dt}\left|\bar{v}_{dqs,P}^{r*}\right|$ 값의 분포 (P_{inv}^{*} = -800 W) 94
그림 4.30 전동기 속도에 따른 Area II 영역의 면적 변화 97
그림 4.31 전동기 제정수 변동에 따른 Area II 영역의 면적 변화 (P_{inv}^{*} = -800 W) 97
그림 4.32 MODE I 에서 $v_{dc,min}$값의 증가에 따른 d축 전류의 감소 경향 101
그림 4.33 정격 운전 지점에서 $v_{dc,min}$값에 따른 전동기 전류 RMS 값의 비교 101
그림 4.34 회전자 좌표계 전류 평면에서 발전기의 동작 가능 영역과 최대 출력 지점의 위치 103
그림 4.35 v_{dc}의 크기에 따른 최대 출력의 크기 및 출력 가능 영역의 표시 ... 104
그림 4.36 $v_{dc,min}$ 값에 따른 대상 시스템의 능력곡선 106
그림 5.1 전향 보상 전동기 전류 지령 생성부의 적용을 통한 인버터 전력의 제어 ($P_{inv,avg}$ = -800 W, $v_{dc,min}$ = 150 V) 108

그림 5.2 전향 보상 및 궤환 전동기 전류 지령 생성부의 적용을 통한 인버터 전력의 제어 ($P_{inv,avg}$ = -800 W, $v_{dc,min}$ = 150 V) 109
그림 5.3 전동기 전류 방향 전압 지령 수정 시 발생하는 제어 실패 현상 ($P_{inv,avg}$ = -800 W, $v_{dc,min}$ = 150 V) 110
그림 5.4 무효 전압 성분 추가 시 인버터 전력의 제어 ($P_{inv,avg}$ = -800 W, $v_{dc,min}$ = 150 V) 112
그림 5.5 $v_{dc,min}$ 값에 따른 시스템의 주요 변수들의 파형 ($P_{inv,avg}$ = -800 W) 116
그림 5.6 시스템의 무효 전력 보상 운전 실험 ($P_{inv,avg}$ = -600 W, $v_{dc,min}$ = 100 V) 119
그림 5.7 실험 세트의 구성 120
그림 5.8 정격 운전 지점에서 제안 제어 방식의 동작 값에 따른 시스템 동작 파형 ($P_{inv,avg}$ = -800 W, $v_{dc,min}$ = 100 V) 122
그림 5.9 정격 운전 지점에서 제안 제어 방식의 동작 값에 따른 시스템 동작 파형 ($P_{inv,avg}$ = -800 W, $v_{dc,min}$ = 150 V) 123
그림 5.10 정격 운전 지점에서 제안 제어 방식의 동작 값에 따른 시스템 동작 파형 ($P_{inv,avg}$ = -800 W, $v_{dc,min}$ = 200 V) 124
그림 5.11 전동기 전류의 불안정 구간 진입으로 인한 계통 전류 왜곡 현상 ($P_{inv,avg}$ = -800 W, $v_{dc,min}$ = 150 V) 125
그림 5.12 전동기 평균 d축 전류의 크기에 따른 계통 전류 왜곡의 경향 126
그림 5.13 전력 지령 변동 시 제안 제어 방식의 과도 상태 동작 130
그림 5.14 시스템의 능력곡선과 실험을 통해 얻은 실제 동작 경계점의 비교 131
그림 5.15 무효 전력 보상 운전 시 시스템의 주요 변수들의 파형 ($P_{inv,avg}$ = -600 W, $Q_{inv,avg}$ = -300 VAr, $v_{dc,min}$ = 100 V) 133

그림 5.16 무효 전력 보상 운전 시 시스템의 주요 변수들의 파형 ($P_{inv,avg}$ = -600 W, $Q_{inv,avg}$ = 300 VAr, $v_{dc,min}$ = 100 V)..... 134
그림 5.17 무효 전력 보상 운전 시 시스템의 주요 변수들의 파형 ($P_{inv,avg}$ = 0 W, $Q_{inv,avg}$ = -600 VAr, $v_{dc,min}$ = 100 V)..... 135
그림 5.18 무효 전력 보상 운전 시 시스템의 주요 변수들의 파형 ($P_{inv,avg}$ = 0 W, $Q_{inv,avg}$ = 700 VAr, $v_{dc,min}$ = 100 V)..... 136

표 목차

표 2.1 단상 DC/AC 컨버터를 구성하는 주요 소자들의 고장률 17

표 3.1 소용량 직류단 캐패시터 시스템의 종류에 따른 등가 임피던스의 크기 20

표 3.2 기존 소용량 직류단 캐패시터 시스템의 인버터 전력 제어 방식 비교 38

표 4.1 대상 시스템 및 전동기의 제정수 40

표 5.1 $v_{dc,min}$값에 따른 시스템 효율 및 계통 전류의 전 수요 왜곡(TDD)..... 117

표 5.2 $v_{dc,min}$값에 따른 전체 시스템의 효율 및 전력 변환 회로의 효율 ($P_{inv,avg}$ = -800 W, ω_{rm} = 3600 r/min) 127

표 5.3 $v_{dc,min}$값에 따른 계통 전류의 전 수요 왜율 및 IEEE-519 규정 만족 여부 ($P_{inv,avg}$ = -800 W, ω_{rm} = 3600 r/min) 128

표 A.1 IEC61000-3-2 규정에 명시된 계통 전류 고조파 규제치 표 148

표 A.2 IEEE-519 규정에 명시된 계통 전압 고조파 규제치 150

표 A.3 IEEE-519 규정에 명시된 계통 전류 고조파 규제치 150

제 1 장 서론

1.1 연구 배경

전력용 반도체는 1970년대에 MOSFET, 1980년대에 IGBT가 개발된 이래 단위 면적 당 전류 밀도, 항복 전압, 도통 시 전압 강하, 스위칭 속도 등의 성능이 꾸준히 개선되고 있다 [1-3]. 이와 같은 성능의 개선에 따라 반도체의 가격 역시 지속적으로 감소했고, 이는 전력용 반도체가 기존에는 쓰이지 않았던 가정용 / 산업용 전력 변환 시스템에까지 적용되는 계기가 되었다 [4, 5]. 전력용 반도체를 활용한 인버터 기술의 큰 특징 중 하나는 가변 전압 및 가변 주파수 제어가 가능하다는 점이다. 이와 같은 특징을 이용하면 다양한 형태의 전동기 및 발전기를 고정 전압 및 주파수를 사용하는 계통을 통해 직접 제어하는 경우에 비해 보다 높은 효율 및 다양한 속도로 제어하는 것이 가능하다. 최근 반도체 소자와 마이크로프로세서의 기술 발전으로 인해 보다 저렴한 가격으로 인버터 시스템을 구성할 수 있게 되었으며, 특히 영구자석 동기전동기의 경우 높은 효율과 전력 밀도 및 과부하 내량을 갖고 있어 초소형 전동기 시스템부터 전기 자동차에 이르기까지 폭넓은 분야에서 선호되고 있다.

전동기 시스템은 그 용도에 따라 다양한 형태의 전원에 연결되어 사용되는데, 가장 흔히 사용되는 형태는 3상 또는 단상 교류 계통에 연결되어 동작하는 계통 연계 시스템이다. 이 중 단상 계통 연계 시스템은 3상 계통 연계 시스템에 비해 전선의 비용을 절감할 수 있고 전력 변환 회로의 구성이 간단해 청소기나 세탁기, 에어컨 등 소용량의 가정용 전동기 구동 시스템, 또는 전선을 구성하는 데 많은 비용이 필요한 대용량의 열차 구동용 시스템이나 펌프

시스템에 널리 사용되고 있다. 최근 분산 전원 시스템과 신재생 에너지 관련 기술이 발달하면서, 풍력 발전기를 비롯한 발전기 시스템에서 수에서 수십 kW 이내의 소용량 시스템을 단상 계통 연계 시스템으로 구성하는 사례도 자주 발견되고 있다 [6-8]. 이러한 수요의 증가에 따라 시스템의 가격 및 부피, 신뢰도, 효율 등 여러 가지 측면에서의 성능을 개선하기 위해 다양한 연구가 진행되어 왔다. 소용량 직류단 캐패시터 시스템에 관한 연구는 그 연구들 중 하나로, 전력 변환 시스템의 직류단에 적용되는 소자 중 고장률이 가장 높은 전해 캐패시터를 그보다 고장률이 낮은 다른 종류의 캐패시터로 대체한 시스템으로, 기존 대용량 직류단 캐패시터 시스템에 비해 높은 신뢰도를 확보할 수 있는 장점을 가진다. 또한, 직류단 캐패시터 및 인덕터 필터의 소용량 설계가 가능해짐에 따라 시스템의 가격 및 부피 역시 절감할 수 있다. 이와 같은 장점들 때문에, 지금까지 소용량 직류단 캐패시터 시스템의 실제 적용을 위한 많은 연구가 진행되어 왔다.

단상 계통 연계 시스템의 직류단 캐패시터를 소용량으로 설계함에 따라 계통 전류 고조파를 저감하여 관련 규정을 만족하기 위한 제어 방식 및 시스템의 안정화를 위한 새로운 제어 방식을 필요로 하게 되었고, 계통 2배 주파수로 맥동하는 계통 측 전력 성분이 그대로 부하 측으로 전달되면서 발생하는 효율 감소 문제를 해결할 수 있는 방안에 대한 연구 역시 필요로 하게 되었다. 이와 관련된 소용량 직류단 캐패시터 시스템에 대한 연구는 아래와 같이 진행되어 왔다. 먼저 정 전력 부하 (Constant power load, CPL) 운전 조건에서의 음의 임피던스 특성으로 인해 발생하는 시스템의 불안정성 문제를 해결하기 위해 인버터에 능동 댐핑 전력 성분을 추가하는 시스템 안정화 제어 방식이 연구되

었다 [9-20]. 또, 부하 측 맥동으로 인한 효율 감소 문제의 해결을 위해서 능동 스위칭 소자를 포함한 보조 회로를 직류단에 적용하는 등 회로 구조의 변경을 통해 직류단 전압 강하로 인해 발생하는 손실 증가를 보상하여 효율을 향상시키는 여러 가지 방식이 연구되었다 [21-35]. 마지막으로, 계통 전류 고조파의 저감과 관련해서는 단상 계통 연계 시스템을 대상으로 한 연구들에서 인버터 전력의 제어를 통해 계통 측 필터 인덕터를 크게 줄이고도 계통 전류 고조파 기준을 만족할 수 있음이 밝혀진 바 있다 [36-53]. 단상 계통 연계 소용량 직류단 캐패시터 시스템에서의 계통 전류 성형 방식은 전동기 전류의 제어를 통한 성형 방식 [36-47]과 인버터의 출력 전압의 수정을 통한 계통 전류 성형 방식 [48-54]으로 구분할 수 있다. 이 중 전동기 전류의 제어를 통한 성형 방식은 계통 전류 고조파를 충분히 저감할 수 없다는 한계를 가지고, 출력 전압의 수정을 통한 성형 방식은 계통 전류 고조파는 충분히 저감할 수 있지만 전압의 수정분이 전동기 전류 제어기에 외란으로 작용하여 전류 제어 오차를 유발하는 특성을 가진다.

최근 단상 계통 연계 시스템 중 발전기 제어나 회생 제동 운전을 위한 양방향 시스템을 대상으로도 소용량 캐패시터 시스템의 적용이 시도되기 시작했다. 발전기 제어 시스템의 경우 계통 전류 고조파와 관련하여 IEEE-519 규정을 만족해야 하는데, 이는 전동기 구동 시스템에 주로 적용되는 IEC61000-3-2 규정에 비해 더 엄격한 고조파 규제치를 가진다. 이 때문에 소용량 캐패시터 시스템이 발전 영역에서 동작할 경우 규정 만족을 위해 계통 전류 성형 제어 시 전압 지령 수정 방식의 적용이 요구된다. 그러나 이와 관련된 최근 연구 [54]에서 전압 지령 수정 방식을 적용할 경우 시스템이 발전 영역에서 동작할 때

전동기 전류가 0으로 수렴하는 전동기 전류 제어 불안정 현상이 발생함이 발견되어, 발전 영역에서는 기존의 전압 지령 수정 방식을 그대로 사용할 수 없다는 문제점이 새로 발견되었다. 이 현상은 시스템이 구동 영역에서 동작할 때에는 발생하지 않았던 현상으로, 시스템이 구동 영역에서 동작하는 상황에 대해서만 고려했던 기존 연구에서는 이 전류 제어 불안정 현상의 원인에 관한 정확한 분석이 이루어진 바가 없다. 따라서 소용량 캐패시터 시스템의 적용 분야 확장을 위해 이 발전 영역에서 발생하는 전류 제어 불안정 현상의 원인에 대한 정확한 분석과 이를 개선하기 위한 새로운 제어 방식에 대한 추가적인 연구가 필요한 상태이다.

1.2 연구 목적

본 논문에서는 전동기 및 발전기 제어를 위한 단상 계통 연계 소용량 직류단 캐패시터 시스템을 대상으로 발전 영역에서 전동기 전류 제어 성능을 유지함과 동시에 계통 전류를 정확히 성형할 수 있는 새로운 제어 방식을 제안한다. 대상 시스템에서 전압 지령의 수정을 통한 계통 전류 성형 제어를 수행했을 때 발생하는 전동기 전류 제어 불안정 현상의 원인을 분석하고, 이를 바탕으로 전동기 전류 제어 불안정 현상을 방지하면서 계통 전류의 고조파를 규제치 이내로 저감할 수 있는 제어 방식을 제안한다. 또 낮은 계통 전압 구간에서 직류단 전압을 승압할 때 얻을 수 있는 시스템의 효율, 계통 전류 고조파, 그리고 무효 전력 보상과 관련된 효과들을 설명한다. 마지막으로 모의 실험 및 실험을 통해 제안 제어 방식의 동작을 실증하여 소용량 직류단 캐패시터 시스템이 양방향 시스템에 적용될 수 있는 기반을 마련하고자 한다.

1.3 논문의 구성

본 논문의 구성은 아래와 같다.

제 1장에서는 연구의 배경 및 목적에 관해 서술한다.

제 2장에서는 대용량 직류단 캐패시터 시스템의 특성 및 전력 변환 시스템에서 직류단 캐패시터를 소용량화하게 된 배경을 자세히 기술한다.

제 3장에서는 기존에 연구된 소용량 직류단 캐패시터 시스템의 제어 방식을 비교하고, 기존 방식들의 한계를 분석하여 새로운 제어 방식의 필요성을 강조한다.

제 4장에서는 본 논문에서 제안한 제어 방식에 관해 설명한다.

제 5장에서는 매입형 동기 전동기(IPMSM)를 이용한 모의 실험 및 실험을 진행하고 이를 통해 본 논문에서 제안한 제어 방식을 검증한다.

제 6장에서는 본 연구의 결론을 기술하고 향후 과제를 정리한다.

제 2 장 대용량 직류단 캐패시터 시스템

2.1 시스템의 구조 및 적용된 수동 소자의 역할

인버터 회로는 직류(DC) 전압 또는 전류를 교류(AC) 전압 또는 전류로 변환하는 회로를 뜻하며, 컨버터 회로는 반대로 교류 전압 또는 전류를 직류로 변환하는 회로를 뜻한다. 전동기 구동 시스템 및 발전기 시스템에는 그 적용 분야의 규모 및 부하 특성에 따라 다양한 형태의 인버터 및 컨버터 회로가 사용되고 있다. 그 중 전압형 2 레벨 3 레그 인버터 / 컨버터 구조는 그 간단한 시스템 구조 및 쉬운 제어 방식 때문에 산업계에서 3상 전기 기기의 제어 용도로 가장 널리 사용되고 있다. 2 레벨 3 레그 인버터 / 컨버터 회로의 구성은

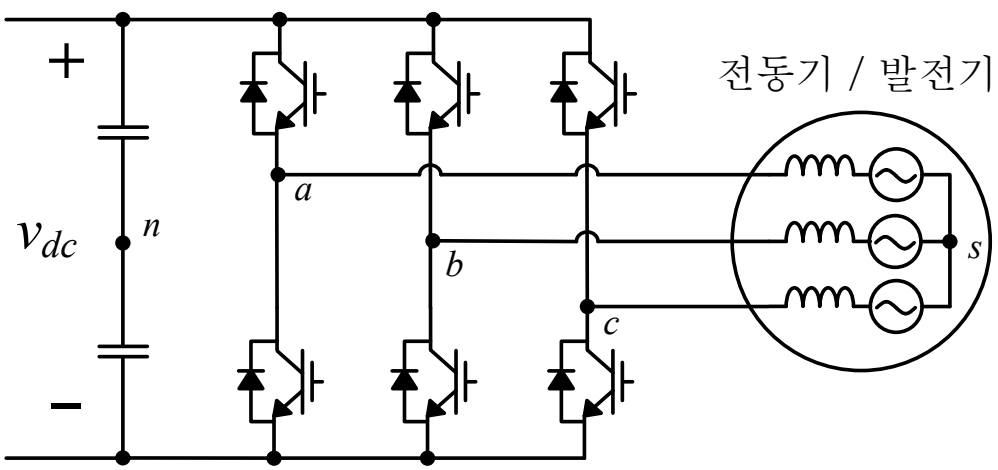


그림 2.1 2 레벨 3 레그 인버터 회로의 구성

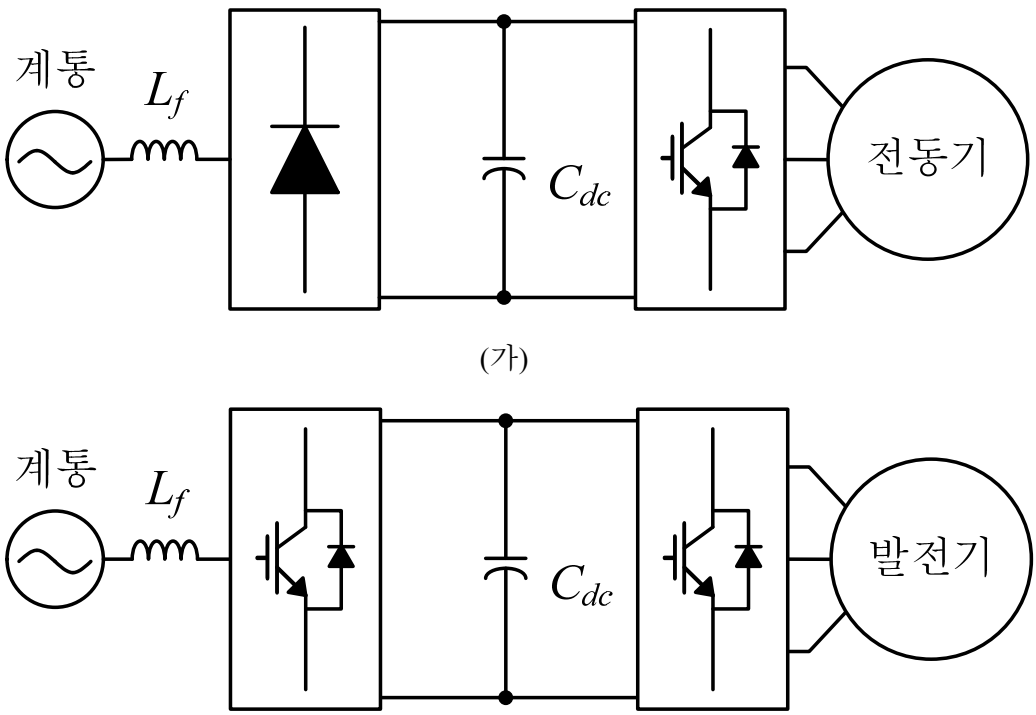


그림 2.2 대표적인 계통 연계 전동기 및 발전기 제어 시스템의 구조

(가) 단방향 시스템 (나) 양방향 시스템

그림 2.1과 같으며, 그림의 회로에서 직렬로 구성된 3 쌍의 스위치 레그를 통해 각 상의 전압 v_{an}, v_{bn}, v_{cn}을 직류단 전압 v_{dc}로부터 합성하여 전동기 / 발전기에 인가한다.

위의 인버터 회로는 사용 용도에 따라 계통, 배터리 등 다양한 형태의 전원과 연계하여 사용할 수 있다. 이 중 계통과 연계하여 사용되는 시스템의 경우 전체 회로가 계통 – 정류기 – 직류단 – 인버터(컨버터) – 부하(발전기) 순으로 구성되는 것이 일반적이다. 전동기 구동 및 발전기의 제어를 위한 대표적인

계통 연계 전력 변환 시스템의 구조는 그림 2.2와 같다. 단방향 전력 변환 시스템의 경우 다이오드 정류기를 적용하여 비용과 제어 측면에서의 이점을 확보한 구조가 주를 이루고 있으며, 양방향 전력 변환 시스템의 경우 대부분 풀 브릿지 정류기를 적용하여 양방향 전력 전달 기능을 구현한다. 이 두 시스템에는 출력의 안정성 확보와 계통 측 전류 고조파의 저감을 위해 공통적으로 대용량의 직류단 캐패시터 C_{dc}와 계통 측의 필터 인덕터 L_f가 적용된다. 아래 항에서는 시스템에 사용되는 수동 소자의 동작 및 적용 효과에 관해 다룬다.

2.1.1 직류단 캐패시터의 역할

직류단의 전압은 인버터 스위칭 소자의 전압 한계와 부하의 출력 전압 범위를 고려하여 일정한 범위 내에서 유지되어야 한다. 직류단 캐패시터는 직류단 전압이 변화하는 것을 억제하여 직류단 전압을 일정한 값으로 유지하는 역할을 수행한다. 그림 2.3은 전력 변환 회로에서 직류단 주변 전류의 흐름을 나타낸 것이다. 아래 그림에서 직류단 캐패시터로 흐르는 전류 i_{dc}의 값은 정류기

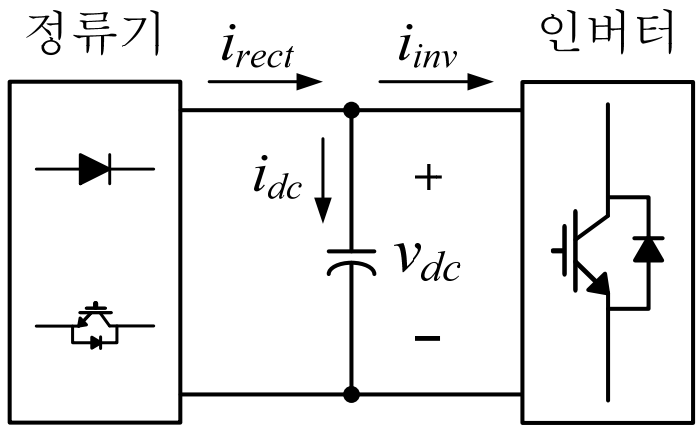


그림 2.3 전력 변환 시스템에서 직류단 전압과 직류단 주변 전류의 흐름

에서 직류단으로 흐르는 전류 i_{rect}, 그리고 직류단에서 인버터로 흐르는 전류 i_{inv}의 차와 같고, 직류단 전압 v_{dc}의 크기는 i_{dc}의 적분 값에 따라 식 (2.1)과 같이 결정된다.

$$v_{dc}(t) = v_{dc}(t_0) + \frac{1}{C_{dc}} \int_{t_0}^{t} (i_{rect} - i_{inv}) dt \,. \tag{2.1}$$

위 식에서 정류기 측 전류 i_{rect}와 인버터 측 전류 i_{inv}의 순시적인 차이로 인해 직류단 전압의 맥동이 발생하며, i_{rect}와 i_{inv}의 차이가 0으로 수렴할 때 직류단 전압이 일정한 값을 유지함을 알 수 있다. 직류단 전압 맥동의 크기는 직류단 캐패시터 용량에 반비례하므로 시스템 설계 시 전류의 순시적인 차이로 인해 발생할 수 있는 직류단 전압의 변화를 고려하여 캐패시터의 용량을 일정 크기 이상으로 설계할 필요가 있다. 전류의 순시적인 차이를 발생시키는 요인으로는 인버터 및 정류기 측의 스위칭으로 인한 전류 맥동, 계통 측 전력 맥동으로 인한 변동, 부하의 순시적인 변동, 그리고 계통 사고 등의 원인으로 인한 전원 차단 등이 있다.

인버터 및 정류기에서는 펄스 폭 변조 (Pulse Width Modulation, PWM) 방식을 통해 각 상의 전압을 합성한다. 이 때, i_{rect} 및 i_{inv}은 스위칭 상태가 바뀔 때마다 다른 값을 가진다. 각 상의 스위칭 상태에 따른 i_{inv}의 값은 식 (2.2)와 같이 나타낼 수 있다.

$$i_{inv} = S_a i_{as} + S_b i_{bs} + S_c i_{cs} \,. \tag{2.2}$$

이 때 S_x (x = a, b, c)는 그림 2.1의 회로에서 각 상별 스위치 레그의 스위칭 상태를 나타내고($S_x = 1$: 위쪽 스위치 도통, $S_x = 0$: 아래쪽 스위치 도통), i_{as}, i_{bs}, i_{cs}는 각 상의 상 전류 값을 나타낸다. 각 상의 스위칭 상태는 PWM 방식 적용 시 스위칭 주기에 따라 변경되므로 i_{inv}는 스위칭 주파수 대역 근처의 빠른 주

파수로 맥동하게 된다. 그림 2.2(나)와 같은 풀브릿지 정류기 기반 양방향 전력 전달 시스템에서는 정류기의 스위칭으로 인해 i_{rect}에도 위와 유사한 형태의 맥동이 발생한다. 그림 2.4는 인버터의 스위칭으로 인해 맥동하는 i_{inv} 파형의 예시를 나타낸 것이다. 직류단 캐패시터 용량 설계 시 이와 같은 전류의 맥동으로 인한 직류단 전압 변동이 일정 범위 내로 제한될 수 있도록 직류단 캐패시터의 용량을 충분히 크게 설계해야 한다.

스위칭 대역의 맥동뿐만 아니라 평균적인 정류기 측 전류 i_{rect} 및 인버터 측 전류 i_{inv}의 차 역시 부하 출력 조건 및 연결된 계통의 조건에 따라 더 낮은 주파수 대역에서 맥동할 수 있으며 순시적으로 0이 아닌 값을 가질 수 있다. 단상 계통 연계 시스템의 경우 교류 계통에서 정류기를 통해 전달되는 전력 P_{rect}는 인버터 측 출력 전력 P_{inv}와 같은 평균값을 가지지만 계통 주파수의 2배로 맥동하여 이와 관련된 순시적인 전류 차이를 발생한다. 그림 2.5는 단상 계통에 연결된 전력 변환 시스템에서 계통 전류 파형을 정현파로 가정할 경우 계

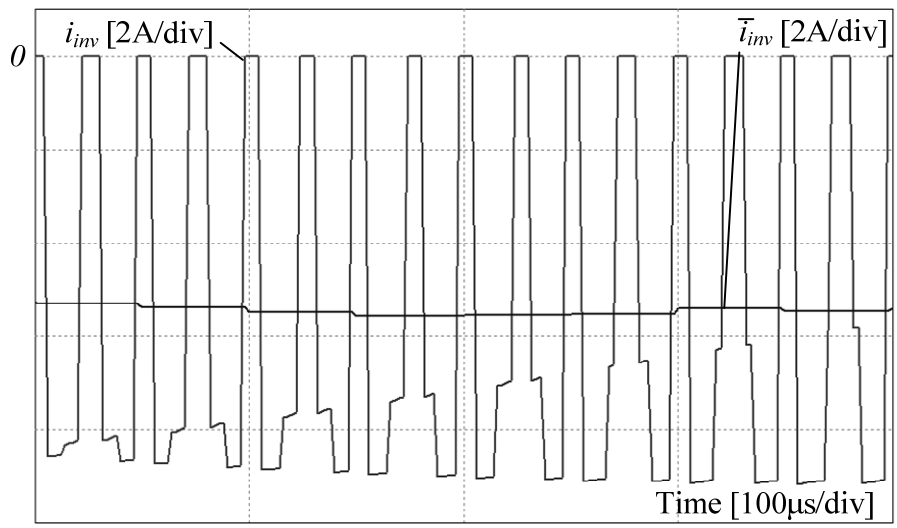


그림 2.4 인버터의 스위칭으로 인해 발생하는 i_{inv}의 맥동

통 측의 전압(v_g)과 전류(i_g), 그리고 P_{rect} 및 P_{inv}의 파형을 도시한 것이다. 그림에서 P_{rect} 맥동의 크기는 PF = 1 조건에서의 맥동을 가정했으며, 평균 전력의 크기와 같다. 시스템에서 추가로 무효 전력을 출력하는 경우에는 P_{rect}의 맥동이 그림보다 더 큰 값을 가질 수 있다. 이와 같은 계통의 특성으로 인한 순시적인 직류단 전압의 변동 외에도 인버터와 연결된 부하 출력의 순시적인 변동으로 인해 순간적인 직류단 전압의 변동이 발생할 수 있다. 시스템 설계 시 시스템의 정격 전력 및 가능한 부하 변동의 범위를 바탕으로 정류기 측 전류 i_{rect}와 인버터 측 전류 i_{inv}의 순시적인 차이 및 맥동으로 인해 발생하는 직류단 전압의 맥동이 일정 수준 이하로 제한되도록 하는 캐패시터의 용량을 계산할 수 있다.

마지막으로, 전동기 구동 시스템의 경우 적용 분야에 따라 순간적인 전원 차단 상황에서 일정 시간 동안 출력을 정상적으로 유지할 것을 요구 받을 수

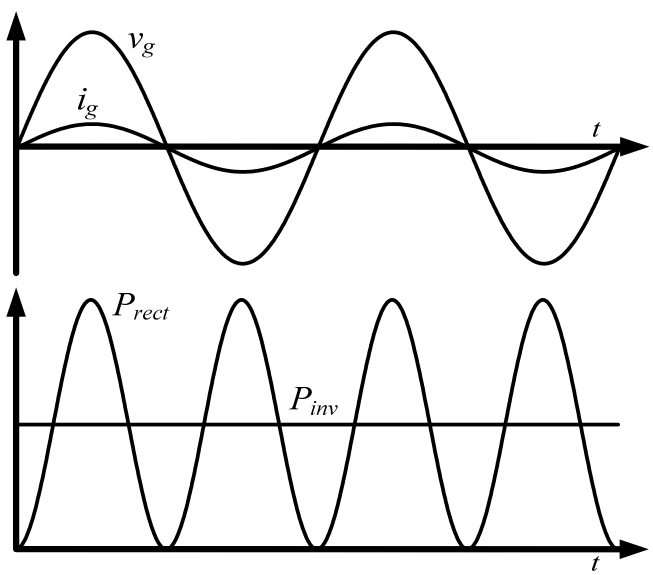


그림 2.5 단상 계통에 연결된 시스템의 계통 측 전압, 전류 및 전력 파형

있다. 이 전원 차단 상황은 그림 2.3에서 정류기 측 전류 i_{rect} 가 순간적으로 0 이 되는 경우로, 해당 시스템에서 직류단 캐패시터의 용량은 전원 차단 구간 동안 인버터에 연결된 부하가 일정한 크기의 출력을 유지하는 데 필요한, 즉 인버터 측 전류 i_{inv}가 일정한 값을 유지하는 데 필요한 에너지를 바탕으로 설계된다. 전원 차단 시 동작을 보장하기 위해 필요한 캐패시터의 용량은 아래 식 (2.3)과 같이 계산할 수 있다.

$$C_{dc} = \frac{2E_{dc}}{\mathrm{V}_{\mathrm{dc,nom}}^2 - \mathrm{V}_{\mathrm{dc,min}}^2}. \tag{2.3}$$

여기에서 E_{dc}, $V_{dc,nom}$, $V_{dc,min}$ 은 각각 부하를 유지하는 데 필요한 에너지, 정상적인 경우 직류단 전압의 크기, 그리고 부하의 운전을 위해 필요한 직류단 전압의 최소값을 뜻한다.

전력 변환 시스템의 직류단 캐패시터 용량 설계 시, 위에서 설명한 요인들로 인해 발생하는 직류단 전압의 변동 폭이 일정 범위 내로 제한될 수 있도록 충분히 큰 용량으로 설계하는 것이 일반적이다. 이 때 시스템의 직류단에 주로 사용되는 캐패시터의 종류는 전해 캐패시터로, 이는 전해 캐패시터가 다른 종류의 캐패시터에 비해 현저히 큰 단위 부피 당 캐패시턴스를 가져 시스템의 부피 및 설계 비용 측면에서 비교 우위를 가질 수 있기 때문이다. 실제 시스템 설계 시에는 직류단 전압의 변동뿐만 아니라 캐패시터의 전압 제한 및 캐패시터가 허용 가능한 맥동 전류 정격의 크기 역시 고려되어야 한다 [13, 35].

2.1.2 계통 측 필터의 역할

계통 연계 전력 변환 시스템은 계통의 품질 및 안정성의 유지를 위해 계통 전류 고조파의 크기를 일정 기준치 이하로 제어해야 할 필요가 있다 [55-58].

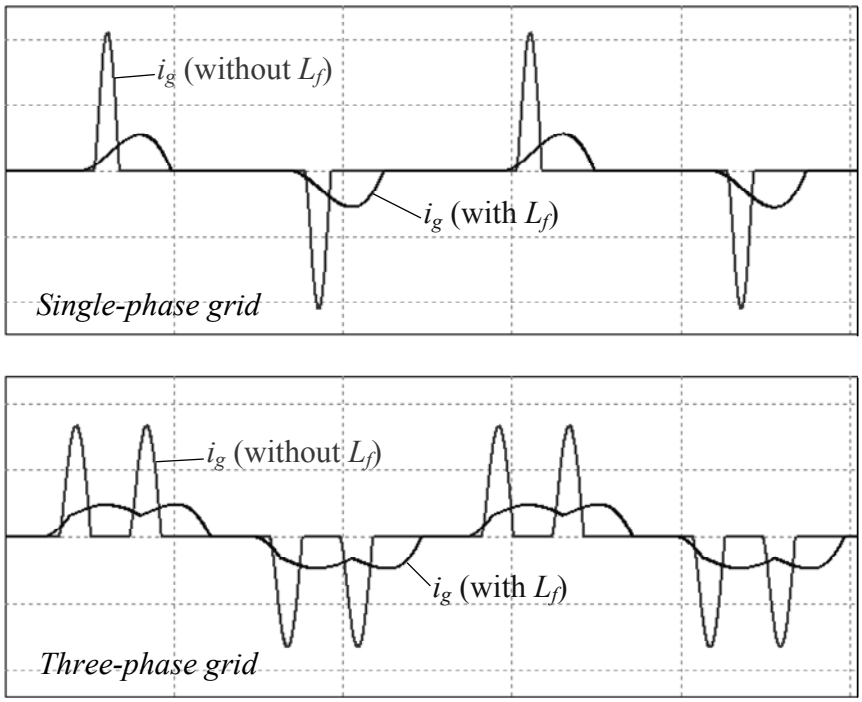


그림 2.6 계통 측 필터 인덕터 적용 전후 계통 전류의 파형

이와 관련된 대표적인 규정은 IEC 61000-3-2, IEEE-519 등이 있다. IEC61000-3-2는 16A 이하의 제곱 평균 제곱근 (Root Mean Square, RMS) 계통 전류를 가지는 단상 계통 연계 부하들을 대상으로 각 고조파 성분의 크기를 규제하는 규정이다. IEEE-519는 계통에 연결되는 전원 및 부하를 대상으로 계통의 품질 유지를 위해 만족해야 하는 계통 전압 및 전류의 고조파 제한을 명시한 규정으로, 발전기 제어 시스템을 포함한 양방향 전력 변환 시스템에 주로 적용된다. 각 고조파 별 규제치의 크기를 비롯한 두 규정의 자세한 내용들은 부록의 A장에서 다루도록 한다.

다이오드 정류기 기반 단방향 시스템의 경우 계통 전압보다 직류단 전압의

크기가 낮을 때 다이오드의 도통이 이뤄진다. 대용량 직류단 캐패시터를 적용한 전력 변환 시스템에서는 대용량 직류단 캐패시터로 인해 부하 출력에 따른 직류단 전압 감소 폭이 낮아 계통 전압이 직류단 전압보다 큰 구간, 즉 다이오드 도통이 일어나는 구간이 매우 좁다. 이 때문에 시스템의 계통 측 전류는 높은 비율의 저차 고조파 성분을 포함하며 펄스에 가까운 파형을 보인다. 계통 측 필터 인덕터는 그림 2.2의 구조와 같이 계통과 정류기 사이에 위치하며, 계통 전류의 피크를 저감하고 다이오드 정류기의 도통 구간을 확장하여 앞에서 언급한 계통 전류의 저차 고조파 성분을 저감시키고 계통 전류 고조파 관련 규정을 만족시키는 역할을 수행한다. 그림 2.6은 3상 계통과 단상 계통에서 필터 인덕터 적용 전과 후 계통 전류의 파형을 도시한 것이다.

풀브릿지 정류기 기반 양방향 전력 변환 시스템의 경우에는 정류기의 스위칭을 통해 계통 전류를 정현파 형태에 가깝게 제어할 수 있다. 따라서 단방향 시스템에서 발생하는 계통 전류의 저차 고조파 관련 문제가 발생하지 않는다. 그러나 양방향 시스템에서는 계통 전류 제어를 위한 정류기 스위칭으로 인해 높은 주파수 대역에서 맥동 성분이 발생한다. 양방향 시스템에서의 계통 측 필터 인덕터는 이 계통 전류의 고주파 맥동 성분을 저감시키기 위한 용도로 적용된다. 계통 전류의 스위칭 맥동 성분의 크기는 필터 인덕턴스가 클수록, 직류단 전압의 크기가 작을수록, 스위칭 주파수가 클수록 작아지는 경향을 보인다. 특히, 효율 향상 및 운전 영역 확장의 목적으로 직류단 전압을 승압하여 사용하는 경우 더 큰 계통 전류의 맥동을 유발한다. 이와 같은 시스템에서는 계통 전류 맥동의 저감을 위해 더 큰 계통 필터 인덕터를 요구하게 된다. 이때 단일 인덕터 필터를 통해 계통 전류 맥동을 저감할 시 인덕터의 설계 용량

이 과도하게 커지는 문제가 발생한다. 이 문제를 해결하기 위해 시스템에 단일 인덕터 필터 대신 고주파 대역에서 더 큰 감쇄 효과를 얻을 수 있는 LCL 필터를 적용하기도 한다 [59, 60].

2.2 직류단 캐패시터의 소용량화 배경

앞 절에서 언급한 바와 같이, 전력 변환 시스템에 대용량의 직류단 캐패시터 및 계통 필터 인덕터를 적용하면 추가적인 제어 측면에서의 고려 없이 직류단 전압 유지, 계통 전류 고조파 저감 등 시스템에 요구되는 성능 관련 조건들을 쉽게 만족할 수 있다는 장점을 가진다. 그러나 이러한 큰 용량의 수동 소자들은 시스템의 가격 및 부피 상승의 원인이 되고, 전체 시스템의 신뢰도 및 수명에도 영향을 끼치는 문제가 존재한다.

먼저, 대용량의 수동 소자들은 전체 시스템을 구성하는 다른 소자들에 비해 무게 및 부피 측면에서 상당히 높은 비율을 점유한다. 이는 기본적으로 전해 캐패시터 및 필터 인덕터가 다른 소자들에 비해 큰 부피 및 무게를 가지고 있으며, 시스템의 요구 성능을 만족하기 위해 많은 수의 소자들을 시스템에 적용하기 때문이다. 또한, 대용량의 직류단 캐패시터를 적용한 전력 변환 시스템의 경우 초기 계통 연결 시 발생하는 높은 돌입 전류를 억제하기 위해 초기 충전 회로가 적용되는데, 이 초기 충전 회로의 적용으로 인해 전체 시스템의 관점에서 추가적인 무게 및 가격 상승이 발생하는 문제가 있다.

시스템에 적용되는 수동 소자의 또 다른 문제점은 전체 시스템의 신뢰도와 관련된 문제이다. 전력 변환 시스템의 직류단 캐패시터는 주로 전해 캐패시터로 구성되는데, 이는 전해 캐패시터가 특성상 다른 종류의 캐패시터에 비해

월등한 부피 당 캐패시턴스 및 가격 당 캐패시턴스를 가지고 있어 시스템 설계 시 가격 및 부피 측면에서 큰 이점을 가질 수 있기 때문이다. 하지만 전해 캐패시터는 소자의 매우 높은 고장률 때문에 전체 시스템의 신뢰도를 크게 저하시키는 문제점을 가진다. 실제 캐패시터는 캐패시터를 통과하는 전류에 의해 열이 발생하며, 이는 등가 직렬 저항(Equivalent Series Resistor, ESR)의 적용을 통해 모델링할 수 있다. 캐패시터에서 이 맥동 전류로 인해 발생하는 손실의 크기는 아래와 같이 등가 직렬 저항 및 맥동 전류의 크기에 따라 결정된다.

$$P_{heat} = i_{dc,ripple}^2 R_{esr} . \tag{2.4}$$

위 식에서 R_{esr}은 캐패시터의 등가 직렬 저항, $i_{dc,ripple}$은 캐패시터에 흐르는 맥동 전류를 나타낸다. 이 때, 전해 캐패시터는 높은 단위 부피 당 캐패시턴스 특성을 달성하기 위한 구조 및 구성 성분의 특성 상 다른 종류의 캐패시터에 비해 높은 ESR 을 가지고 있어 캐패시터 맥동 전류로 인해 발생하는 내부 열 손실이 비교적 높다. 이 열은 전해 캐패시터를 구성하는 요소 중 하나인 내부 전해액의 빠른 휘발을 유발하며 결과적으로 전해 캐패시터의 수명을 단축시키는 원인이 된다. 이 때문에 전해 캐패시터는 다른 종류의 캐패시터에 비해 현저히 낮은 맥동 전류 정격, 높은 고장률, 그리고 낮은 수명을 가진다. 실제 전해 캐패시터의 수명은 105℃에서 동작할 때 기준으로 수천 시간에 불과하며, 캐패시터의 온도가 10℃ 상승할 때 마다 그 수명이 절반으로 줄어든다 [61, 62]. 그림 2.7 및 표 2.1은 스위치 모드 파워 서플라이를 비롯한 전해 캐패시터가 적용된 여러 전력 변환 시스템에서 시스템을 구성하는 주요 소자들의 고장률을 나타낸 것이다 [63-65]. 위 그림 및 표를 통해 전해 캐패시터가 다른 소자들에 비해 월등히 높은 고장률을 가지는 것을 알 수 있다.

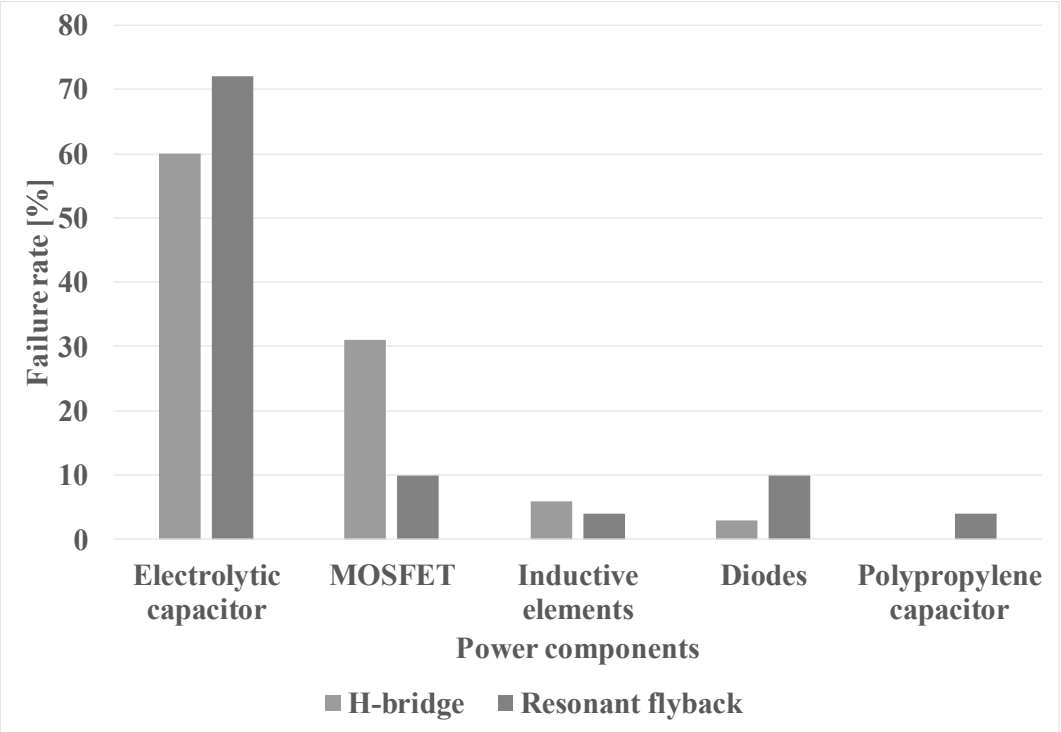


그림 2.7 스위치 모드 파워 서플라이를 구성하는 소자들의 고장률.

표 2.1 단상 DC/AC 컨버터를 구성하는 주요 소자들의 고장률

항목	고장률 (백만 시간 당 고장 횟수)
전해 캐패시터	0.0455
MOSFET	0.012
필름 캐패시터	0.0005
SCR	0.002

제 3 장 소용량 직류단 캐패시터 시스템

2장에서 설명했듯이, 대용량 직류단 캐패시터의 구성을 위해 일반적으로 사용되는 전해 캐패시터는 전체 전력 변환 시스템의 신뢰도를 떨어뜨리는 가장 큰 원인으로 작용한다. 이에 전력 변환 시스템의 신뢰도를 개선하기 위해 직류단의 전해 캐패시터를 필름 캐패시터나 세라믹 캐패시터 등 다른 종류의 캐패시터로 대체한 전력 변환 시스템에 관한 연구가 진행되기 시작했다. 이와 같은 대체 캐패시터들은 전해 캐패시터에 비해 낮은 등가 직렬 저항을 갖고 있어 전해 캐패시터에 비해 맥동 전류에 의한 발열에 보다 강인하므로 전력 변환 시스템의 직류단에 적용 시 전해 캐패시터를 사용한 시스템에 비해 시스템의 신뢰도를 크게 개선할 수 있다. 그러나, 대체 캐패시터들은 단위 부피 및 단위 가격 당 캐패시턴스가 전해 캐패시터에 비해 현저히 낮아 대용량의 직류단 캐패시터를 구성하는 데 설계 비용 및 부피 측면에서 어려움을 겪게 된다. 이에 직류단 캐패시터의 용량을 일반적인 시스템에 비해 낮게 설계하여 부피 및 비용 관련 문제를 해결하고자 하는 방향으로 연구가 진행되기 시작했다. 이와 같이 대체 캐패시터를 적용하여 직류단 캐패시터 용량을 소용량으로 설계할 경우, 정류기 측과 인버터 측 전류의 차이를 직류단에서 보상하지 못하게 되므로 감당하지 못하게 되어 이와 관련된 새로운 제어 측면에서의 문제가 발생한다. 3장에서는 소용량 직류단 캐패시터를 적용한 전력 변환 시스템에서 발생하는 문제를 해결하기 위한 기존 연구에서의 제어 방식들을 소개하고, 기존 방식들이 갖고 있는 문제점 또는 한계를 살펴본다.

3.1 시스템의 동작 특성

소용량 캐패시터 시스템의 제어에 관한 기존 연구들에서는 시스템의 직류단 캐패시터를 소용량화 했을 때 정 전력 부하 (Constant Power Load, CPL) 조건에서의 직류단 전압의 불안정 현상과 에너지 저장소 부재로 인한 입출력 전력의 유사성 발생 현상이 발생하며, 시스템 제어 시 시스템을 안정화 하면서 계통

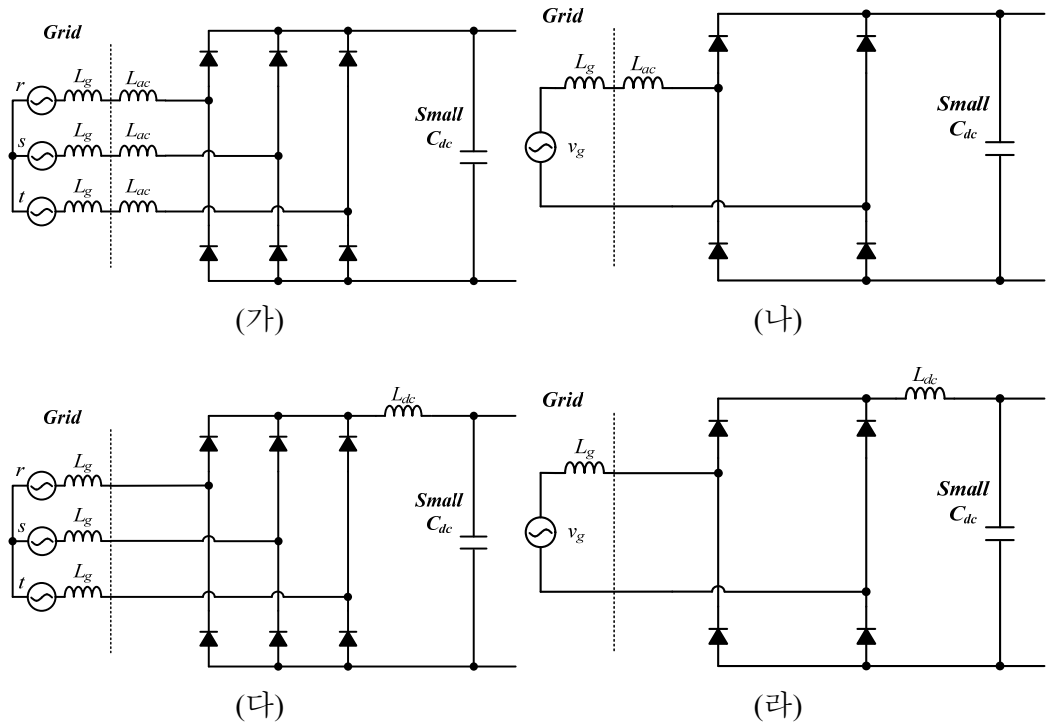


그림 **오류! 지정한 스타일은 사용되지 않습니다.**.1 소용량 직류단 캐패시터 시스템의 분류

(가) AC 계통 인덕터 / 3상 계통 연결 시스템,
(나) AC 계통 인덕터 / 단상 계통 연결 시스템,
(다) DC 계통 인덕터 / 3상 계통 연결 시스템,
(라) DC 계통 인덕터 / 단상 계통 연결 시스템

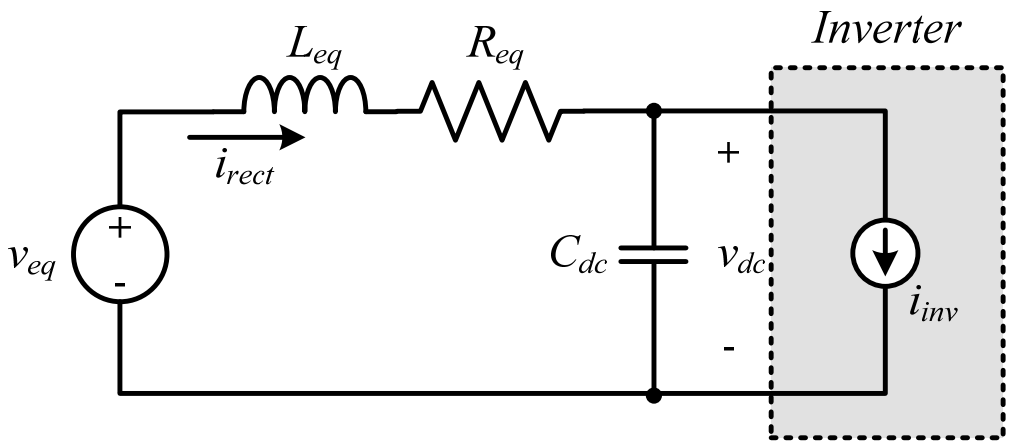


그림 3.2 소용량 직류단 캐패시터 시스템의 등가 회로

표 3.1 소용량 직류단 캐패시터 시스템의 종류에 따른 등가 임피던스의 크기

	3상 계통 연결	단상 계통 연결
AC 필터 인덕터	$R_{eq} = 2(R_g + R_{ac}) + \frac{3\omega_g L_g}{\pi}$ $L_{eq} = 2(L_g + L_{ac})$	$R_{eq} = 2(R_g + R_{ac}) + \frac{3\omega_g L_g}{\pi}$ $L_{eq} = 2(L_g + L_{ac})$
DC 필터 인덕터	$R_{eq} = 2(R_g + R_{ac}) + \frac{3\omega_g L_g}{\pi}$ $L_{eq} = 2(L_g + L_{ac})$	$R_{eq} = 2(R_g + R_{ac}) + \frac{3\omega_g L_g}{\pi}$ $L_{eq} = 2(L_g + L_{ac})$

전류 고조파 관련 규정을 만족하기 위해 위의 특성을 고려한 새로운 제어 방식이 필요함을 언급했다. 이 절에서는 소용량 직류단 캐패시터 시스템의 이 두 가지 특성에 관해 자세히 설명한다.

먼저 정류기의 도통이 연속적으로 이루어질 때 정 전력 부하 조건에서 발생

하는 직류단 전압 불안정 현상에 대해 설명한다. 이 경우는 다이오드 정류기를 사용하는 시스템이나 동기 정류기 (Synchronous Rectifier)를 적용한 양방향 전력 변환 시스템의 경우이다. 이 때 소용량 직류단 캐패시터 시스템은 계통 측 필터 인덕터의 위치 및 어떤 종류의 계통에 연결되는가에 따라 그림 3.1과 같이 분류할 수 있으며, 그림 3.1의 시스템들은 전부 그림 3.2의 등가 회로로 나타낼 수 있다. 그림 3.2에서 R_{eq} 및 L_{eq}는 시스템의 계통 측 등가 임피던스 값을 나타내며, 각 시스템 형태 별 R_{eq} 및 L_{eq}의 값은 표 3.1과 같이 나타낼 수 있다. 표에서 L_g, R_g, ω_g 는 각각 계통의 임피던스와 교류 계통의 각속도(주파수)를 나타낸다. 전력 변환 시스템이 이와 같이 동작할 때 정 전력 부하 조건에서 발생하는 직류단 전압의 안정도 관련 특성은 시스템의 특성 방정식에서 극점의 위치를 통해 파악할 수 있다. 그림 3.2의 등가 회로를 바탕으로 시스템의 상태 방정식을 나타내면 식 (3.1)과 같다. 아래 식에서 정류된 계통 측 전압 v_{eq}와 인버터 측 출력 P_{inv}의 크기는 일정한 값을 가진다고 가정한다.

$$\frac{d}{dt}\begin{bmatrix} i_{rect} \\ v_{dc} \end{bmatrix} = \begin{bmatrix} -\frac{R_{eq}}{L_{eq}} & -\frac{1}{L_{eq}} \\ \frac{1}{C_{dc}} & 0 \end{bmatrix}\begin{bmatrix} i_{rect} \\ v_{dc} \end{bmatrix} + \begin{bmatrix} \frac{v_{eq}}{L_{eq}} \\ \frac{i_{inv}}{C_{dc}} \end{bmatrix}. \tag{3.1}$$

이 때 위 식에서 인버터 측 전류 i_{inv}의 크기는 직류단 전압 v_{dc}에 반비례하여 v_{dc}에 비선형적인 특성을 가진다. 이 때문에 일반적인 선형 시스템에 적용되는 해석을 식 (3.1)과 같은 시스템에 적용하기 위해서는 아래 식 (3.2)와 같이 소신호 영역에서 i_{inv}을 v_{dc}에 대해 선형적인 관계를 가지는 변수로 근사하여 시스템을 선형화하는 과정이 필요하다.

$$i_{inv} = \frac{P_{inv}}{v_{dc}} = \frac{P_{inv}}{V_{dc,0} + \tilde{v}_{dc}} \cong \frac{P_{inv}}{V_{dc,0}} - \frac{P_{inv}}{V_{dc,0}^2}\tilde{v}_{dc}. \tag{3.2}$$

위 식에서 $V_{dc,0}$는 시스템의 특정 동작점에서의 일정한 직류단 전압의 크기를, $\tilde{v}_{dc}$ 는 $V_{dc,0}$를 중심으로 소신호 단위로 변동하는 직류단 전압 성분을 나타낸다. 식 (3.2)를 (3.1)에 대입한 다음 이를 바탕으로 시스템의 특성 방정식을 구하면 식 (3.3)과 같이 나타낼 수 있다.

$$s^2 + \left(\frac{R_{eq}}{L_{eq}} - \frac{P_{inv}}{C_{dc} V_{dc,0}^2} \right) s + \frac{V_{dc,0}^2 - P_{inv} R_{eq}}{L_{eq} C_{dc} V_{dc,0}^2} = 0 . \tag{3.3}$$

선형화 한 시스템이 안정하기 위해서는 위 특성 방정식의 해의 실수부가 모두 0보다 작은 값을 가져야 한다. 이를 만족하기 위한 직류단 캐패시턴스 값 C_{dc}의 범위는 아래 식 (3.4)와 같이 나타낼 수 있다.

$$C_{dc} > \frac{L_{eq} P_{inv}}{R_{eq} V_{dc,0}^2} . \tag{3.4}$$

위 식의 우변은 인버터 측의 출력 전력 P_{inv}의 부호에 따라 출력이 음일 경우 음의 값을, 출력이 양일 경우 양의 값을 가진다. 따라서 전력 변환 시스템이 발전 영역에서 동작할 경우 시스템은 캐패시터의 값에 관계 없이 안정하고, 시스템이 구동 영역에서 동작할 경우 시스템은 시스템의 직류단 캐패시턴스 C_{dc}가 식 (3.4)를 만족할 만큼 충분히 크게 설계되었을 때 안정도 조건을 만족함을 위 식을 통해 알 수 있다. 소용량 직류단 캐패시터 시스템에서 발생하는 직류단 전압 불안정성 관련 문제는 직류단 캐패시터를 소용량을 설계할 경우 시스템이 구동 영역에서 동작할 때 식 (3.4)를 만족하지 못해 발생한다. 이 문제를 해결하기 위해 기존 연구에서는 인버터 출력 전력 P_{inv}에 시스템의 안정화와 관련된 보상 성분을 추가하여 낮은 소용량 직류단 캐패시터 용량으로도 안정화 조건을 만족할 수 있도록 하는 능동 댐핑 방식을 제안하거나 [9-20], 낮은 인버터 출력 전력 P_{inv}값을 가지는 단상 계통 연계 시스템에서 낮은 직류

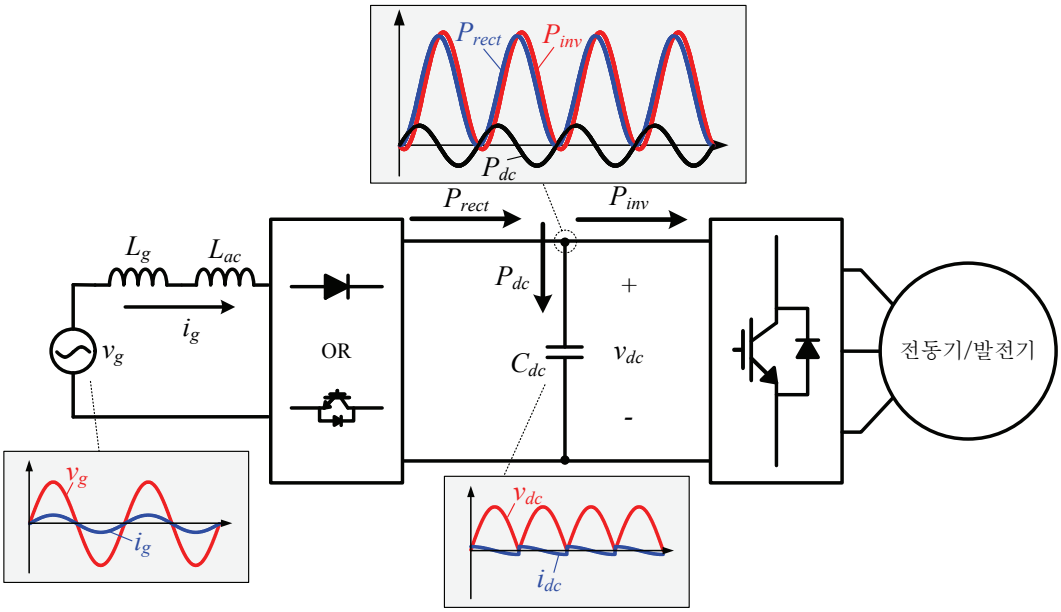


그림 3.3 단상 계통에 연결된 소용량 직류단 캐패시터 시스템

단 캐패시터 용량으로도 식 (3.4)를 만족하도록 필터 인덕터의 크기를 작게 설계하여 시스템의 안정도를 확보했다 [51].

소용량 캐패시터 시스템의 또 다른 특징은 부하 측에서 발생하는 출력의 맥동이다. 시스템의 캐패시터를 소용량으로 설계할 경우, 정류기와 인버터 사이의 전력의 차이를 보상할 수 있는 에너지 저장소가 사라져 계통 측의 전력과 부하 측의 전력이 거의 일치하게 된다. 이와 같은 시스템에서는 계통 측 전류 고조파 규정 만족을 위해 인버터에서 출력하는 전력의 제어를 필요로 하고, 이 때문에 인버터 측에서 적지 않은 출력 전력의 맥동이 발생한다. 계통 측의 전력을 일정하게 제어할 수 있는 3상 계통과 달리 계통 측 전력에 필연적으로 계통 주파수의 2고조파 성분이 포함되는 단상 계통에 연결된 시스템에서는 이와 관련된 부하 측 맥동 현상이 특히 두드러지게 나타난다. 그림 3.3은 단상

계통에 연결된 시스템의 구조 및 주요 변수의 파형을 나타낸 것이다. 정현파 형태의 계통 전류 파형을 획득하기 위한 정류기 측 전력 P_{rect}의 크기는 아래 식과 같이 나타낼 수 있다.

$$P_{rect} = v_g i_g = V_g I_g \sin^2(\omega_g t) = V_g I_g \frac{1-\cos(2\omega_g t)}{2}. \tag{3.5}$$

직류단 전압 v_{dc}는 정류기가 연속적인 도통을 유지할 경우 식 (3.6)과 같이 정류된 계통 전압과 같은 크기를 가지며, v_{dc}의 맥동으로 인해 발생하는 전력 P_{dc}의 값은 식 (3.7)과 같이 나타낼 수 있다.

$$v_{dc} = \left| v_g + R_g i_g + L_g \frac{d}{dt} i_g \right| \cong \left| v_g \right| = \left| V_g \sin(\omega_g t) \right|. \tag{3.6}$$

$$P_{dc} = v_{dc} \cdot C_{dc} \frac{d}{dt} v_{dc} = 0.5\omega_g C_{dc} V_g^2 \sin(2\omega_g t). \tag{3.7}$$

위의 식들로부터 계통 전류를 정현파로 제어하기 위해 필요한 인버터에서 출력하는 전력 P_{inv}를 아래 식 (3.8)과 같이 구할 수 있다.

$$P_{inv} = P_{rect} - P_{dc} = V_g I_g \sin^2(\omega_g t) - 0.5\omega_g C_{dc} V_g^2 \sin(2\omega_g t). \tag{3.8}$$

위 식과 그림을 통해 단상 계통에 연결된 소용량 캐패시터 시스템에서는 정현파의 계통 전류를 얻기 위해 인버터 측에 계통 주파수의 2배로 맥동하는 성분이 포함되어야 함을 알 수 있다. 이 때문에 소용량 캐패시터 시스템은 인버터 맥동 현상으로 인한 기기의 출력 맥동이 운전에 영향을 끼치지 않을 정도로 큰 관성을 가진 부하들, 예를 들어 팬 또는 펌프 구동 시스템, 발전기 시스템 등의 부하들에 한해 적용할 수 있으며, 부하의 맥동으로 인한 출력 피크의 상승이 전체 시스템의 효율을 감소시키는 문제를 가지고 있다. 그러나 다른 관점에서 보면, 부하 출력의 맥동이 허용될 경우 부하 출력의 제어를 통해 큰 필터 인덕터 없이도 전류 고조파의 크기를 줄일 수 있어 앞서 2.2장에서 설명

했던 시스템의 무게 및 부피 관련 문제를 개선할 수 있는 장점을 가지고 있다고 볼 수 있다. 기존 연구에서는 이 같은 환경에서 계통 측 전류 고조파 규정을 만족하기 위한 부하 출력의 제어 방식을 제안했다 [36-53]. 제안된 기존 제어 방식에 대한 설명들은 다음 절에서 다루도록 한다.

3.2 시스템의 제어를 위한 기존 제어 방식

3.2.1 시스템 안정화 제어

소용량 직류단 캐패시터 시스템의 안정화 제어 관련 연구는 오랜 시간에 걸쳐 진행되어 왔으며, 이 기존 연구들은 공통적으로 인버터 측 출력 전력 P_{inv}에 맥동 성분을 추가하여 시스템의 극점을 s-평면의 좌반면에 위치시킴으로써 시스템이 안정화되도록 하는 능동 댐핑 방식을 적용하고 있다 [9-20]. 기존 안

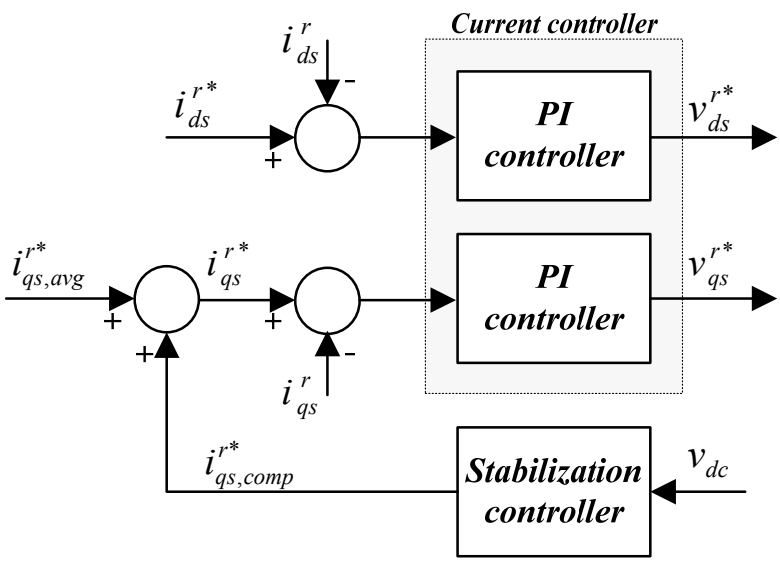


그림 3.4 전동기 전류 지령 변경을 통한 안정화 제어 방식의 블록도

정화 제어 방식들은 크게 전동기 전류 지령의 수정을 통한 안정화 제어와 전류 제어기 출력 전압 지령의 수정을 통한 안정화 제어 방식으로 분류할 수 있다. 먼저 제안된 방식은 전동기 전류 지령의 수정을 통한 안정화 제어 방식이다. 그림 3.4는 전동기 전류 제어를 통한 안정화 제어의 형태를 간단한 블록도로 도시한 것이다. 이 방식은 인버터 측 전력 P_{inv}의 크기가 인버터에 연결된 전동기의 동기 좌표계에서의 q축 전류에 비례한다는 가정을 바탕으로 안정화 관련 보상 전력의 크기를 q축 전류 지령의 맥동분으로 전환하여 기존 전류 지령에 추가해 주는 방식이다. q축 전류가 수정된 지령을 추종함에 따라 시스템은 안정화에 필요한 인버터 전력 성분을 출력할 수 있다. 그러나 이 방식은 안정화 전력 보상 관련 전류의 주파수가 전동기 전류 제어기의 대역폭에 의해 제한되기 때문에 제어기 대역폭 이상의 높은 주파수 맥동 성분에 대응하지 못하는 단점을 가지고 있다.

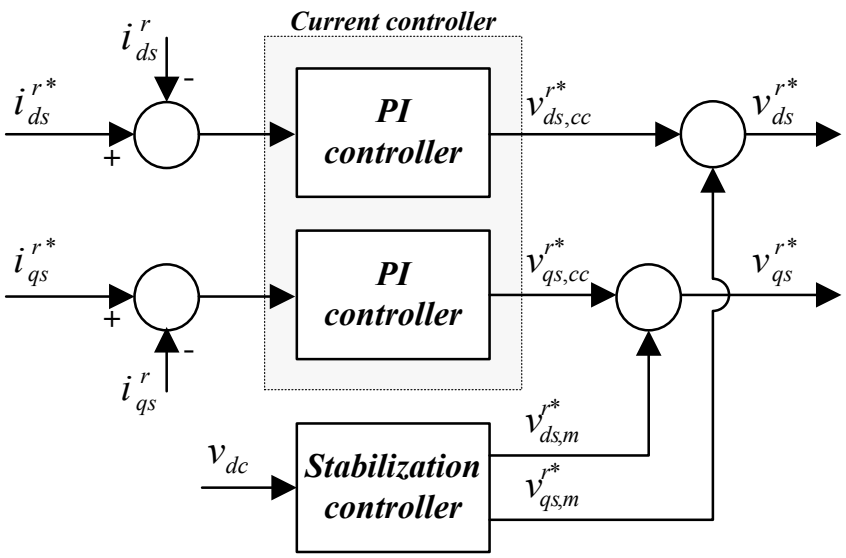


그림 3.5 전압 지령의 수정을 통한 안정화 제어 방식의 블록도

전동기 전류 제어기의 출력 전압 지령을 수정하는 방식은 위에서 언급한 전동기 전류 지령 수정 방식의 한계를 극복하기 위해 제안된 방식이다. 그림 3.5는 전압 지령 수정 방식의 대략적인 블록도를 나타낸 것이다. 전압 지령 수정 방식은 전동기 전류는 기존의 전류 제어기 구조를 사용하여 제어하되 스위칭 주파수 내에서 인버터 전력의 즉각적인 보상이 가능하도록 이와 관련된 보상 전압 성분을 전동기 전류 제어기의 출력 전압 지령에 더해준다. 전압 지령의 수정을 통한 안정화 방식은 전류 제어기 대역폭 이상의 높은 주파수 맥동 성분에 대응할 수 있어 시스템을 보다 효과적으로 안정화시킬 수 있다는 장점을 가지지만, 전압 지령의 수정분이 전류 제어기 측면에서 외란으로 작용하여 전류 제어 오차가 발생하는 단점을 가지고 있다. 그러나 일반적으로 안정화를 위한 인버터 전력 맥동분의 크기는 인버터에 연결된 전동기의 구동을 위한 인버터 전력 성분의 크기에 비해 작은 값을 가지므로 전압 지령의 수정으로 인해 발생하는 전류 제어의 오차가 심각한 수준으로 발생하지는 않는다.

3.2.2 계통 전류 성형 제어

소용량 직류단 캐패시터 시스템에서의 계통 전류 성형 방식은 주로 단상 계통 연계 전력 변환 시스템을 대상으로 다양한 형태의 성형 방식이 연구되었다. 3.1절에서 설명했듯이, 단상 계통 연계 소용량 직류단 캐패시터 시스템의 경우 정류기의 연속적인 도통이 유지될 때 인버터 측 전력을 식 (3.8)과 같이 제어하여 정현파 형태의 계통 전류를 얻을 수 있다. 기존의 계통 전류 성형 방식들 역시 인버터 측 전력을 식 (3.8)에 가깝게 제어하여 계통 측 전류의 고조파 성분을 관련 규정에서 명시한 규제치 아래로 저감하고 있다. 계통 전류 성형

제어는 앞의 시스템 안정화 방식과 비교했을 때 그 제어의 목적은 다르지만 인버터 측 전력의 수정 및 보상을 통해 원하는 성능을 달성하는 제어의 방식은 동일하다. 이 같은 특성 때문에 기존의 계통 전류 성형 방식 역시 시스템 안정화 제어 방식과 유사한 접근을 통해 인버터 측 전력을 제어한다. 기존 계통 전류 성형 방식은 전동기 전류의 제어를 통해 원하는 인버터 측 전력을 획득하는 방식 [36-47]과 전류 제어기 출력 전압 지령의 수정을 통해 인버터 측 전력을 제어하는 방식 [48-53]으로 그 구현 방식에 따라 두 종류로 분류할 수 있다.

먼저 전동기 전류의 제어를 통해 인버터 전력을 제어하는 방식은 계통 2배 주파수의 q축 전류 지령을 사용하여 역시 계통 2배 주파수로 맥동하는 인버터 전력 지령을 추종하는 방식으로, 개루프(open-loop) 형태의 제어기와 궤환 루프

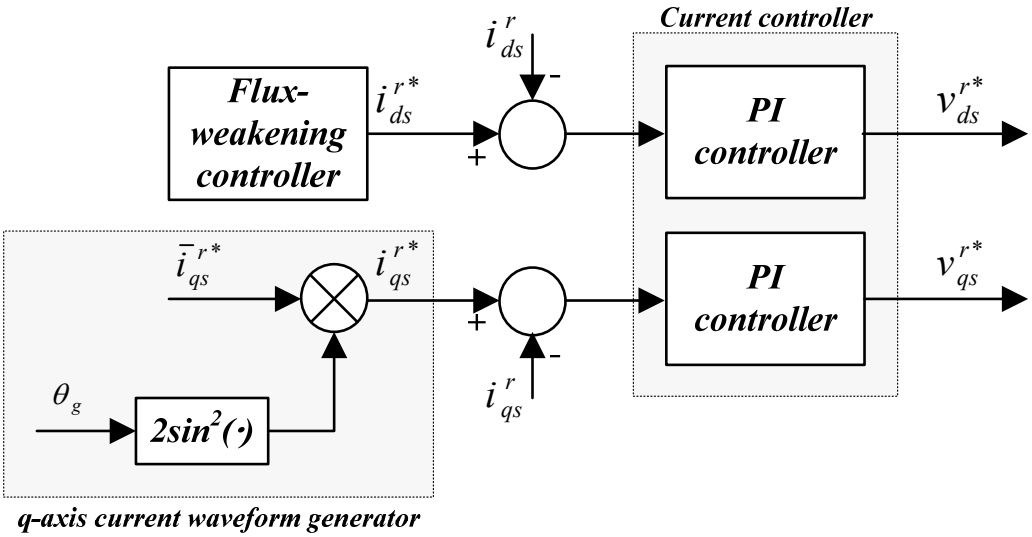


그림 3.6 개루프 구조를 가지는 전동기 전류를 통한 계통 전류 성형 방식의 블록도

가 추가된 폐루프(closed-loop) 형태의 제어기로 구분할 수 있다. 먼저 [36, 38, 43-46]은 필요한 인버터 전력 지령 값을 바탕으로 곧바로 전동기 q축 전류 지령 값을 계산하는 개루프 형태의 제어기를 사용했다. 그림 3.6은 개루프 형태의 제어기를 사용하는 방식의 대략적인 블록도를 나타낸 것이다. 위 그림에서 θ_g는 계통의 위상각을 뜻한다. 위 방식들은 공통적으로 시스템의 제어에 필요한 q축 전류의 평균값에 계통 전압 위상에 동기화된 맥동 성분을 곱하여 평균적인 전동기의 토크 제어 및 계통 고조파 저감을 달성하고 있으며, 이 때 d축 전류 지령의 크기는 계통 전압 위상에 따라 변하는 출력 전압 여유의 평균값을 이용한 약자속 제어를 통해 결정하고 있다. 개루프 구조의 계통 전류 성형 방식은 간단한 구조로 정현파에 가까운 계통 전류 파형을 획득할 수 있다는 장점을 가지지만, 간단한 구조로 인한 여러 가지 한계 역시 존재한다. 이 제어

방식은 인버터 측 전력이 전동기의 동기 좌표계 기준 q축 전류에 비례한다는 가정을 바탕으로 제안된 방식이다. 그러나 실제 인버터 측 전력은 q축 전류에 비례하는 기계적 출력 성분 외에 전류의 제곱에 비례하는 동손 관련 성분과 전류 변화에 의해 발생하는 전력 성분도 포함하고 있기 때문에 위의 가정을 사용할 경우 필연적으로 인버터 측 전력 지령과 실제 전력 사이에 오차가 발생한다. 또한, 약자속 제어기의 경우 맥동하는 직류단 전압 조건에서 평균 전압 여유를 바탕으로 계산한 d축 전류 지령을 사용할 경우 낮은 직류단 전압 구간에서의 전압 여유 부족 현상 때문에 해당 구간에서 전류 제어 오차가 발생한다. 개루프 구조의 인버터 전력 제어기는 이와 같은 원인들로 인해 발생하는 인버터 측 전력 지령과 실제 전력 사이의 오차를 보상할 수 없어 일정한 계통 전류 고조파 저감 성능을 보여 주지 못하는 한계를 가지고 있다.

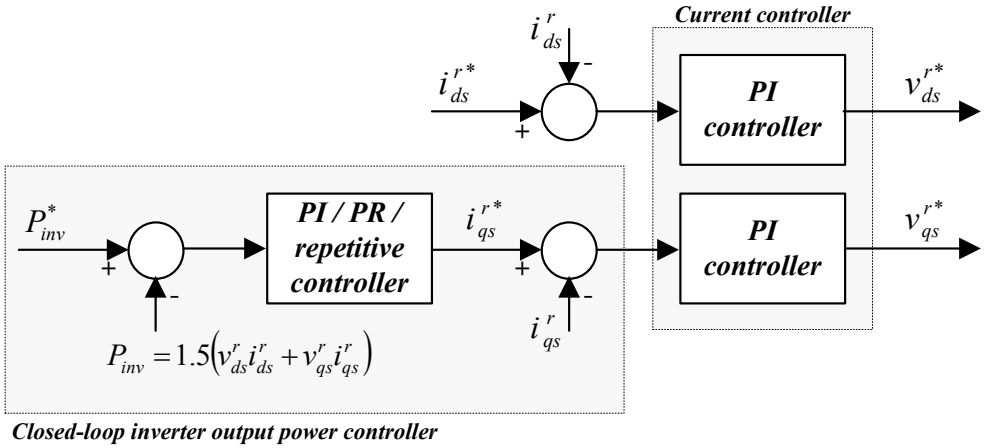
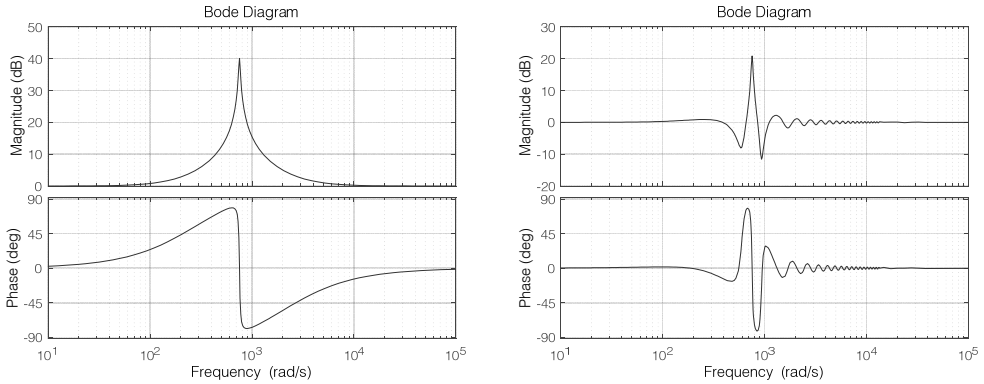


그림 3.7 폐루프 구조를 가지는 전동기 전류를 통한 계통 전류 성형 방식의 블록도



(가) (나)

그림 3.8 비례 공진 제어기 및 반복 제어기의 이득
(가) 비례 공진 제어기, (나) 반복 제어기

폐루프 형태의 인버터 전력 제어기는 개루프 형태 제어기에서 인버터 측 전력 제어 오차를 궤환하여 q축 전류 지령 파형에 반영하는 루프가 추가된 방식으로, 인버터 측 전력과 지령 사이의 오차를 줄여 계통 전류 고조파 특성을

개선할 수 있다는 장점을 가진다 [39-42, 47]. 그림 3.7은 페루프 형태 인버터 전력 제어기의 대략적인 블록도를 나타낸 것이다. 이 때, 제어기의 형태는 상수 성분과 계통 2배 주파수로 맥동하는 성분으로 이루어진 인버터 전력 지령의 특성을 고려하여 특정 주파수 대역에서 높은 제어기 이득을 가지는 비례 공진 제어기 (Proportional-Resonant controller, PR controller) 또는 반복 제어기 (Repetitive controller)를 주로 적용했다. 그림 3.8은 비례 공진 제어기 및 반복 제어기 의 제어기 이득을 나타낸 것이다. 그림에서 이득이 높은 주파수 대역이 계통의 2배 주파수에 위치하도록 제어기를 설계하면 해당 주파수로 크게 맥동하는 인버터 전력 지령을 효과적으로 추종할 수 있다. 그러나 이와 같은 방식 역시 출력 전압 부족 구간에서 발생하는 전류 제어 오차로 인해 인버터 전력이 정확히 제어되지 않아 해당 구간에서 계통 전류의 고조파를 유발한다. 그리고 인버터 전력 제어 오차를 q축 전류에 궤환하는 제어기의 구조 상 여전히 d축 전류가 인버터 전력에 미치는 영향이 고려되지 않아 정확한 인버터 전력의 제어가 불가능하며, 특히 d축 전류가 인버터 전력에 미치는 영향이 비교적 큰 저 출력 구간에서 오차가 더 크게 발생하는 한계를 가지고 있다. 또, 전류 제어기의 대역폭 한계로 인해 고주파 대역에서 발생하는 고조파 성분을 저감하기 어렵다는 문제점 역시 전동기 전류를 통한 제어 방식의 한계 중 하나이다.

참고문헌 [48-53]는 제어기의 출력 전압 지령을 수정하여 전류 제어기 단계에서 발생한 인버터 전력 제어 오차를 보상하는 방식에 관한 연구를 진행했다. 이 방식들은 앞서 설명한 전류 지령의 변경을 통한 인버터 전력 제어기와 함께 전압 지령의 수정을 통해 인버터 전력 제어 오차를 보상하는 전압 지령 수

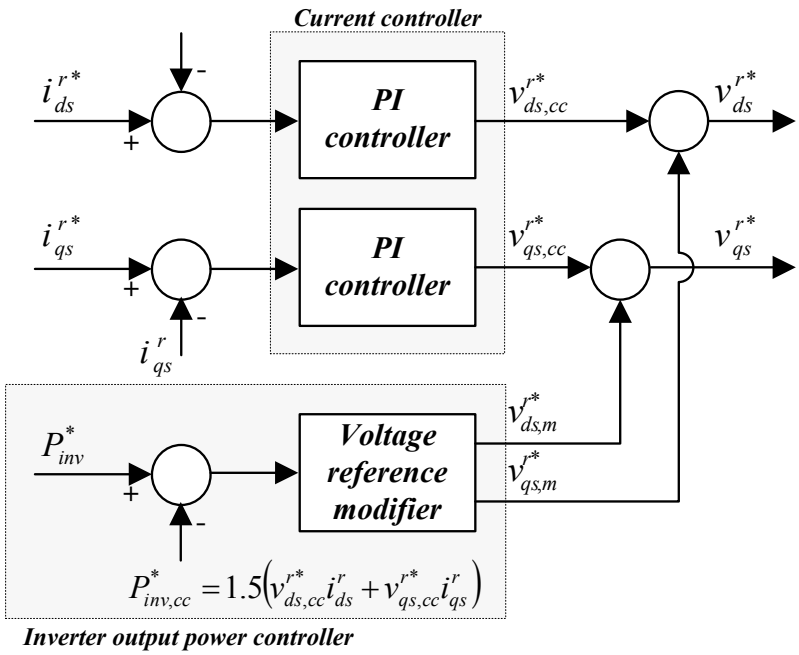


그림 3.9 전압 지령의 수정을 통한 계통 전류 성형 방식의 블록도

정을 통한 제어기를 추가한 방식으로, 전동기 전류를 통한 인버터 전력 제어 과정에서 발생하는 전류 제어기의 지연 및 지령 계산 시의 근사로 인한 제어 오차를 스위칭 주기 내에 보상하여 최종적인 인버터 전력의 크기가 오차 없이 지령을 정확히 추종하도록 제어한다. 그림 3.9는 전압 지령 수정 방식의 대략적인 블록도를 나타낸 것이다. 인버터 전력의 전동기 전류와 전압 벡터의 내적으로 결정되므로, 대상 시스템과 같은 전압형 인버터에서는 전류 제어기의 대역폭에 관계 없이 스위칭 주파수 대역 내에서 발생하는 인버터 전력 오차를 보상할 수 있다. 전압 지령 수정을 통한 계통 전류 성형 방식의 단점은 전압 지령 수정 시 발생하는 전동기 전류 제어 오차로, 이는 전압 지령 수정을 통한 시스템 안정화 제어에서와 같은 이유로 발생한다. 다만 이 경우에 발생하

는 전동기 전류 제어 오차는 시스템 안정화 제어의 경우보다 좀 더 크게 나타나는데, 특히 전동기 전류 제어를 통해 결정되는 인버터 전력 $P_{inv,cc}^{*}$와 인버터 전력 지령 P_{inv}^{*} 사이의 오차가 클수록 더 심해지는 경향을 보인다. 전압 지령 수정 방식 적용 시 전압 수정이 전류 제어에 미치는 영향에 대한 정확한 분석은 기존 연구에선 다루어지지 않았다.

3.2.3 양방향 전력 변환 시스템의 제어

풀브릿지 정류기가 적용된 양방향 전력 변환 시스템을 대상으로 한 소용량 직류단 캐패시터 시스템 관련 연구는 주로 대용량 직류단 캐패시터를 가지는 전력 변환 시스템에서의 제어 방식을 그대로 적용했을 때 정류기 측 전력과 인버터 측 전력의 차이로 인한 직류단 맥동의 크기가 일정한 범위 내에서 제한되도록 하는 직류단 캐패시터 용량을 선정하는 방향으로, 즉 직류단 캐패시터 용량 설계의 가이드라인을 제시하는 형태로 진행되었다. 이 때 정류기는 모든 구간에서 정현파의 계통 전류를 출력하기 위해 스위칭 동작을 수행하며, 이 경우 직류단 캐패시터의 용량에 관계 없이 계통 전류의 스위칭 맥동을 제거하기 위한 대용량의 계통 측 인덕터 필터를 필요로 하게 된다. 따라서 정류기의 스위칭이 유지되는 경우 직류단 캐패시터의 소용량화 설계를 통한 부피 및 가격 측면에서의 큰 개선을 기대하기 힘들다. 이에 참고문헌 [54]에서는 단상 계통 연계 소용량 직류단 캐패시터 시스템을 대상으로 정류기 측 계통 전류의 스위칭 맥동 성분의 저감을 위해 정류기의 스위칭 횟수를 줄이고 연속적으로 도통하는 구간을 늘려 정류기가 동기 정류기 (synchronous rectifier) 혹은 언폴딩 브릿지 (unfolding bridge circuit) 로 동작하도록 제어하는 방식을 제안했

다. 이는 단상 계통 연계 소형 태양광 인버터 시스템인 마이크로인버터 시스템의 정류기 측 제어 방식과 유사한 방식으로, 정류기 측은 도통을 유지시켜 스위칭으로 인해 발생하는 전류 맥동 및 손실을 저감하고 부하 측 전력은 계통 전류가 고조파 규정을 만족할 수 있도록 제어하는 방식이다 [66-68]. 발전기 시스템의 계통 전류 고조파 관련 규정으로 주로 사용되는 IEEE-519는 최대 수요 부하 전류 값에 따라 전동기 구동 시스템의 규정으로 주로 적용되는 IEC61000-3-2보다 더욱 엄격한 고조파 성분 규제치를 가질 수 있다. 따라서 전동기 전류 제어를 통한 계통 전류 성형 방식으로도 적절한 제어기 이득의 설정을 통해 고조파 규정을 만족할 수 있는 단방향 시스템과 달리 양방향 전력 변환 시스템을 대상으로 한 소용량 직류단 캐패시터 시스템에서는 전압 지령 수정을 통해 인버터 전력 제어 오차를 최소화하는 것이 필요하다. 참고문헌 [54]에서도 역시 인버터 측의 제어는 앞에서 설명한 전압 지령의 수정을 통한 인버터 전력 제어 방식을 적용하여 계통 전류 성형 제어를 수행했다. 이 경우에도 전압 지령의 수정에 의해 전동기 전류 제어의 오차가 발생하는 현상이 발생하며, 특히 앞의 경우와 달리 시스템이 발전 영역에서 동작할 때 전동기 전류가 0으로 수렴하거나 정격 이상의 큰 전류 값으로 발산하는 등의 전류 제어 불안정 현상이 발생하는 문제가 있다. 이 문제를 해결하기 위해 [54]에서는 전압 지령 수정의 방향을 변경하여 전류 제어의 불안정 현상을 완화했으나, 이 현상이 발생하는 정확한 원인을 제시하지 않고 있다. 따라서 이 현상에 대한 자세한 분석 및 불안정성을 해소할 수 있는 전압 지령 수정 방식의 제안이 필요한 상황이다. 그림 3.10은 전압 지령 수정 방식 적용 시 발전 영역에서 발생하는 전동기 전류 제어 불안정 현상의 예시를 나타낸 것이다.

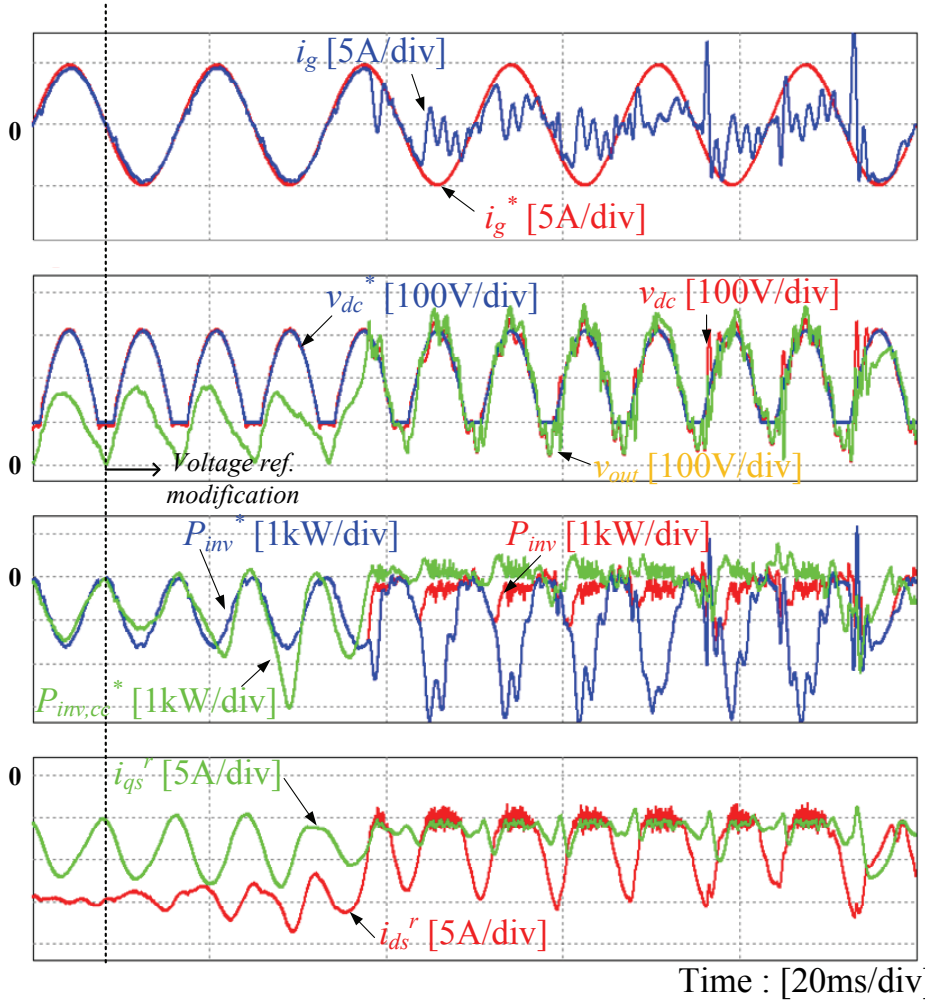


그림 3.10 전압 지령 수정 방식 적용 시 발생하는 전동기 전류 제어 불안정 현상의 예시

3.3 기존 제어 방식의 한계

앞에서 설명한 기존 제어 방식들은 크게 전동기 전류의 제어를 통한 인버터 전력 제어 방식과 전류 제어기 출력 전압 지령의 수정을 통한 인버터 전력 제어 방식으로 분류할 수 있다. 각 방식들이 장점과 함께 한계점을 갖고 있어, 정확한 계통 전류 제어 및 전류 제어기의 안정도 확보를 위해 시스템에 대한 추가적인 분석 및 제어 방식의 개선이 요구되고 있다. 표 3.2는 앞에서 설명한 각 제어 방식의 특징 및 한계를 표로 정리한 것이다.

표 3.2 기존 소용량 직류단 캐패시터 시스템의 인버터 전력 제어 방식 비교

제어 방법	특징	한계	참고문헌
개 루프 구조 전류 지령 수정 방식	· 간단한 제어기 구성 · q축 전류 맥동을 통한 전력 제어	· 개 루프 제어기 한계로 인한 인버터 전력 오차 · 지령 생성 과정에서의 근사로 인한 인버터 전력 오차 · 낮은 직류단 전압 구간에서의 전력 제어 실패 현상 · 직류단 전압 맥동 상황 고려 없는 약자속 제어	*[36, 38, 43-46]*
폐 루프 구조 전류 지령 수정 방식	· 인버터 전력 오차 궤환을 통한 폐 루프 제어 구현	· 지령 생성 과정에서의 근사로 인한 인버터 전력 오차 · 낮은 직류단 전압 구간에서의 전력 제어 실패 현상 · 약자속 제어기에 관한 언급 없음	*[39-42, 47]*
출력 전압 지령 수정 방식	· 정확한 인버터 전력의 제어	· 전동기 전류 제어 외란 주입으로 인한 전류 제어 오차 발생 · 발전 영역에서 발생하는 전동기 전류 제어 불안정 현상에 대한 분석 미비	*[48-53]*, *[54]*

제 4 장 제안된 소용량 직류단 캐패시터 시스템의 제어 방식

본 장에서는 단상 계통 연계 양방향 전동기 구동 시스템을 기반으로 한 소용량 직류단 캐패시터 시스템에서 계통 전류 고조파 규정을 만족함과 동시에 전동기 전류 제어 시스템의 안정성을 유지할 수 있는 제어 방식을 제안하고자 한다. 이를 통해 3장에서 소개된 기존에 제안된 제어 방식들이 가지고 있는 계통 전류 고조파 저감 측면이나 전동기 전류 제어기의 불안정성 측면에서의 한계를 극복하고자 한다.

4.1 전체 시스템의 구조 및 동작

그림 4.1은 본 논문의 대상이 되는 단상 계통 연계 소용량 직류단 캐패시터 시스템의 구조를 나타낸 것이다. 대상 시스템은 계통 측 필터 인덕터, 풀브릿지 정류기, 직류단 캐패시터, 3상 인버터, 그리고 부하 전동기 또는 발전기로

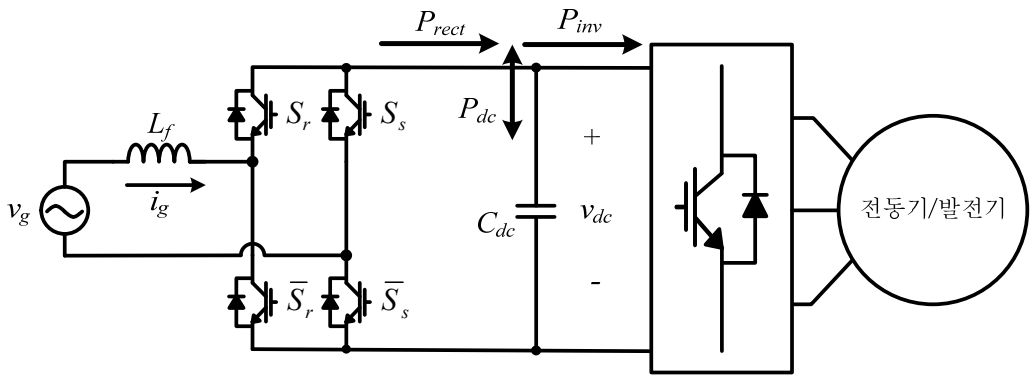


그림 4.1 단상 계통 연계 양방향 소용량 직류단 캐패시터 시스템의 구조

표 4.1 대상 시스템 및 전동기의 제정수

시스템 제정수	표시	값
계통 전압	V_g	220 Vrms
계통 주파수	ω_g	60 Hz
직류단 캐패시터	C_{dc}	10 μF
계통 측 인덕터	L_f	2.5 mH
스위칭 주파수	f_{sw}	20 kHz
샘플링 주파수	f_{samp}	20 kHz
전동기(발전기) 제정수	표시	값
정격 출력	P_{rat}	800 W
정격 속도	$\omega_{rm,rat}$	3600 r/min
d축 인덕턴스	L_d	8.7 mH
q축 인덕턴스	L_q	12.75 mH
상 저항	R_s	1.07 Ω
쇄교 자속	λ_f	0.0947 V/(rad/s)
극수	P	6

구성되어 있다. 아래 4장의 분석에서 사용한 대상 시스템의 제정수는 표 4.1과 같다.

그림 4.2는 대상 시스템을 제어하기 위한 제안 제어 방식의 제어기 구성을 간략한 블록도로 나타낸 것이다. 제안 제어기는 인버터 측 제어기와 정류기 측 제어기로 구분된다. 먼저 인버터 측 제어기는 인버터 측 전력 지령 생성부, 전동기 전류 지령 생성부, 그리고 전류 제어기 출력 전압 지령의 수정부를 포함한다. 제안 인버터 측 제어기에서는 발전 영역에서 전동기 전류가 원점으로 수렴하는 불안정 현상을 개선하기 위해 무효 전압 성분을 추가로 인가하는 방식을 사용한다. 또, 전압 수정분이 전류 제어기에 미치는 영향을 최소화하기 위해 인버터 전력 제어 오차로부터 q축 전류와 d축 전류 지령을 모두 생성하는 전동기 전류 지령 생성 방식을 제안한다. 정류기 측에서는 직류단 전압 지령의 크기에 따라 제어 모드를 분류하고 각 모드 별로 다른 정류기 동작을 통해 정현파에 가까운 계통 전류를 획득한다. 각 부분의 자세한 동작 및 그 효과는 아래 절에서 설명하도록 한다.

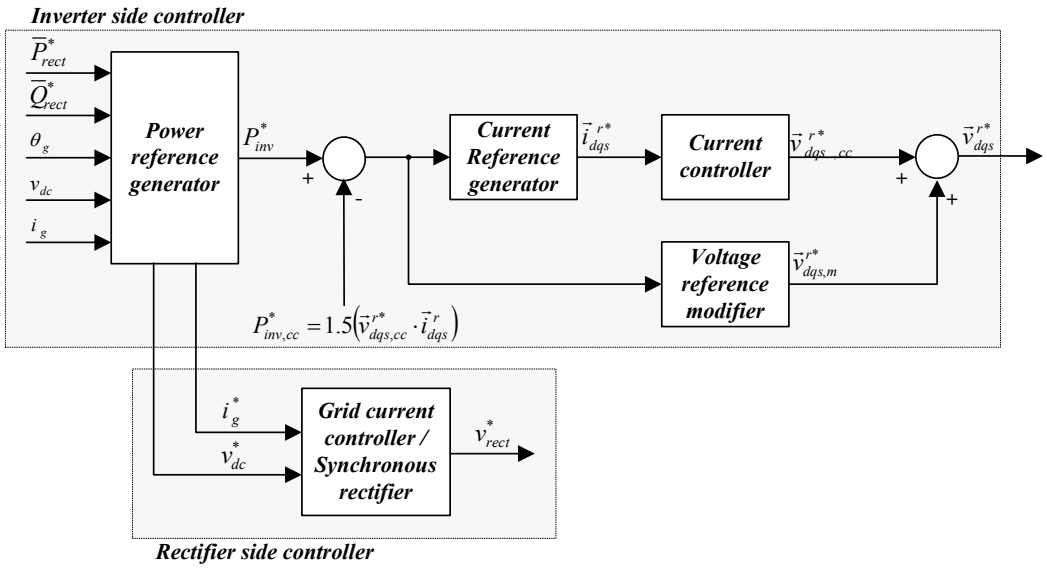


그림 4.2 제안된 제어 방식의 간략한 제어기 구성.

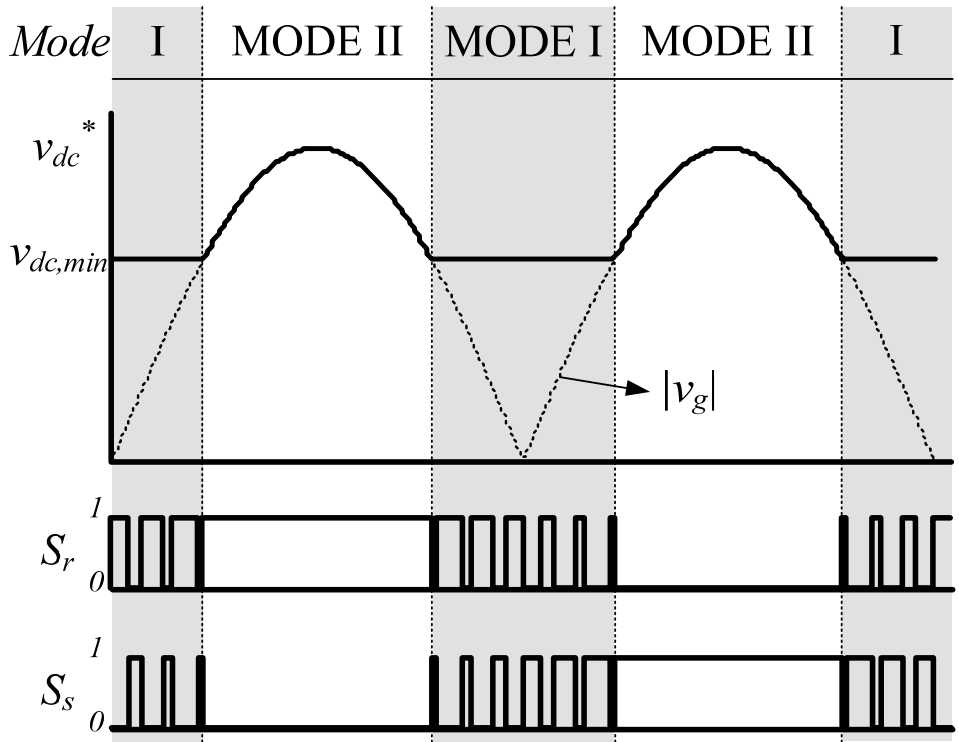


그림 4.3 제안 정류기 제어 방식에서 직류단 전압 지령 파형 및 그에 따른 정류기의 운전 모드 구분

4.2 정류기 측의 제어

정류기 측에서는 직류단 전압 지령에 따라 다른 동작을 수행하여 계통 전류를 성형한다. 그림 4.3은 제안 제어 방식에서의 직류단 전압 지령, 대상 시스

템의 운전 모드의 구분 및 각 운전 모드 별 정류기 스위치의 대략적인 동작 예시를 나타낸 것이다. 위 그림에서 직류단 전압의 지령 v_{dc}^*는 아래 식과 같이 나타낼 수 있다.

$$v_{dc}^* = \begin{cases} |V_g \sin(\theta_g)| & for \ |V_g \sin(\theta_g)| > v_{dc,\min} \\ v_{dc,\min} & for \ |V_g \sin(\theta_g)| \le v_{dc,\min} \end{cases}. \quad (4.1)$$

위 식에서 $|V_g sin(\theta_g)|$는 계통 측 전압의 절대값을, $v_{dc,min}$은 직류단 전압 지령의 최소값 제한을 뜻한다. 즉, v_{dc}^*는 정류된 계통 전압과 같은 크기를 가지되 그 최소값을 $v_{dc,min}$으로 제한한 값과 같다. 대상 시스템의 운전 모드는 직류단 전압 지령 v_{dc}^*와 계통 전압 절대값 사이의 관계에 따라 계통 전압 절대값이 $v_{dc,min}$보다 작아 v_{dc}^*이 일정한 값을 유지하는 구간을 MODE I, 반대로 계통 전압 절대값이 $v_{dc,min}$보다 커 v_{dc}^*이 계통 전압 절대값과 같은 값을 가지는 구간을 MODE II라 정의한다. 그림 4.4는 각 운전 모드 별 제안된 정류기 측의 제어기를 블록도로 나타낸 것이다. 먼저 MODE I에서 정류기는 PWM 스위칭을 통한

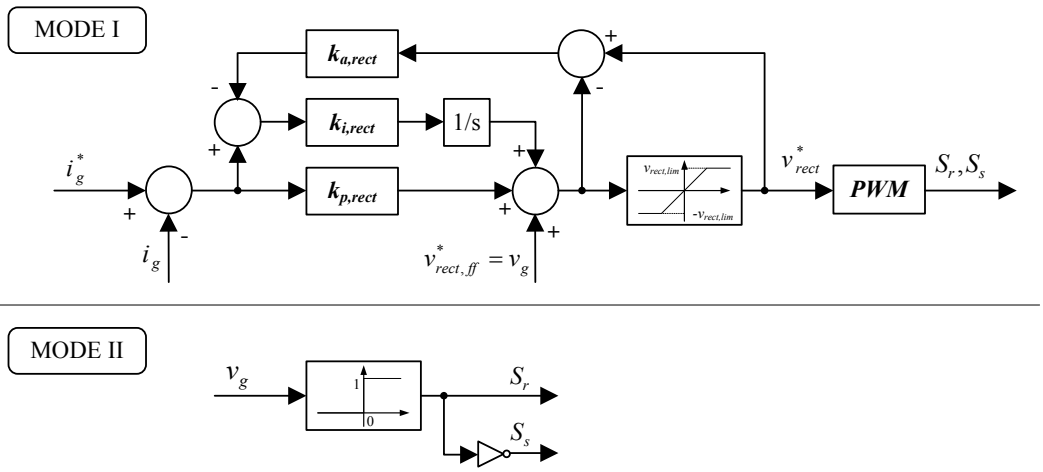


그림 4.4 운전 모드 별 정류기 측 제어기의 블록도

직류단 전압 승압 제어 및 계통 전류 제어 동작을 수행한다. 이 운전 모드에서 정류기 측 제어기는 계통 전류 제어기만을 사용하여 시스템의 가장 큰 제어 목표 중 하나인 계통 전류 파형 제어에 집중한다. 계통 전류 제어기의 구조는 기존 단상 계통 연계 정류기의 계통 전류 제어에 많이 사용되는 비례 적분 제어기 구조를 사용한다. 그림에서 출력 전압의 제한 $v_{rect,lim}$의 값은 이론적으로는 $v_{dc}/2$이고, 실제 구현시에는 상 스위치의 단락 현상(arm short) 을 방지하고 부트스트랩 방식으로 전원이 공급되는 게이트 드라이버 회로에서 전원 전압이 떨어지지 않도록 이론값의 약 0.9~0.95배 가량의 제한 값을 적용한다. MODE II에서 정류기의 동작은, 계통 전압의 부호에 따라 전압이 양수일 때는 S_r과 $\overline{S}_s$ 를, 전압이 음수일 때는 $\overline{S}_r$ 과 S_s를 도통시키는 동기 정류 동작을 수행한다. MODE II에서 정류기는 도통을 유지하는 동작만을 수행하므로, 정확한 계통 전류 파형의 성형을 위해서는 인버터 측의 정확한 전력 제어가 담보되어야 한다.

제안 방식에서 직류단 전압 지령의 최소값 제한 $v_{dc,min}$의 크기는 인버터 및 정류기의 출력전압 제한을 결정하며 시스템의 효율 및 운전 영역에 영향을 미친다. 또 최소값 제한 $v_{dc,min}$은 정류기가 연속적으로 도통하는 MODE II 구간의 길이를 조절하여 계통 전류 고조파 특성에도 영향을 미친다. $v_{dc,min}$값과 시스템의 효율, 계통 전류 고조파 특성, 그리고 운전 영역 사이의 관계에 대한 내용은 4.6절에서 자세히 다루도록 한다.

4.3 인버터 전력 지령의 생성

이 절에서는 소용량 직류단 캐패시터 시스템의 안정도 확보 및 계통 전류 파형 성형을 위한 인버터 전력 지령의 생성 방식을 설명한다. 그림 4.5는 제안된 인버터 전력 지령 생성 방식을 블록도로 나타낸 것이다. 그림에서 인버터 전력 지령 생성부는 계통 전류 성형을 위한 전력 지령 $P_{inv,cs}^{*}$의 생성부와 시스템 안정도 확보를 위한 능동 댐핑 전력 지령 P_{damp}^{*}의 생성부로 구성된다.

먼저 계통 전류 성형을 위한 인버터 전력 지령 생성부에서는 출력하고자 하

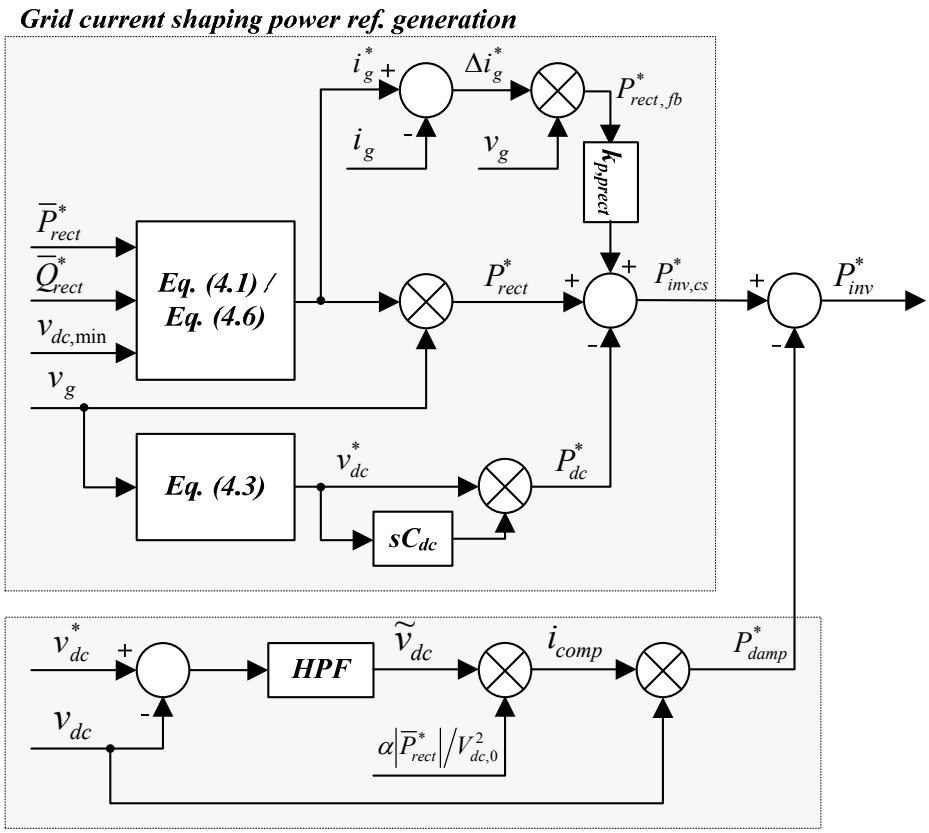


그림 4.5 제안된 인버터 전력 지령 생성부의 블록도

는 평균 전력의 크기 $\overline{P}_{rect}^{*}, \overline{Q}_{rect}^{*}$, 그리고 직류단 전압의 최소값 $v_{dc,min}$을 바탕으로 계통 전류 성형을 위한 인버터 전력 계통 전류 지령 i_g^* 과 직류단 전압 지령 v_{dc}^*을 구하고, 이를 바탕으로 정류기 측 전력 지령 P_{rect}^*와 $P_{rect,fb}^*$과 직류단 전압 변동으로 인한 전력 P_{dc}^* 를 구한다. 먼저 정류기 측 전력 지령 P_{rect}^*는 계통 전류가 정현파 형태를 가질 때 정류기 측의 전력 값과 같다. 주어진 평균 유효 전력 및 무효 전력 지령을 만족하는 정현파 형태의 계통 전류 파형은 아래 식과 같이 나타낼 수 있다.

$$i_g^* = \frac{2\overline{P}_{rect}^*}{V_g}\sin(\theta_g) + \frac{2\overline{Q}_{rect}^*}{V_g}\cos(\theta_g). \tag{4.2}$$

위 식에서 $\overline{P}_{rect}^{*}, \overline{Q}_{rect}^{*}, V_g, \theta_g$ 는 각각 시스템의 평균 유효 전력 지령, 평균 무효 전력 지령, 계통 전압의 크기, 그리고 계통 전압의 위상을 뜻한다. 정류기 측 전력 지령 P_{rect}^*는 식 (4.2)에 계통 전압을 곱한 결과와 같다.

$$P_{rect}^* = v_g i_g^* = 2\overline{P}_{rect}^* \sin^2(\theta_g) + 2\overline{Q}_{rect}^* \sin(\theta_g)\cos(\theta_g) = \overline{P}_{rect}^* [1-\cos(2\theta_g)] + \overline{Q}_{rect}^* \sin(2\theta_g). \tag{4.3}$$

직류단 전압의 변동으로 인한 전력 지령 P_{dc}^*는 앞서 설명한 직류단 전압 지령 v_{dc}^*의 형태를 바탕으로 식 (4.4)와 같이 계산할 수 있다. v_{dc}^*이 $v_{dc,min}$으로 일정하게 유지되는 MODE I 구간에서 P_{dc}^*는 0으로 고정되고, v_{dc}^*이 계통 전압에 따라 맥동하는 MODE II 구간에서 P_{dc}^*는 계통 2배 주파수로 맥동하는 성분으로 표시할 수 있다.

$$P_{dc}^* = C_{dc} v_{dc}^* \frac{dv_{dc}^*}{dt} = \begin{cases} 0.5\omega_g C_{dc} V_g^2 \sin(2\theta_g) & for \ |V_g \sin(\theta_g)| > v_{dc,\min} \\ 0 & for \ |V_g \sin(\theta_g)| \le v_{dc,\min} \end{cases}. \tag{4.4}$$

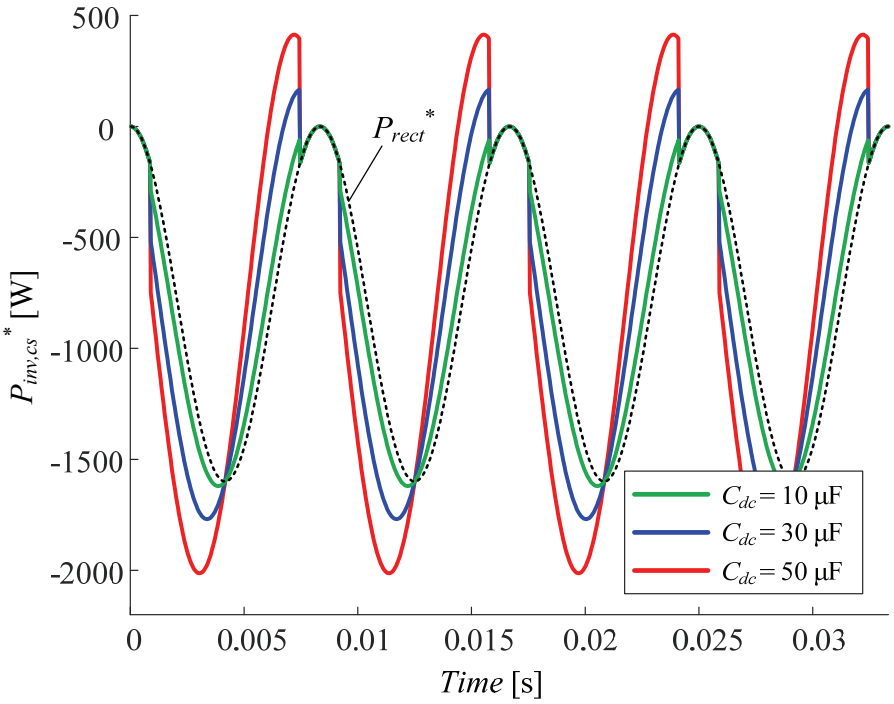


그림 4.6 계통 전류 성형을 위한 인버터 전력 지령 $P_{inv,cs}^*$의 예시
($\overline{P}_{rect}^* = -800\text{W}$, $\overline{Q}_{rect}^* = 0$, $v_{dc,min} = 100\text{V}$)

인버터 전력의 파형은 위 식에서 구한 정류기 측 전력에서 직류단 전압의 맥동으로 인해 발생하는 전력 성분을 뺀 값으로, 계통 전류가 정확히 지령을 추종할 때 식 (4.5)와 같은 형태를 가진다.

$$P_{inv,cs}^* = P_{rect}^* - P_{dc}^* = \begin{cases} \overline{P}_{rect}^*\left[1-\cos(2\theta_g)\right] + \overline{Q}_{rect}^*\sin(2\theta_g) - 0.5\omega_g C_{dc} V_g^2 \sin(2\theta_g) & for \ \left|V_g \sin(\theta_g)\right| > v_{dc,\min} \\ \overline{P}_{rect}^*\left[1-\cos(2\theta_g)\right] + \overline{Q}_{rect}^*\sin(2\theta_g) & for \ \left|V_g \sin(\theta_g)\right| \le v_{dc,\min} \end{cases} \quad (4.5)$$

그림 4.6은 $\overline{P}_{rect}^* = 800\text{W}$, $\overline{Q}_{rect}^* = 0$, $v_{dc,min} = 100\text{V}$ 일 때 직류단 캐패시터 C_{dc}의 크기에 따른 계통 전류 성형을 위한 인버터 전력 지령 $P_{inv,cs}^*$ 의 파형을 도시한

것이다. 그림에서 알 수 있듯이, 제안 방식과 같이 인버터 전력의 맥동을 통해 계통 전류를 성형하는 경우 P_{dc}^{*}는 정류기 측의 관점에서 무효 전력 성분으로 작용하며 직류단 캐패시터 용량이 클수록 P_{dc}^{*}로 인한 인버터 전력 지령 $P_{inv,cs}^{*}$의 맥동분이 커지는 경향을 보인다. 지나치게 큰 인버터 전력의 맥동은 전동기의 손실 증가 및 부하 전동기의 토크 맥동 증가 등 시스템에 좋지 않은 영향을 미치므로, 직류단 캐패시터 용량 설계 시 P_{dc}^{*}의 맥동 성분이 정류기 측 전력 지령 P_{rect}^{*}의 맥동에 비해 충분히 작은 값을 가지도록 설계한다.

$P_{rect,fb}^{*}$는 제어 과정에서 발생하는 계통 전류 오차 성분과 직류단 캐패시터 C_{dc}의 제정수 오차로 인해 발생하는 계통 전류 제어 오차 성분을 궤환하여 구한 정류기 측 전력 성분이다. 직류단 캐패시터 제정수의 오차는 인버터 전력 지령 생성부에서 P_{dc}^{*} 의 진폭에 오차를 유발하며, 이로 인해 시스템 제어 시 계통 전류가 P_{dc}^{*} 의 오차에 따라 미세하게 위상이 변하는 특성을 보인다. 계통 전류 제어 오차 궤환 루프는 이와 같은 원인으로 인해 발생하는 계통 전류 지령과 실제 전류 사이의 오차를 궤환하여 제정수 오차로 인한 제어 오차를 보상하는 역할을 수행한다.

시스템 안정도 확보를 위한 인버터 전력 지령 생성부에서는 계통 측 전류 및 직류단 전압에 발생하는 맥동 성분을 저감시키는 능동 댐핑 인버터 전력 지령 P_{damp}^{*}를 생성한다. 앞서 설명했듯이, 인버터 측에서 직류단 전압의 맥동 성분 $\tilde{v}_{dc}$에 비례하는 능동 댐핑 전력 성분의 추가를 통해 시스템의 특성 방정식의 근을 좌반면으로 이동시켜 시스템의 안정화 조건을 만족할 수 있음이 기존의 안정화 제어에 관한 연구를 통해 밝혀진 바 있다 [9-20, 35]. 본 논문에서는 이를 이용하여 시스템의 안정화를 위해 아래 식과 같이 P_{damp}^{*}가 직류단 전

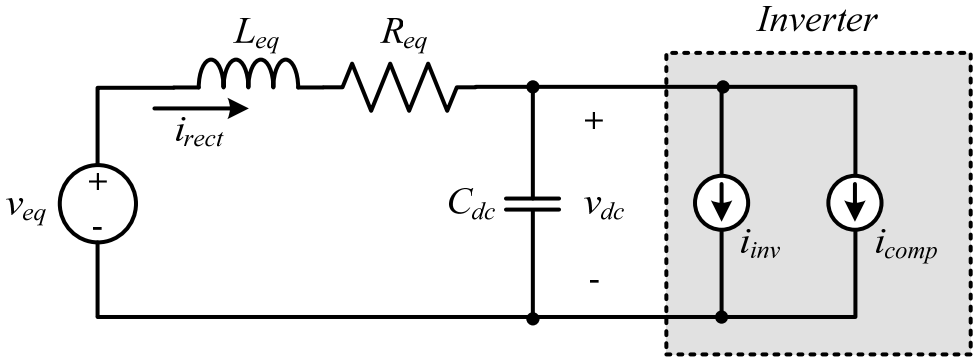


그림 4.7 능동 댐핑 보상 전류 성분이 추가된 시스템의 등가 회로

압의 맥동 성분 $\tilde{v}_{dc}$에 비례하도록 지령 생성부를 설계했다 [35].

$$P_{damp}^{*} = v_{dc} i_{comp} = \alpha \frac{\left|\overline{P}_{rect}^{*}\right|}{V_{dc,0}^{2}} \tilde{v}_{dc} v_{dc} \,. \tag{4.6}$$

위 식에서 $i_{comp}, \overline{P}_{rect}^{*}, V_{dc,0}, \alpha$는 각각 인버터 측에서의 보상 전류 성분, 정류기 측 평균 전력의 크기, 동작점에서의 직류단 전압, 그리고 안정화 계수를 뜻한다. 인버터 전력에 위 성분이 추가되었을 때 전체 전력 변환 시스템의 등가 회로는 그림 4.7과 같이 인버터 측에 시스템 안정화를 위한 보상 전류 성분 i_{comp}가 추가된 형태를 가진다. 능동 댐핑 성분이 추가되었을 때 시스템의 상태 방정식 및 특성 방정식은 각각 식 (4.7) 및 (4.8)과 같이 나타낼 수 있다.

$$\frac{d}{dt}\begin{bmatrix} \tilde{i}_{rect} \\ \tilde{v}_{dc} \end{bmatrix} = \begin{bmatrix} -\dfrac{R_{eq}}{L_{eq}} & -\dfrac{1}{L_{eq}} \\ \dfrac{1}{C_{dc}} & \dfrac{P_{inv}}{C_{dc} V_{dc,0}^{2}} \end{bmatrix} \begin{bmatrix} \tilde{i}_{rect} \\ \tilde{v}_{dc} \end{bmatrix} + \begin{bmatrix} 0 \\ \dfrac{i_{comp}}{C_{dc}} \end{bmatrix}. \tag{4.7}$$

$$s^2+\left(\frac{R_{eq}}{L_{eq}}+\frac{-\overline{P}_{rect}^{*}+\alpha\left|\overline{P}_{rect}^{*}\right|}{C_{dc}V_{dc,0}^{2}}\right)s+\frac{V_{dc,0}^{2}+\left(-\overline{P}_{rect}^{*}+\alpha\left|\overline{P}_{rect}^{*}\right|\right)R_{eq}}{L_{eq}C_{dc}V_{dc,0}^{2}}=0\,. \tag{4.8}$$

위 식으로부터 C_{dc} 가 일정할 때 특성 방정식의 근이 좌반면에 위치하기 위한 안정화 계수 α의 조건을 아래 식 (4.9)와 같이 구할 수 있다.

$$\alpha>-\frac{R_{eq}C_{dc}V_{dc,0}^{2}}{L_{eq}\left|\overline{P}_{rect}^{*}\right|}+\frac{\overline{P}_{rect}^{*}}{\left|\overline{P}_{rect}^{*}\right|}\,. \tag{4.9}$$

그림 4.8은 시스템이 구동 영역에서 동작하는 경우($\overline{P}_{rect}^{*}$ = 800W)와 발전 영역에서 동작하는 경우($\overline{P}_{rect}^{*}$ = -800W) 안정화 계수 α를 0에서부터 18까지 1의 간

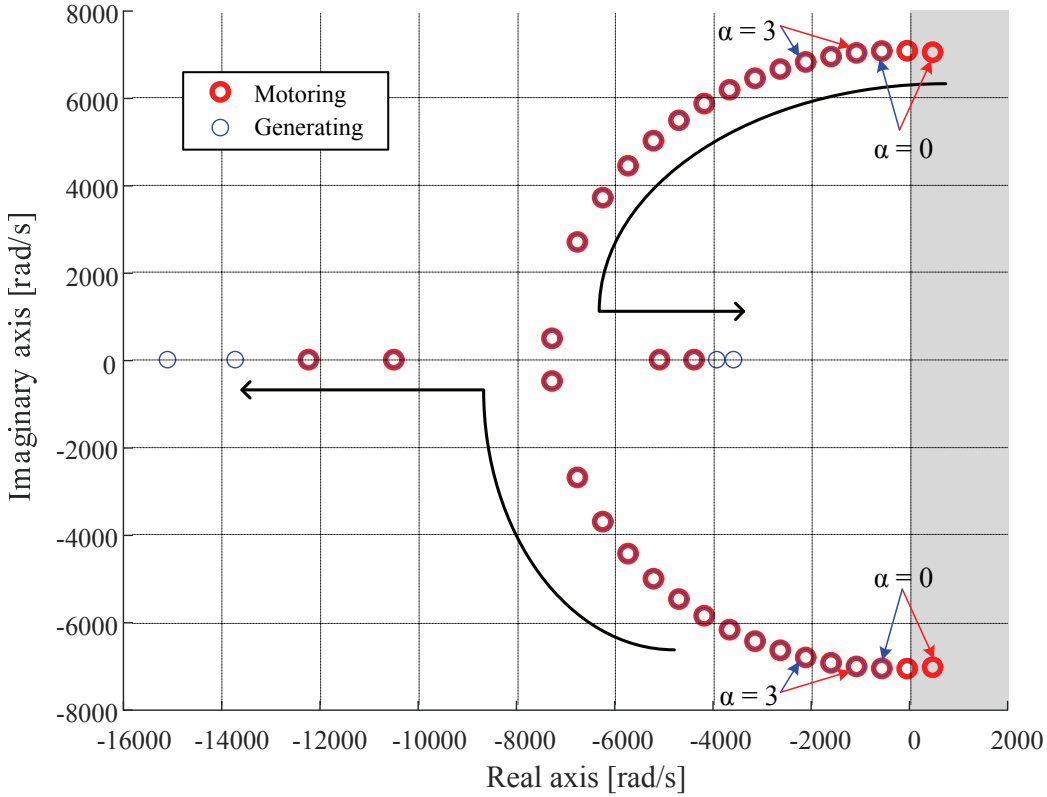
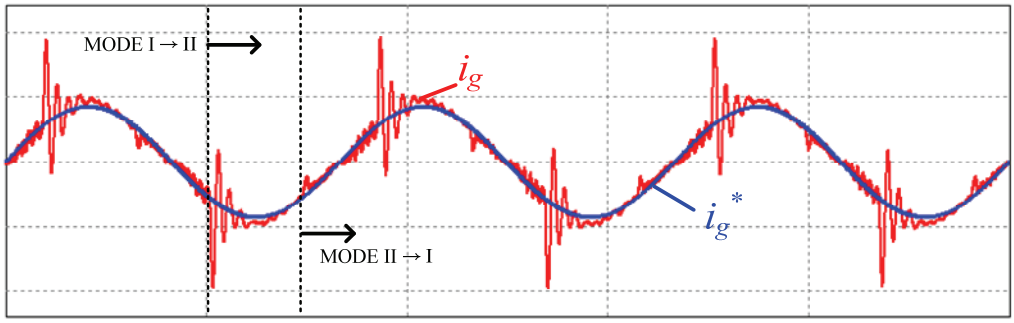
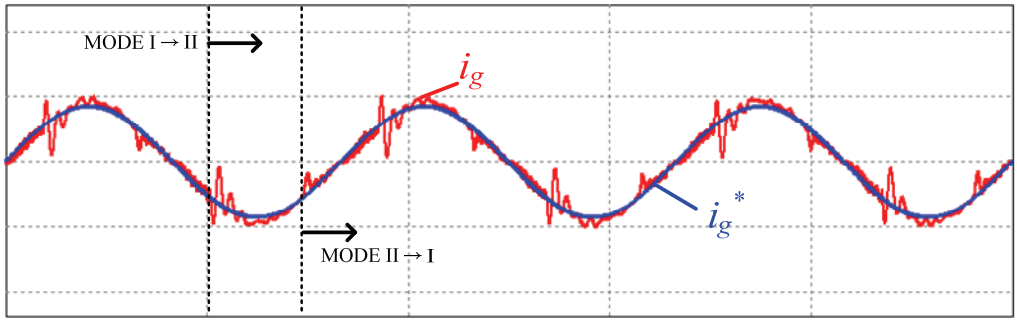


그림 4.8 α의 값에 따른 시스템의 극점의 위치

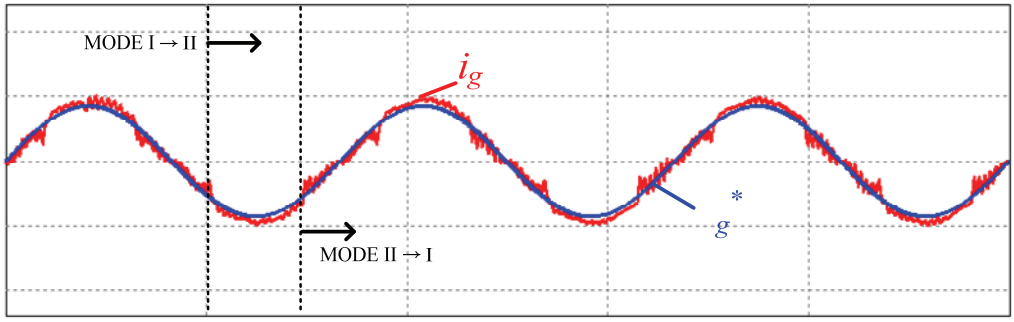
격으로 증가시키며 각 α 값에 따른 시스템의 극점의 위치를 도시한 것이다. 이 그림에서 대상 시스템이 발전 영역에서 동작할 경우 보상 성분 없이도 (α = 0) 안정화 조건을 만족할 수 있으며, 구동 영역에서 동작할 경우 시스템의 안정화 조건의 만족을 위해 $\alpha = 1$ 이상의 안정화 계수가 필요함을 알 수 있다. 실제 제어시에는 기본적으로 안정한 발전 영역에서도 $\alpha = 3$ 이상의 안정화 계수를 적용하는데, 이는 시스템 제어 중 MODE I과 MODE II 사이의 운전 절환시 발생하는 과도 구간에서 발생하는 계통 전류 고조파 성분을 빠르게 저감할 수 있어 이를 통해 전체적인 시스템의 계통 전류 고조파 저감 성능을 향상시킬 수 있기 때문이다. 그림 4.9는 대상 시스템이 발전 영역에서 동작하는 경우 ($\overline{P}^{*}_{rect}$ = -800W) α 의 값에 따른 과도 구간에서의 계통 전류 파형을 도시한 것이다.



(가)



(나)



(다)

그림 4.9 α의 값에 따른 운전 절환 구간에서의 계통 전류 파형
(가) $\alpha = 0$, (나) $\alpha = 1$, (다) $\alpha = 3$

4.4 전동기 전류 지령 생성 방식

이 절에서는 앞에서 생성한 인버터 전력 지령을 바탕으로 주어진 전압 조건 내에서 부하 전동기의 전류 지령을 생성하는 방식에 관해 설명한다. 그림 4.10 은 제안된 전류 지령 생성부를 간략한 블록도로 나타낸 것이다. 그림에서 PIR 은 비례 적분 공진 (Proportional Integral Resonant, PIR) 제어기를 뜻하며, FW controller 는 약자속 전류 지령의 생성부를 뜻한다. 제안 전동기 전류 지령 생성부는 앞에서 구한 인버터 전력 지령 P_{inv}^*와 직류단 전압 지령 v_{dc}^*를 바탕으로 주어진 전압 제한 내에서 인버터 전력 지령을 추종할 수 있는 전동기 전류 지령을 생성한다. 전동기 전류 지령 생성부는 전향 보상 전류 지령 생성부와

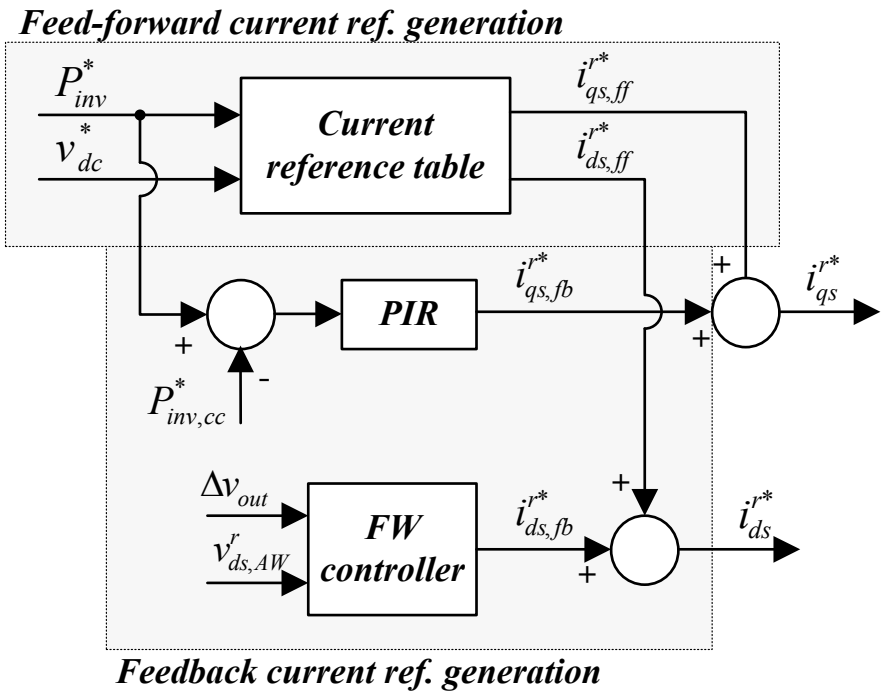


그림 4.10 제안 전동기 전류 지령 생성부의 블록도

인버터 전력 오차 및 전압 제한 초과분의 궤환 전류 지령 생성부로 나눌 수 있다. 전동기 전류의 제어는 회전자 좌표계에서 이루어지며, 아래에서의 d-q축은 회전자 좌표계를 기준으로 한다. 아래에서는 각 생성부의 동작에 관해 자세히 설명한다.

전향 보상 전류 지령 생성부에서는 주어진 출력 전압 한계 내에서 인버터 전력 지령을 추종할 수 있는 전동기 d-q 전류 지령의 쌍을 계산한다. 앞에서 설명했듯이, 단상 계통 연계 소용량 직류단 캐패시터 시스템에서는 직류단 전압이 계통 2배 주파수로 맥동하는 성질을 가지며, 정현파 계통 전류를 출력하기 위해 필요한 인버터 전력 역시 계통 2배 주파수로 맥동한다. 따라서 출력 전압 제한 내에서 인버터 전력 지령을 추종하기 위한 d-q 전동기 전류 쌍 역시 정상 상태에서 일정한 값을 가지는 대용량 직류단 캐패시터 시스템과 달리 정상 상태에서도 계통 2배 주파수로 맥동하는 형태를 보인다. 따라서 주어진 조건을 만족하는 전동기 전류 조건을 구할 때 이와 같은 특성에 대한 고려가 필요하다. 이 논문에서 대상으로 하는 매입형 영구자석 동기전동기(IPMSM)의 회전자 좌표계에서의 전압 방정식은 아래와 같이 나타낼 수 있다.

$$\begin{aligned} v_{ds}^{r} &= R_s i_{ds}^{r} + L_d \frac{d}{dt} i_{ds}^{r} - \omega_r L_q i_{qs}^{r} \\ v_{qs}^{r} &= R_s i_{qs}^{r} + L_q \frac{d}{dt} i_{qs}^{r} + \omega_r \left(\lambda_f + L_d i_{ds}^{r} \right) \end{aligned} \quad (4.8)$$

위 식에서 v_{ds}^{r}, v_{qs}^{r}, i_{ds}^{r}, i_{qs}^{r}은 각각 회전자 좌표계에서 d-q축 전압 및 d-q축 전류를, R_s, L_d, L_q, ω_r, λ_f는 각각 전동기의 상 저항, d축 인덕턴스, q축 인덕턴스, 전기각 기준 회전 각속도, 그리고 전동기의 역기전력 상수를 뜻한다. 인버터 전력 P_{inv}는 전동기 전류 벡터와 전압 벡터의 내적으로 표시되고, 출력 전압의 크기 v_{out} 역시 전압에 관한 식으로 표시된다. 따라서 두 식의 전압 항에 식

(4.8)을 대입하면 인버터 전력 P_{inv}와 인버터 출력 전압의 크기 v_{out}을 아래와 같이 전동기 전류에 관한 식으로 표현할 수 있다.

$$\begin{aligned} P_{inv} &= 1.5\left(v_{ds}^r i_{ds}^r + v_{qs}^r i_{qs}^r\right) = 1.5R_s\left(i_{ds}^{r2} + i_{qs}^{r2}\right) + 1.5\left(L_d i_{ds}^r \frac{d}{dt} i_{ds}^r + L_q i_{qs}^r \frac{d}{dt} i_{qs}^r\right) \\ &\quad + 1.5\omega_r i_{qs}^r \left[\lambda_f + \left(L_d - L_q\right) i_{ds}^r\right] = P_{loss} + P_{ind} + P_m \end{aligned} \quad (4.9)$$

$$\begin{aligned} v_{out} &= \sqrt{v_{ds}^{r2} + v_{qs}^{r2}} \\ &= \sqrt{\left(R_s i_{ds}^r + L_d \frac{d}{dt} i_{ds}^r - \omega_r L_q i_{qs}^r\right)^2 + \left[R_s i_{qs}^r + L_q \frac{d}{dt} i_{qs}^r + \omega_r\left(\lambda_f + L_d i_{ds}^r\right)\right]^2} \end{aligned} . \quad (4.10)$$

위 식에서 P_{loss}, P_{ind}, P_m은 각각 전동기의 동손, 시간에 대한 전동기 전류 변화로 인해 발생하는 전동기 인덕터 측의 에너지 변화, 그리고 전동기의 기계적 출력을 뜻한다. 시스템에서 주어진 전압 제한 내에서 인버터 전력 지령을 추종하는 d-q 전동기 전류 쌍은 전체 동작 구간에서 아래와 같은 인버터 전력 조건 및 출력 전압 조건을 만족해야 한다. 전동기 전류 지령은 아래 조건을 만족하는 d-q 전동기 전류 쌍 중 가장 낮은 손실을 가지는 전류 쌍으로 선정된다.

$$\begin{aligned} 1.5\left(v_{ds}^r i_{ds}^r + v_{qs}^r i_{qs}^r\right) &= 1.5R_s\left(i_{ds}^{r2} + i_{qs}^{r2}\right) + 1.5\left(L_d i_{ds}^r \frac{d}{dt} i_{ds}^r + L_q i_{qs}^r \frac{d}{dt} i_{qs}^r\right) \\ &\quad + 1.5\omega_r i_{qs}^r \left[\lambda_f + \left(L_d - L_q\right) i_{ds}^r\right] = P_{inv}^*, \end{aligned} \quad (4.11)$$

$$\sqrt{\left(R_s i_{ds}^r + L_d \frac{d}{dt} i_{ds}^r - \omega_r L_q i_{qs}^r\right)^2 + \left[R_s i_{qs}^r + L_q \frac{d}{dt} i_{qs}^r + \omega_r\left(\lambda_f + L_d i_{ds}^r\right)\right]^2} \le v_{\lim} \approx \frac{v_{dc}^*}{\sqrt{3}} . \quad (4.12)$$

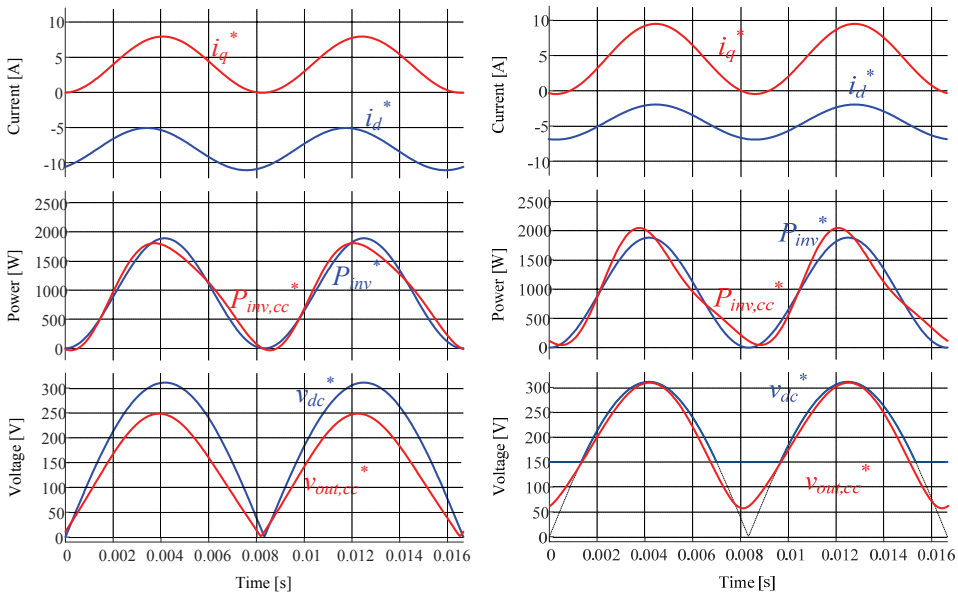
위 식에서 P_{inv}^*, v_{lim}은 각각 앞의 절에서 구한 인버터 전력 지령과 시스템의 출력 전압 제한의 크기를 뜻한다. 대용량 직류단 캐패시터 기반 시스템에서도 위와 유사하게 주어진 전류 및 전압 제한에서 최적의 전류 쌍을 구하는 과정을 통해 특정 운전 지점에서의 전류 지령을 계산할 수 있다. 대용량 직류단

캐패시터 기반 시스템에서는 정상 상태에서 전동기 전류가 일정한 값을 가지므로 전압 식에서 전류의 미분과 관련된 항들을 모두 제거할 수 있어 조건을 만족하는 전류 지령을 구하기 용이하다. 반면에 소용량 직류단 캐패시터 시스템에서는 앞에서 언급한 바와 같이 인버터 전력 지령 P_{inv}^* 및 출력 전압 제한의 크기 v_{lim}이 계통 2배 주파수로 맥동하는 특성을 갖고 있기 때문에 특정 운전 지점에서의 전동기 전류 쌍이 계통 2배 주파수 성분 및 그 고조파 성분을 포함한다. 따라서 소용량 직류단 캐패시터 시스템에서는 식 (4.11) 및 (4.12) 의 조건을 만족하는 전류 해를 구할 때 정확한 계산을 위해 시간에 대한 전동기 전류의 미분항이 고려되어야 한다. 각 샘플링마다 조건을 만족하는 전류 쌍을 찾는 과정은 긴 연산 시간 및 많은 연산량을 요구하기 때문에 실제 구현이 불가능하다. 따라서 미리 조건을 만족하는 전류 쌍을 계산한 다음 참조표 형태로 저장하고 특정 운전 조건에서 운전할 때 해당 조건에 부합하는 전류 지령을 참조표에서 불러와 사용하는 형태로 구현하면 디지털 제어기가 받는 연산량 부담을 대폭 줄일 수 있다. 식 (4.13)은 전동기 전류 쌍을 계통 2배 주파수 $(2\omega_g)$ 를 기본파로 하는 푸리에 급수 형태로 표시한 것이다.

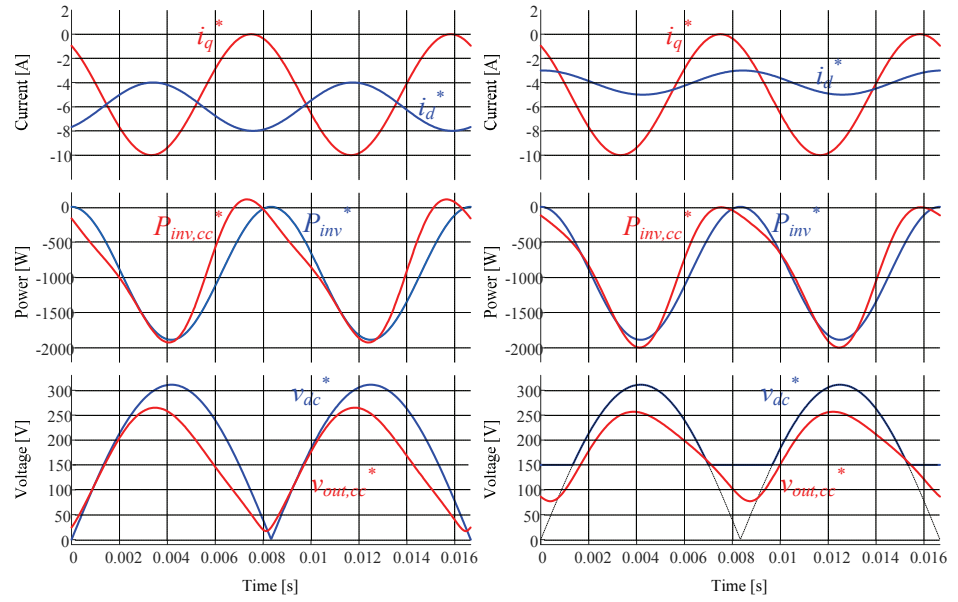
$$\begin{aligned} i_{ds}^r &= I_{ds,0}^r + \sum_{k=1}^{\infty} I_{ds,k}^r \sin\left(2\theta_g + \phi_{d,k}\right) \approx I_{ds,0}^r + \sum_{k=1}^{n} I_{ds,k}^r \sin\left(2\theta_g + \phi_{d,k}\right) \\ i_{qs}^r &= I_{qs,0}^r + \sum_{k=1}^{\infty} I_{qs,k}^r \sin\left(2\theta_g + \phi_{q,k}\right) \approx I_{qs,0}^r + \sum_{k=1}^{n} I_{qs,k}^r \sin\left(2\theta_g + \phi_{q,k}\right) \end{aligned} . \quad (4.13)$$

여기서 $I_{ds,k}^r$, $\phi_{d,k}$, $I_{qs,k}^r$, $\phi_{q,k}$는 d축 전류 및 q축 전류의 각 주파수 성분의 크기 및 위상 값을 나타낸다. 식 (4.13)을 식 (4.11) 및 (4.12)에 대입하면 조건 식을 전류의 각 주파수 성분의 크기 및 위상 변수에 대한 식으로 정리할 수 있고, 이 식의 풀이를 통해 특정 운전 지점에서 인버터 전력 파형 조건 및 전압 제

한 조건을 만족하는 변수들의 쌍을 구할 수 있다. 실제 구현 시에는 모든 주파수 성분을 고려하지 않고 n차 고조파 성분까지로 근사해서 사용하는데, 이때 n의 값은 근사 과정에서 발생하는 인버터 전력 제어 오차와 전동기 전류 제어기의 대역폭 한계 등을 고려해 설정한다. 그림 4.11은 $n = 1$로 설정하고 위의 과정을 거쳐 구한 전동기 전류 지령의 예시를 나타낸 것이다. 그림에서 전류 지령을 예시와 같이 사용했을 때 식 (4.11) 및 (4.12)의 조건을 대략적으로 만족하는 것을 확인할 수 있다. 인버터 전력 지령과의 오차나 전압 제한을 일부 초과하는 구간 등 조건을 정확히 만족하지 않는 부분들은 전동기 전류 지령을 식 (4.12)와 같이 근사하는 과정에서 발생하는 오차로, 이를 완전히 제거하기 위해서는 아래에서 설명할 오차 궤환을 통한 전류 지령 생성 및 전압 지령 수정 방식 등의 제어 기법들이 추가되어야 한다.



(가) (나)

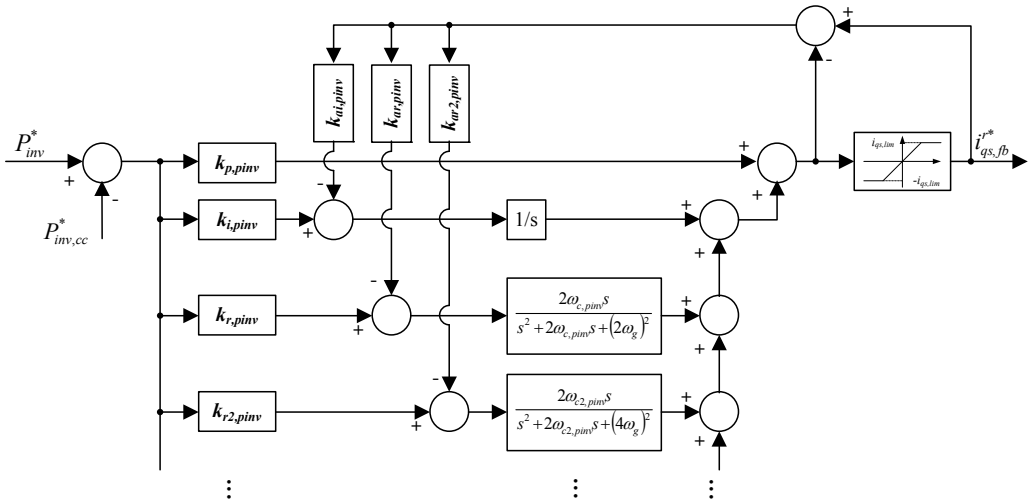


(다) (라)

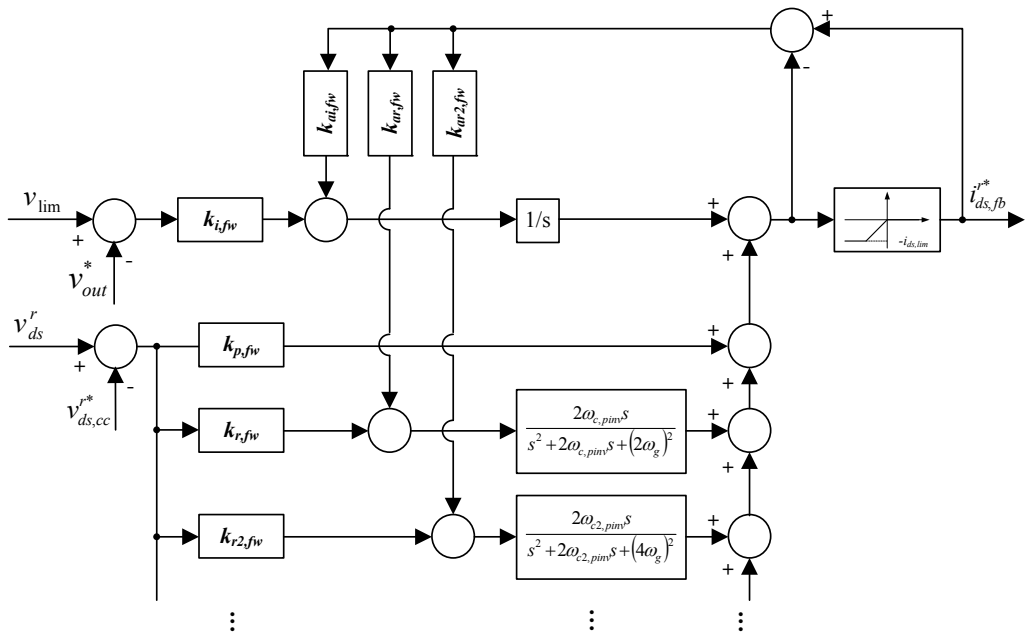
그림 4.11 제안 방식을 통해 계산된 전향 보상 전류 지령의 예시.

(가) $\overline{P}_{inv}^* = 1$ kW, $v_{dc,min} = 0$ V, (나) $\overline{P}_{inv}^* = 1$ kW, $v_{dc,min} = 150$ V,

(다) $\overline{P}_{inv}^* = -1$ kW, $v_{dc,min} = 0$ V, (라) $\overline{P}_{inv}^* = -1$ kW, $v_{dc,min} = 150$ V.



(가)



(나)

그림 4.12 제안 궤환 전류 지령 생성부의 블록도
(가) 인버터 전력 궤환 제어기, (나) 약자속 제어기

궤환 전류 지령 생성부에서는 전동기 전류를 통해 인버터 전력을 제어할 때 발생하는 오차를 궤환하여 이를 보상하기 위한 전류 지령 성분을 생성한다. 그림 4.12는 제안된 오차 궤환 전류 지령 생성부의 구조를 블록도로 나타낸 것이다. 위 그림에서 $k_{p,pinv}$, $k_{i,pinv}$, $k_{r,pinv}$, $k_{r2,pinv}$는 각각 궤환 전동기 전류 지령 생성부의 비례 이득, 적분 이득, 계통 2배 주파수 성분의 공진 이득, 그리고 계통 4배 주파수 성분의 공진 이득을 나타내며, $k_{ai,pinv}$, $k_{ar,pinv}$, $k_{ar2,pinv}$는 각 적분 제어기 및 공진 제어기의 안티 와인트업 루프 이득을 뜻한다. 제안된 인버터 전력 궤환 제어기는 비례 적분 공진 제어기의 구조를 가지며, 계통 2배 주파수와 그 고조파 성분에서 높은 제어 이득을 가져 해당 주파수 성분의 오차를 효과적으로 저감할 수 있다 공진 제어기의 안티 와인드업 루프는 기존 연구의 방식과 같은 구조를 사용했다. 그림 4.12와 같은 제어기 구조에서 전류 제어기를 포함한 제어기의 이득은 아래 식과 같이 나타낼 수 있다. 이 때, 아래 식에서는 계통 2배 주파수 성분에 대한 공진 제어기만을 고려했다.

$$G_{ol}(s)=\left(k_{p,pinv}+\frac{k_{i,pinv}}{s}+k_{r,pinv}\frac{2\omega_{c,pinv}s}{s^2+2\omega_{c,pinv}s+(2\omega_g)^2}\right)\left(k_{p,cc}+\frac{k_{i,cc}}{s}\right). \tag{4.14}$$

위 식에서 $k_{p,cc}$, $k_{i,cc}$ 는 각각 전동기 전류 제어기의 비례 이득 및 적분 이득을 뜻한다. 그림 4.13은 전류 제어기를 포함한 인버터 전력 제어기의 주파수별 이득 값을 도시한 것이다. 앞서 계산한 전향 보상 지령은 직류 성분과 계통 2배 주파수 성분 및 그 고조파 성분으로 구성되어 있으므로, 이 지령을 바탕으로 제어된 인버터 전력 파형의 주요한 성분 역시 직류 성분, 계통 2배 주파수, 그리고 그 고조파 성분으로 구성된다. 따라서 비례 적분 공진 제어기의 적용을 통해 관련 주파수의 제어 이득을 높은 값으로 설정하면 해당 주파수의

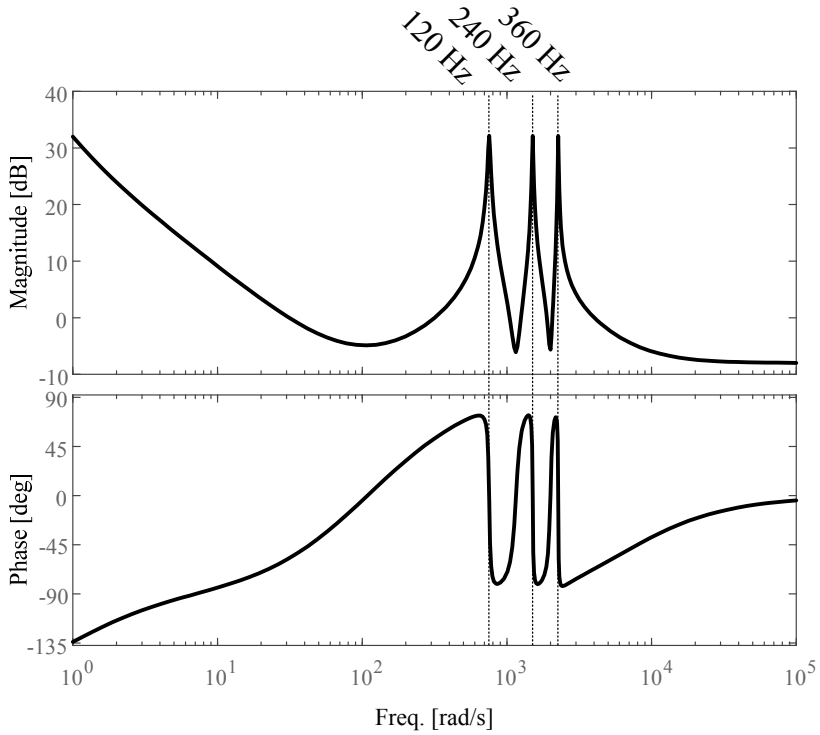


그림 4.13 비례 적분 공진 제어기 기반 인버터 전력 제어기의 제어기 이득

제어 특성을 향상시켜 결과적으로 전향 보상 전동기 전류 지령만을 사용할 때보다 해당 주파수 대역에서 인버터 전력 지령의 추종 성능을 향상시킬 수 있다. 실제 제어기 이득은 시스템의 제어 변수의 추종 속도와 과도 상태에서의 오버슈트 (overshoot) 현상을 고려하여 그 크기를 설정하되, 이와 같은 제어기의 특성을 고려하여 적분 이득과 계통 2배 주파수의 이득을 기타 주파수의 이득에 비해 크게 설정하고, 반대로 안티 와인드업 이득은 기타 주파수의 이득에 비해 작게 설정한다.

제안된 궤환 전동기 전류 지령 생성부 중 d축 전류 지령의 생성부에서는 전

압 부족 구간에서의 약자속을 위한 d축 전류 지령 성분과 인버터 전력 지령의 정확한 추종을 위한 d축 전류 지령 성분을 구하여 그 합을 출력한다. 약자속을 위한 d축 전류 지령 생성부에서는 기존에 제안된 약자속 제어 방식 [44, 46]과 유사하게 한 주기 동안의 평균적인 전압 부족분을 바탕으로 약자속을 위한 일정한 크기의 d축 전류를 출력한다. 제안 d축 전류 지령 생성부에서는 이와 함께 q축 전류만으로 보상할 수 없는 인버터 전력 제어 오차의 보상을 위한 d축 전류 지령을 생성한다. 앞서 식 (4.9)에서 알 수 있듯이, d축 전류와 q축 전류는 모두 인버터 전력의 크기에 영향을 준다. 인버터 전력이 이 중 q축 전류에 주요한 영향을 받으므로 q축 전류를 통한 제어만으로도 대부분의 인버터 전력 제어 오차를 제거할 수 있다. 그러나, 계통 전류 성형을 위한 정확한 인버터 전력 지령의 추종을 위해서는 전동기 전류 지령 생성 시 q축 전류뿐만 아니라 d축 전류의 영향 역시 고려되어야 한다. 인버터 전력 지령 P_{inv}^*와 전동기 전류 제어기에 의한 인버터 전력 $P_{inv,cc}^*$의 오차는 아래 식과 같이 표시할 수 있다.

$$P_{inv}^* - P_{inv,cc}^* = 1.5\left(i_{ds}^r v_{ds,ideal}^{r*} + i_{qs}^r v_{qs,ideal}^{r*}\right) - 1.5\left(i_{ds}^r v_{ds,cc}^{r*} + i_{qs}^r v_{qs,cc}^{r*}\right). \tag{4.15}$$

위 식에서 $v_{ds,ideal}^{r*}, v_{qs,ideal}^{r*}$은 인버터 전력 지령 P_{inv}^*를 정확히 추종하는 d-q전압의 크기를, $v_{ds,cc}^{r*}, v_{qs,cc}^{r*}$은 d-q축 전동기 전류 제어기의 출력 전압 지령을 뜻한다. 이 때 인버터 전력 중 q축 전류에 의해 결정되는 성분이 q축 전류 지령의 궤환 생성부의 동작을 통해 정확히 제어됨을 가정하면, P_{inv}^*와 $P_{inv,cc}^*$의 오차는 아래와 같이 d축 전류에 의해 발생하는 인버터 전력 성분과 관계된 식으로 정리할 수 있다.

$$P_{inv}^* - P_{inv,cc}^* = 1.5 i_{ds}^r \left(v_{ds,ideal}^{r*} - v_{ds,cc}^{r*}\right) = 1.5 i_{ds}^r \left(v_{ds}^r - v_{ds,cc}^{r*}\right) = 1.5 i_{ds}^r v_{ds,AW}^r . \tag{4.16}$$

위 식에서 v_{ds}^{r}과 $v_{ds,AW}^{r}$ 은 전동기에 인가되는 d축 전압의 크기와 d축 전류 제어기의 안티 와인드업 성분의 값을 뜻한다. 뒤에서 설명할 전압 지령 수정부의 동작을 통해 인버터 전력이 정확히 추종되고 있는 경우, 위 식의 전압 오차 성분은 d축 전류 제어기의 안티 와인드업 성분과 같은 값을 가지게 된다. 따라서 이 전압 오차 성분의 궤환을 통해 d축 전류 지령 성분을 생성하면 d축 전류에 의해 발생하는 인버터 전력 성분의 오차를 저감하여 전동기 전류 제어를 통한 인버터 전력 지령의 추종 성능을 개선할 수 있다. 뿐만 아니라, d축 전류 지령의 궤환 생성 방식은 뒤에서 설명할 전압 지령 수정을 적용할 때 전압 지령 수정분의 크기를 최소화하여 전압 수정으로 인해 발생하는 전동기 전류 제어 성능 저하 및 불안정성 문제 역시 완화할 수 있다.

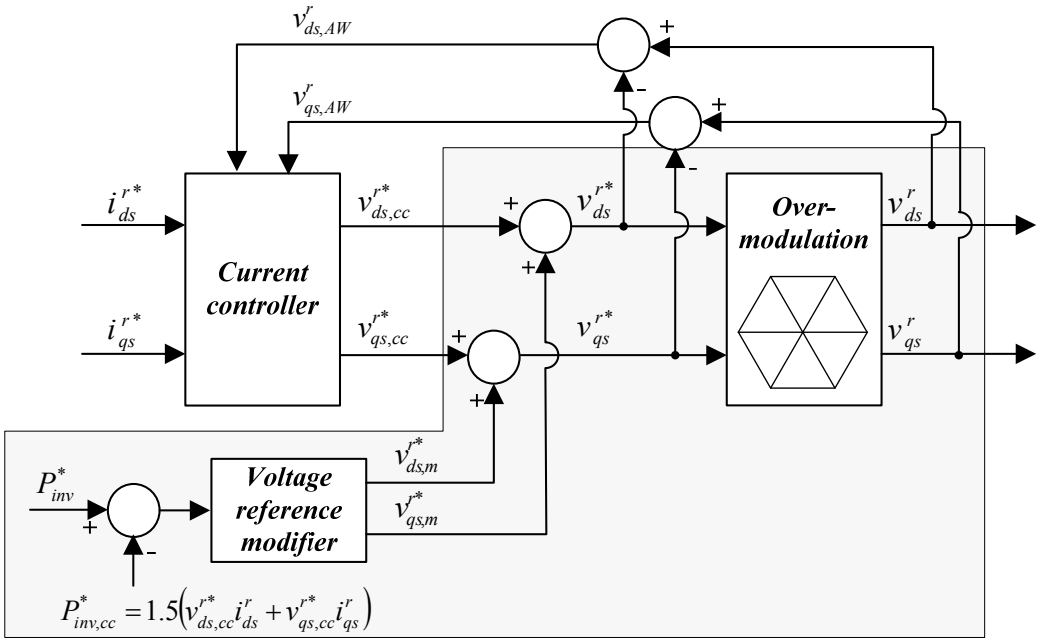
4.5 출력 전압 지령 수정 방식

본 절에서는 출력 전압 지령의 수정을 통해 인버터 전력을 제어하는 방식에 관해 설명한다. 앞서 설명했듯이, 인버터의 전력의 크기는 식 (4.9)와 같이 전동기의 전류와 전동기에 인가되는 전압의 내적으로 결정된다. 즉, 인버터 전력의 제어를 위해 전동기의 전류 또는 인버터의 출력 전압을 변경하는 방식을 사용할 수 있다. 이 중 전동기 전류의 제어를 통한 인버터 전력 제어 방식은 전류를 필요한 값으로 제어하기 위해 전류 제어기를 거쳐야 하는 전압형 인버터 시스템의 특성상 전류 제어기와 관련된 여러 가지 오차 요인을 가진다. 전동기 전류 지령 생성 과정에서의 근사, 전동기 제정수의 변동, 출력 전압 부족 구간에서 발생하는 전류 제어 오차, 그리고 전류 제어기의 대역폭 제한 및 시지연 등이 그 요인들이다. 반면, 전압 지령의 수정을 통해 인버터 전력을 제어

할 경우 현재 전동기 전류 값을 바탕으로 필요한 인버터 전력을 얻기 위해 인가해야 할 전압을 바로 결정할 수 있으며 전류 제어기와 같은 하위 제어기를 거치지 않으므로 제어기의 지연으로 인해 발생하는 오차로부터 자유롭다는 장점을 가진다. 그러나 시스템이 발전 영역에서 동작할 때 전압 지령 수정 방식을 적용할 경우 전동기 전류 쌍이 전류 지령이 아닌 원점으로 수렴하는 제어 불안정 현상이 발생한다. 본 절에서는 전압 지령 수정을 통한 인버터 전력 제어기의 구현 방식에 대해 소개하고 이어서 전압 지령 수정이 전동기 전류 제어 특성에 미치는 영향, 이로 인해 발전 영역에서 발생하는 전류 제어 시스템의 불안정성에 관한 분석, 그리고 이와 같은 문제들을 고려해 인버터 전력의 제어 성능을 유지하면서 전동기 전류 제어 불안정 현상을 개선하는 전압 지령 수정 방식을 설명한다.

4.5.1 전압 지령 수정을 통한 인버터 전력 보상의 원리

그림 4.14는 전압 지령 수정 방식 인버터 전력 제어기의 블록도를 나타낸다. 제어기는 전압 지령 수정부와 과변조 상황에서의 전압 지령 수정부로 나눌 수 있다. 전압 지령 수정부에서는 전류 제어기에서 출력된 전압 지령과 현재 전동기 전류 값을 바탕으로 결정되는 인버터 전력 $P_{inv,cc}^{*}$의 크기가 인버터 전력 지령 P_{inv}^{*}와 다를 때 그 오차를 보상하기 위한 전압 지령 수정분을 계산하여 이를 전류 제어기의 출력 전압 지령에 전향 보상 형태로 더해 주고, 과변조 전압 제한부에서는 전압 지령의 제한 시 인버터 전력의 크기를 고려하여 과변조 상황에서 전압 지령 제한 후에도 같은 인버터 전력 값을 유지하는 방향으로 전압 지령을 제한한다.



Inverter power controller by voltage reference modification

그림 4.14 전압 지령 수정 방식 인버터 전력 제어기의 블록도

그림 4.15는 전압 지령의 수정을 통한 인버터 전력 보상 방식을 회전자 좌표계 평면에서 나타낸 것이다. 전압 지령의 수정은 어느 좌표계 평면에서 이루어져도 무방하나, 본 논문에서는 분석의 편의를 위해 회전자 좌표계 평면에서 표시하도록 한다. 그림에서 $\vec{i}^{\,r}_{dqs}, \vec{v}^{\,r*}_{dqs,cc}, \vec{v}^{\,r*}_{dqs,m}, \vec{v}^{\,r*}_{dqs}$ 는 각각 전동기 전류 벡터, 전류 제어기의 출력 전압 지령 벡터, 인버터 전력 오차 보상을 위한 전압 지령 수정분, 그리고 최종 출력 전압 지령 벡터를 의미한다. 그림에서 전류 벡터와 수직하는 두 점선은 각각 현재 전동기 전류 값을 바탕으로 같은 크기의 인버터 전력을 출력할 수 있는 전압 지령들의 자취를 뜻하며, 해당 점선 위에 있는 전압 지령 벡터는 같은 전류 벡터와의 내적 값을 가진다. 전압 지령의 수정은 전동기 전류 제어기의 출력에 의해 결정되는 인버터 전력 $P_{inv,cc}^{\ *}$ 와 인버

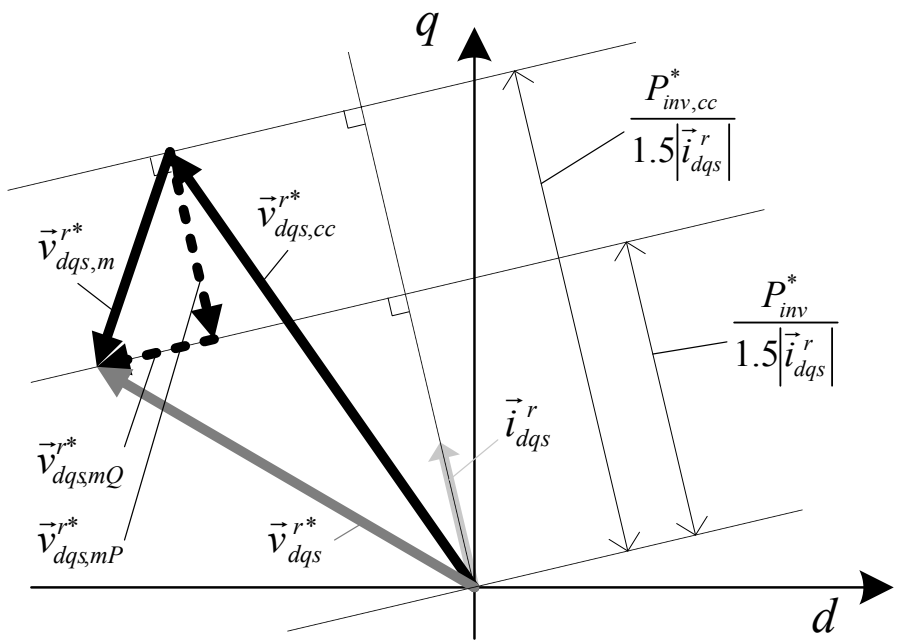


그림 4.15 전압 지령의 수정을 통한 인버터 전력의 제어 방식

터 전력 지령 P_{inv}^{*} 사이의 오차를 보상하는 방향으로 이루어진다. 인버터 전력 제어 오차를 보상하는 전압 지령 수정분 $\vec{v}_{dqs,m}^{r*}$ 은 아래 조건식을 만족하는 전압 벡터 중 하나로 결정된다.

$$1.5\left(\vec{v}_{dqs,m}^{r*}\cdot\vec{i}_{dqs}^{r}\right)=1.5\left(v_{ds,m}^{r*}i_{ds}^{r}+v_{qs,m}^{r*}i_{qs}^{r}\right)=P_{inv}^{*}-P_{inv,cc}^{*}\,. \tag{4.17}$$

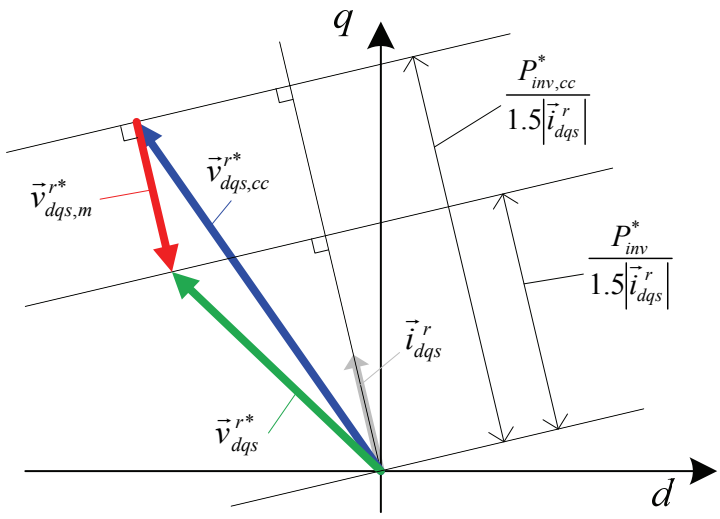
위 식에서 인버터 전력의 제어를 위한 전압 지령 수정분 ($\vec{v}_{dqs,m}^{r*}$) 은 전류 벡터와 평행하여 인버터 전력의 제어에 관여하는 유효 전압 수정분 ($\vec{v}_{dqs,mP}^{r*}$) 과 전류 벡터에 수직하여 인버터 전력에 직접적인 영향을 끼치지 않는 무효 전압 수정분 ($\vec{v}_{dqs,mQ}^{r*}$) 으로 나눌 수 있다. 각 성분 별 전류 벡터와의 내적 값은 아래 식과 같다.

$$1.5\left(v_{ds,mP}^{r*}i_{ds}^{r}+v_{qs,mP}^{r*}i_{qs}^{r}\right)=P_{inv}^{*}-P_{inv,cc}^{*},1.5\left(v_{ds,mQ}^{r*}i_{ds}^{r}+v_{qs,mQ}^{r*}i_{qs}^{r}\right)=0\,. \tag{4.18}$$

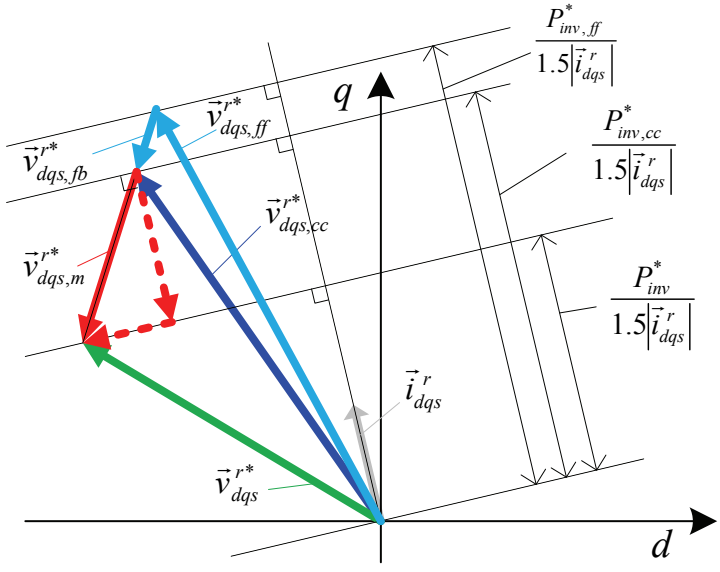
유효 전압 수정분 $\vec{v}_{dqs,mP}^{r*}$ 의 정확한 계산 및 적용을 통해 최종적으로 출력되는 인버터 전력이 제어기의 출력 전압과 실제 출력 전압 사이의 오차가 없을 때 P_{inv}^{*}을 정확히 추종하도록 제어할 수 있으며, 이를 통해 전동기 전류 제어기를 통한 인버터 전력 제어 방식에 비해 인버터 전력 지령 추종 성능 및 계통 전류 고조파 저감 성능을 크게 개선할 수 있다. 무효 전압 수정분 $\vec{v}_{dqs,mP}^{r*}$ 은 인버터 전력 지령의 제어에 직접적으로 영향을 끼치지는 않으나 전동기 전류의 변화 및 전동기 전류 제어 성능에 영향을 미친다. 이에 기존 전압 지령 수정 방식은 식 (4.16)을 만족하는 범위 내에서 여러 가지 방법을 통해 $\vec{v}_{dqs,mQ}^{r*}$ 를 결정했다. 참고문헌 [53]에서는 전류 제어기에 작용하는 외란의 크기를 최소화하기 위해 $\vec{v}_{dqs,mQ}^{r*}$ 성분을 0으로 하여 전류 벡터에 평행한 방향으로 전압 지령을 수정했고, 참고문헌 [51]에서는 전류 제어기의 궤환 전압 지령에 평행한 방

향으로 전압 지령을 수정하여 궤환 전압 지령의 위상을 유지했다. 참고문헌 [54]에서는 발전 영역에서 동작 시 전류 벡터와 d축 또는 q축에 대해 대칭한 벡터 방향으로 수정하는 방식을 제안했다. 그림 4.16은 기존 전압 지령 수정 방식들에서의 전압 수정 방향을 표시한 것이다. 그림에서 $\vec{v}_{dqs,ff}^{r*}$, $\vec{v}_{dqs,fb}^{r*}$ 및 $P_{inv,ff}^{*}$는 전동기 전류 제어기의 전향 보상 전압 지령 및 궤환 전압 지령, 그리고 전향 보상 전압 지령과 현재 전동기 전류를 바탕으로 계산한 인버터 전력의 크기를 의미한다.

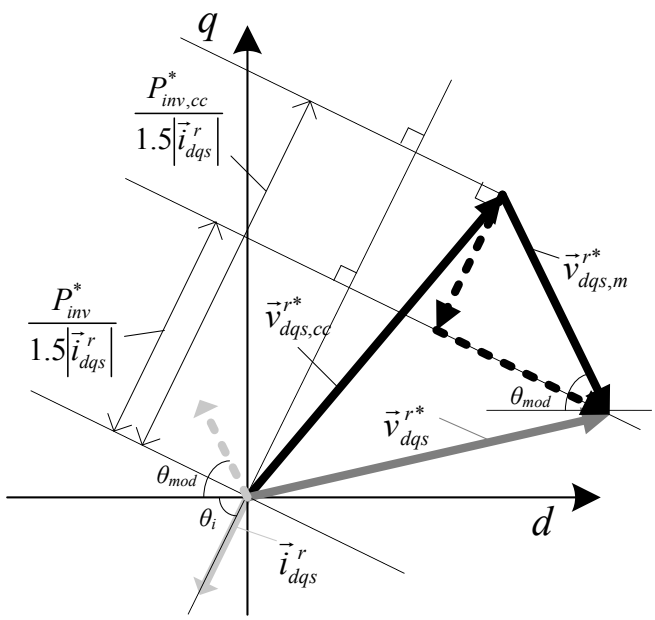
다음은 소용량 직류단 캐패시터 기반 시스템에서의 과변조 방식에 관해 설명한다. 직류단 전압이 계통 2배 주파수로 맥동하는 대상 시스템에서는 낮은 직류단 전압 구간에서 출력 전압 지령이 출력 전압 한계를 초과하는 전압 부족 현상이 빈번하게 발생한다. 과변조 방식은 이 상황에서 전압 지령의 실제 출력이 가능하도록 전압 지령을 출력 전압 한계 내로 수정하는 방식을 뜻한다.


q
d
$\frac{P^*_{inv,cc}}{1.5|\vec{i}^{\,r}_{dqs}|}$
$\frac{P^*_{inv}}{1.5|\vec{i}^{\,r}_{dqs}|}$
$\vec{v}^{\,r*}_{dqs,m}$
$\vec{v}^{\,r*}_{dqs,cc}$
$\vec{i}^{\,r}_{dqs}$
$\vec{v}^{\,r*}_{dqs}$

(가)


q
d
$\frac{P^*_{inv,ff}}{1.5|\vec{i}^{\,r}_{dqs}|}$
$\frac{P^*_{inv,cc}}{1.5|\vec{i}^{\,r}_{dqs}|}$
$\frac{P^*_{inv}}{1.5|\vec{i}^{\,r}_{dqs}|}$
$\vec{v}^{\,r*}_{dqs,ff}$
$\vec{v}^{\,r*}_{dqs,fb}$
$\vec{v}^{\,r*}_{dqs,cc}$
$\vec{v}^{\,r*}_{dqs,m}$
$\vec{i}^{\,r}_{dqs}$
$\vec{v}^{\,r*}_{dqs}$

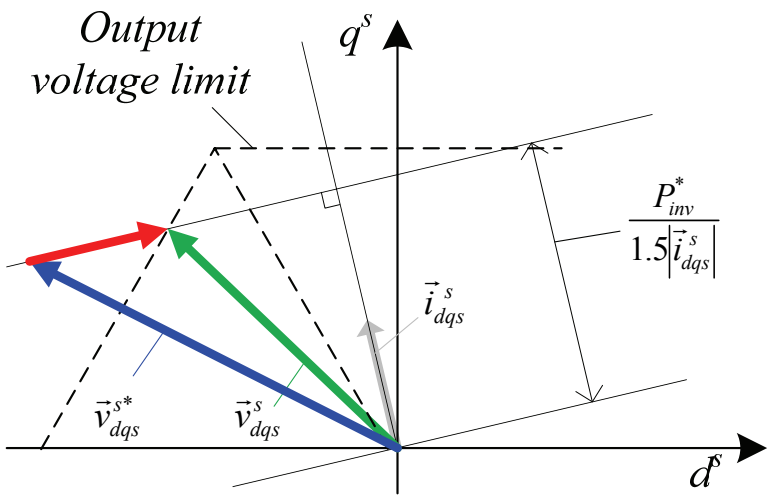
(나)



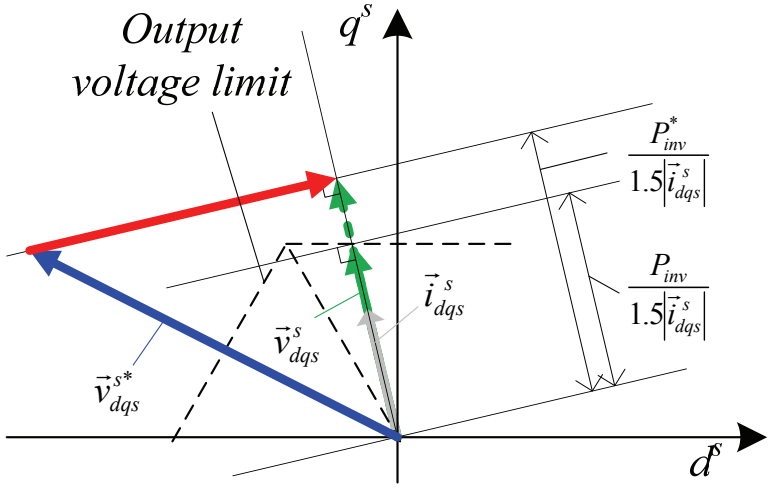
(다)

그림 4.16 기존 전압 지령 수정 방식에서의 전압 수정 방향
(가) 전류 방향 수정 방식, (나) 궤환 전압 지령 방향 수정 방식,
(다) 2 / 4사분면 방향 수정 방식.

그러나 동일 위상 과변조 방식이나 최소 거리 과변조 방식 등 일반적인 전력 변환 시스템에서 주로 사용되는 과변조 방식은 전압 지령의 수정 시 발생하는 인버터 전력의 변화에 대한 고려가 없어, 해당 방식을 그대로 적용할 경우 과변조 전압 수정 과정에서 인버터 전력이 유지되지 않아 해당 구간에서 인버터 전력 제어 오차가 발생하는 문제가 발생한다. 이 문제를 해결하기 위해 제안 과변조 방식에서는 유효 전압 수정분 $\vec{v}^{r*}_{dqs,mP}$ 의 크기는 유지하면서 무효 전압 수정분 $\vec{v}^{r*}_{dqs,mQ}$ 의 크기를 제한하여 전압 벡터를 제한 내로 수정한다.



(가)



(나)

그림 4.17 인버터 전력 유지를 위한 과변조 방식

(가) 전압 지령 제한 방식, (나) 전압 지령 제한 불가능 상황의 예시

그림 4.17은 소용량 직류단 캐패시터 시스템에 적용되는 인버터 전력 유지를 위한 제안 과변조 방식을 정지 좌표계에서 나타낸 것이다. 이 과변조 방식을 적용했을 때 제한 전압 지령의 최소값은 $\left|P_{inv}^{*}\right| \Big/ 1.5\sqrt{i_{ds}^{r2}+i_{qs}^{r2}}$ 이며, 전압 제한의 크기가 이보다 작을 경우에는 과변조 방식 적용 시 지령과 일치하는 인버터 전력의 출력을 위해 필요한 유효 전압 수정분의 크기를 유지할 수 없어 불가피하게 인버터 전력 제어 오차 및 계통 전류 파형의 왜곡 현상이 발생한다. 다시 말해, 대상 시스템에서 출력 가능한 인버터 전력의 크기는 주어진 전동기 전류 및 출력 전압 한계에 의해 제한되며, P_{inv}^{*}가 이보다 큰 값을 가질 경우 해당 구간에서 인버터 전력 제어의 오차를 피할 수 없다. 식 (4.19)는 주어진 전압 제한 및 전동기 전류 벡터 조건에서 인버터 전력 제어 오차 없이 출력할 수 있는 인버터 전력의 최대값을 나타낸 것이다.

$$\left|P_{inv,\lim}^{*}\right| = 1.5\left|\bar{i}_{dqs}^{r}\right|\left|v_{\lim}\right| \approx 1.5\left|\bar{i}_{dqs}^{r}\right|\frac{v_{dc}^{*}}{\sqrt{3}}. \tag{4.19}$$

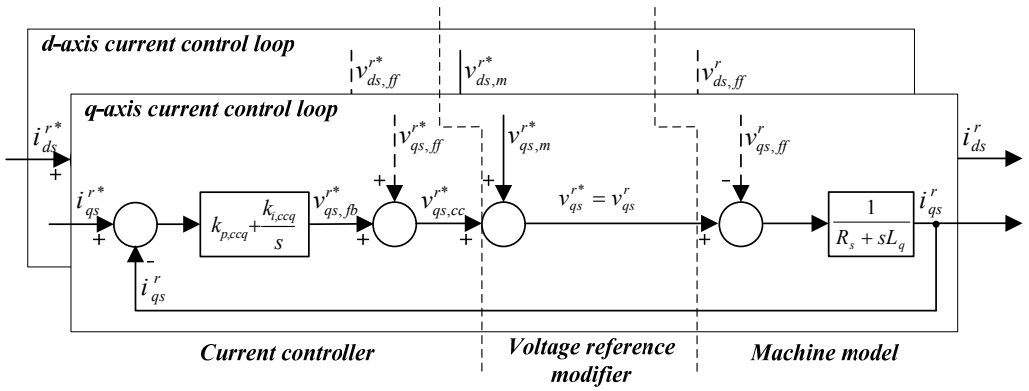
4.5.2 전압 지령의 수정이 전동기 전류 제어 시스템에 미치는 영향

앞서 언급한 바와 같이, 인버터 전력의 제어를 위해 추가되는 전압 지령의 수정분은 전동기 전류 제어 시스템의 관점에서 외란(disturbance)으로 작용한다. 특히 계통 전류 성형을 위해 전압 지령 수정 방식을 사용할 경우 인버터 전력의 크기에 영향을 주는 유효 전압 성분이 전동기 전류의 크기에 반비례하여 원점에 가까울수록 전압 성분의 크기가 커지며, 발전 영역에서는 전압의 방향이 원점을 향해 전동기 전류가 지령을 추종하지 못하고 빠르게 원점으로 수렴하는 전류 제어 불안정 현상이 발생한다. 본 항에서는 발전 영역에서 발생하는 이 전류 제어 불안정 현상에 대해 자세히 분석한다.

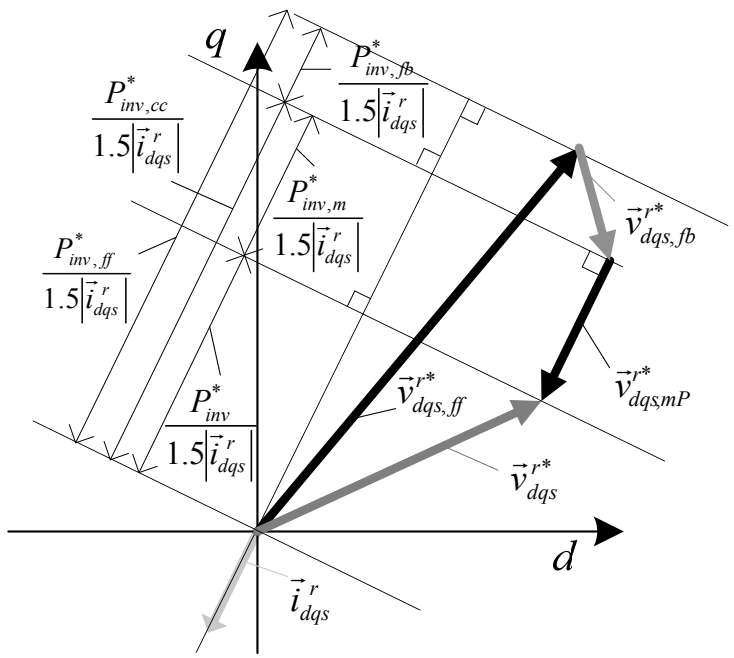
그림 4.18은 전압 지령 수정 방식 적용 시 회전자 좌표계에서 전동기 전류 제어 루프의 블록도 및 회전자 좌표계 평면에서 본 전압 지령 성분을 도시한 것이다. 위 그림에서 $\vec{v}_{dqs,ff}^{r*}$, $\vec{v}_{dqs,fb}^{r*}$, $\vec{v}_{dqs,m}^{r*}$ 은 각각 전류 제어기의 전향 보상 전압 지령, 궤환 전압 지령, 인버터 전력 제어를 위한 전압 지령 수정분을 나타내고, $P_{inv,ff}^{*}$, $P_{inv,fb}^{*}$, $P_{inv,m}^{*}$ 은 각 전압 성분에 의해 발생하는 인버터 전력 성분의 크기를 나타낸다. 전압 지령의 수정이 전류 벡터에 평행한 방향으로 이루어질 때 각 전압 지령 성분을 식으로 표시하면 아래와 같다.

$$\begin{aligned} v_{ds,ff}^{r*} &= -\omega_r L_q i_{qs}^r \\ v_{qs,ff}^{*} &= \omega_r \left(\lambda_f + L_d i_{ds}^r \right) \end{aligned} . \tag{4.20}$$

$$\begin{aligned} v_{ds,fb}^{r*} &= \left(i_{ds}^{r*} - i_{ds}^r \right) \left(k_{p,ccd} + \frac{k_{i,ccd}}{s} \right) \\ v_{qs,fb}^{r*} &= \left(i_{qs}^{r*} - i_{qs}^r \right) \left(k_{p,ccq} + \frac{k_{i,ccq}}{s} \right) \end{aligned} . \tag{4.21}$$



(가)



(나)

그림 4.18 전압 지령 수정 방식 적용 시 제어기의 동작

(가) 전동기 전류 제어 루프의 블록도,

(나) 회전자 좌표계 평면에서 본 전압 지령 성분

$$v_{ds,mP}^{r*} = \frac{\left(P_{inv}^{*} - 1.5\left(v_{ds,cc}^{r*} i_{ds}^{r} + v_{qs,cc}^{r*} i_{qs}^{r}\right)\right)}{\sqrt{i_{ds}^{r2} + i_{qs}^{r2}}} \frac{i_{ds}^{r}}{\sqrt{i_{ds}^{r2} + i_{qs}^{r2}}}$$
$$v_{qs,mP}^{r*} = \frac{\left(P_{inv}^{*} - 1.5\left(v_{ds,cc}^{r*} i_{ds}^{r} + v_{qs,cc}^{r*} i_{qs}^{r}\right)\right)}{\sqrt{i_{ds}^{r2} + i_{qs}^{r2}}} \frac{i_{qs}^{r}}{\sqrt{i_{ds}^{r2} + i_{qs}^{r2}}} \quad . \tag{4.22}$$

최종 출력 전압 지령은 전류 제어기의 전향 보상 전압 지령, 궤환 전압 지령, 그리고 인버터 전력 제어를 위한 전압 지령 수정분의 합으로 나타낼 수 있다. 이 중 정확한 전향 보상 전압 지령에 의해 전동기 전압의 상호 간섭(cross-coupling) 항이 상쇄됨을 가정할 경우, 위 제어 루프는 궤환 전압 지령 및 전압 지령 수정분의 합으로 전동기 모델에서 역기전력 부분을 제외한 RL 회로의 전류를 제어하는 루프로 바꾸어 생각할 수 있으며, 인버터 전력의 제어 문제 역시 RL 회로에 인가되는 전압($\vec{v}_{dqs,RL}^{r*} = \vec{v}_{dqs,fb}^{r*} + \vec{v}_{dqs,m}^{r*}$)의 조절을 통해 인가 전압 및 RL 회로에 흐르는 전류 값을 바탕으로 결정되는 전력($P_{inv,RL} = P_{inv,fb}^{*} + P_{inv,m}^{*}$)의 크기를 제어하는 문제로 바꾸어 생각할 수 있다. 궤환 전압 지령과 전압 지령 수정분의 합을 $\vec{v}_{dqs,RL}^{r*}$ 로 정의했을 때, 위의 관점에서 본 인버터 전력이 지령을 추종하기 위해 만족해야 하는 조건은 식 (4.23)과 같이 표현할 수 있다. 전압 지령의 수정을 통한 인버터 전력의 제어는 주어진 전류 및 궤환 전압을 바탕으로 식 (4.23)을 만족하는 $\vec{v}_{dqs,m}^{r*}$ 의 값을 결정, 이를 최종 출력 전압 지령에 반영하는 방식으로 동작한다.

$$P_{inv}^{*} - P_{inv,ff}^{*} = 1.5\left(v_{ds,RL}^{r*} i_{ds}^{r} + v_{qs,RL}^{r*} i_{qs}^{r}\right) = 1.5\left[\left(v_{ds,fb}^{r*} + v_{ds,m}^{r*}\right) i_{ds}^{r} + \left(v_{qs,fb}^{r*} + v_{qs,m}^{r*}\right) i_{qs}^{r}\right]. \tag{4.23}$$

RL 회로에 인가되는 전압 $v_{dqs,RL}^{*}$ 은 인버터 전력을 결정하는 유효 전압 성분($\vec{v}_{dqs,P}^{r*}$)과 인버터 전력의 크기에 영향을 주지 않는 무효 전압 성분($\vec{v}_{dqs,Q}^{r*}$)으로

나눌 수 있다. 그림 4.19는 특정 전류 지점에서 $v^*_{dqs,RL}$의 각 전압 성분이 작용하는 방향을 도시한 것이다. 그림에서 알 수 있듯이 $\vec{v}^{r*}_{dqs,P}$ 성분은 원점 방향으로 작용하여 전류 벡터의 크기에 영향을 주고, $\vec{v}^{r*}_{dqs,Q}$ 성분은 $\vec{v}^{r*}_{dqs,P}$ 성분에 수직하는 방향으로 작용하여 전류 벡터의 위상에 영향을 준다. 전류 방향에 평행한 방향으로 전압 수정이 이루어질 때 각 전압 성분의 크기는 식 (4.24) 및 (4.25)과 같이 정리할 수 있다.

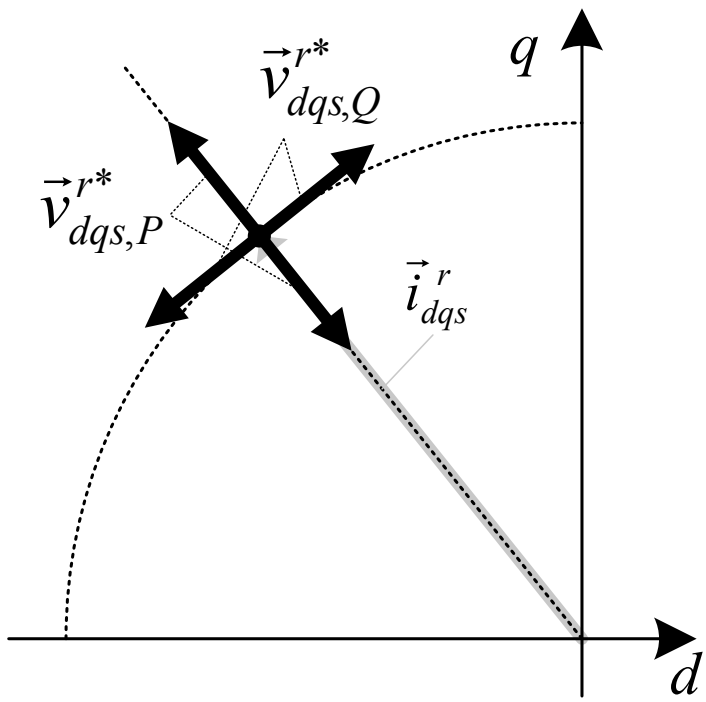


그림 4.19 전압 지령 수정 방식 적용 시 제어기의 동작

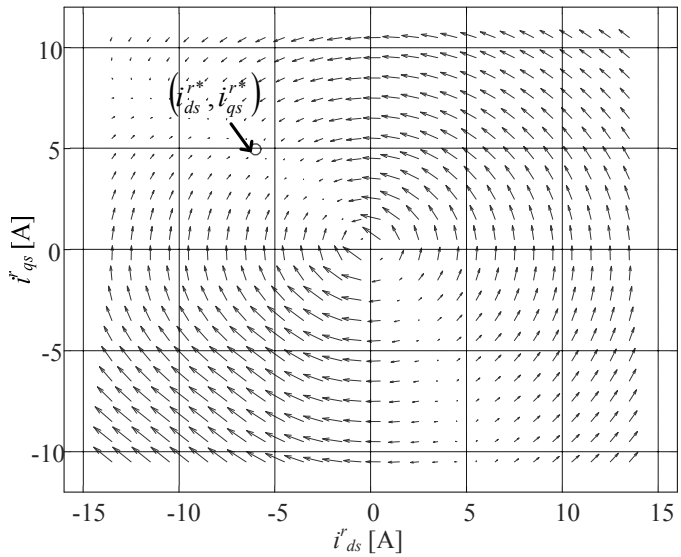
$$
\begin{aligned}
v_{ds,P}^{r*} &= \frac{P_{inv}^{*} - P_{inv,ff}^{*}}{1.5\sqrt{i_{ds}^{r2} + i_{qs}^{r2}}} \frac{i_{ds}^{r}}{\sqrt{i_{ds}^{r2} + i_{qs}^{r2}}} \\
v_{qs,P}^{r*} &= \frac{P_{inv}^{*} - P_{inv,ff}^{*}}{1.5\sqrt{i_{ds}^{r2} + i_{qs}^{r2}}} \frac{i_{qs}^{r}}{\sqrt{i_{ds}^{r2} + i_{qs}^{r2}}}
\end{aligned}
\quad . \tag{4.24}
$$

$$
\begin{aligned}
v_{ds,Q}^{r*} &= \frac{-i_{qs}^{r} v_{ds,fb}^{r*} + i_{ds}^{r} v_{qs,fb}^{r*}}{\sqrt{i_{ds}^{r2} + i_{qs}^{r2}}} \frac{-i_{qs}^{r}}{\sqrt{i_{ds}^{r2} + i_{qs}^{r2}}} \\
v_{qs,Q}^{r*} &= \frac{-i_{qs}^{r} v_{ds,fb}^{r*} + i_{ds}^{r} v_{qs,fb}^{r*}}{\sqrt{i_{ds}^{r2} + i_{qs}^{r2}}} \frac{i_{ds}^{r}}{\sqrt{i_{ds}^{r2} + i_{qs}^{r2}}}
\end{aligned}
\quad . \tag{4.25}
$$

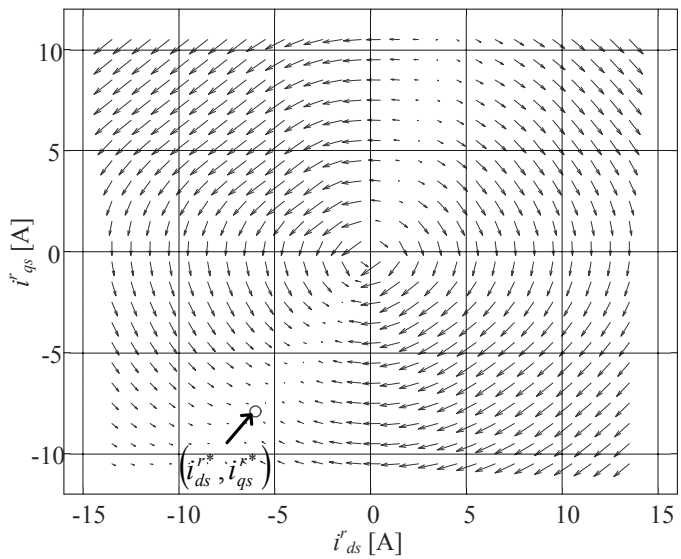
위와 같은 전압의 작용으로 인한 전동기 전류의 변화 경향은 아래의 상태 방정식을 통해 확인할 수 있다. 식 (4.26)은 식 (4.8)의 전압 방정식에서 상호 간섭 항을 제거한 뒤 상태 방정식의 형태로 정리한 것이다.

$$
\frac{d}{dt}\begin{bmatrix} i_{ds}^{r} \\ i_{qs}^{r} \end{bmatrix} = \begin{bmatrix} -\frac{R_s}{L_d} & 0 \\ 0 & -\frac{R_s}{L_q} \end{bmatrix} \begin{bmatrix} i_{ds}^{r} \\ i_{qs}^{r} \end{bmatrix} + \begin{bmatrix} \frac{v_{ds}^{r}}{L_d} \\ \frac{v_{qs}^{r}}{L_q} \end{bmatrix} . \tag{4.26}
$$

위 식에 식 (4.24) 및 (4.25)를 대입하여 풀면 인버터 전력 제어를 위한 전압 주입에 따른 전류 변화의 경향 및 전압 주입 시 해당 시스템의 안정성 여부를 확인할 수 있다. 이 때 식 (4.24) 및 (4.25)는 식 (4.26) 에서 상태 변수에 해당하는 전동기 전류 쌍에 대해 비선형적인 항들을 포함하고 있어 일반적인 선형 시스템에서 시스템의 안정성 여부를 판단하기 위해 사용하는 풀이법들을 적용하는 데 어려움이 있다. 이에 본 논문에서는 회전자 좌표계에서의 전류 평면에서 각 전류 지점에서의 전동기 전류의 시간에 대한 변화량, 즉 시간에 대한 미분항을 벡터 필드의 형태로 도시하고, 이를 통해 전동기 전류가 수렴 및 발산하는 경향을 관찰하여 전동기 전류의 지령 추종 가능 여부, 즉 전류 제어의



(가)



(나)

그림 4.20 무효 전압 성분의 인가에 의한 전동기 전류 값에 따른 전동기 전류 미분항의 분포

(가) 전동기 구동 영역 (P_{inv}^* = 800 W), (나) 발전 영역 (P_{inv}^* = -800 W)

불안정성 여부를 판단하고자 한다. 이 때 시변 (time-variant) 요소들에 의한 전동기 전류의 변화 성분은 한 전류 평면에 도시하기 어려우므로, 인버터 전력 지령의 변화 및 전류 제어기의 적분 제어기 출력값 등 제어기 성분들 중 시변성을 가지는 요소들의 영향을 생략하여 시스템이 시불변함을 (time-invariant) 가정한다.

먼저 무효 전압 성분 $\vec{v}_{dqs,Q}^{r*}$ 의 인가로 인한 전동기 전류의 변화의 경향을 살펴본다. 그림 4.20은 시스템이 구동 영역에서 동작할 때 (P_{inv}^{*} = 800 W)와 발전 영역에서 동작할 때 (P_{inv}^{*} = -800 W) 일정한 운전 지점에서 전동기 전류에 따른 무효 전압 성분의 인가로 인한 시간에 따른 전동기 전류의 변화 경향을 전동기 전류 평면에 나타낸 것이다. 그림의 좌표 평면에서 x축 및 y축은 전동기 d축 전류 및 q축 전류의 크기를 뜻하고, 평면에 도시한 화살표는 해당 d-q 전류 지점에서 전압 인가에 의해 발생하는 시간에 대한 d-q 전류의 미분항을 벡터로 표시한 것이다. 화살표의 방향은 가로 방향은 d축 전류의 변화 방향, 세로 방향은 q축 전류의 변화 방향을 뜻하고, 화살표의 길이는 시간에 대한 d-q 전류의 미분항의 크기를 의미한다. 전동기 전류 벡터에 수직하는 방향으로 작용하는 무효 전압 성분으로 인해 전동기 전류는 원점을 중심으로 회전하는 형태의 변화를 보이며, 전류 변화의 크기는 전류 지령 (i_{dsr}^{*}, i_{qsr}^{*}) 지점에 가까울수록 작아지는 것을 확인할 수 있다. 이와 같은 경향은 인버터 전력 지령이 양수인 경우와 음수인 경우 모두 같음을 그림을 통해 알 수 있다.

다음으로 유효 전압 성분 $\vec{v}_{dqs,P}^{r*}$ 으로 인한 전동기 전류 변화의 경향을 살펴보자. 유효 전압 성분의 방향은 식 (4.24)에서 (P_{inv}^{*} - $P_{inv,ff}^{*}$)의 부호에 따라 결정되며 (P_{inv}^{*} - $P_{inv,ff}^{*}$) > 0일 때는 전류 벡터와 같은 방향으로, (P_{inv}^{*} - $P_{inv,ff}^{*}$) < 0일 때

는 전류 벡터의 반대 방향으로 작용한다. 이 때 전향 보상 전압에 의해 결정되는 인버터 전력 $P_{inv,ff}^{*}$는 아래 식과 같이 나타낼 수 있다.

$$\begin{aligned} P_{inv,ff}^{*} &= 1.5\left(i_{ds}^{r} v_{ds,ff}^{r*} + i_{qs}^{r} v_{qs,ff}^{r*}\right) = 1.5 i_{ds}^{r}\left(-\omega_r L_q i_{qs}^{r}\right) + 1.5 i_{qs}^{r}\left[\omega_r\left(\lambda_f + L_d i_{ds}^{r}\right)\right] \\ &= 1.5\omega_r i_{qs}^{r}\left[\lambda_f + \left(L_d - L_q\right) i_{ds}^{r}\right] = P_m \end{aligned} \quad (4.27)$$

위 식에서 $P_{inv,ff}^{*}$가 전동기의 기계적인 출력 P_m과 같음을 알 수 있다. 따라서 시스템이 일정한 속도에서 동작할 때 전동기 전류에 따른 $P_{inv,ff}^{*}$의 크기의 분포는 전동기 전류에 따른 출력 토크와 같은 분포 경향을 보인다. 그림 4.21은 전동기 전류에 따른 $P_{inv,ff}^{*}$의 분포를 나타낸 것이다.

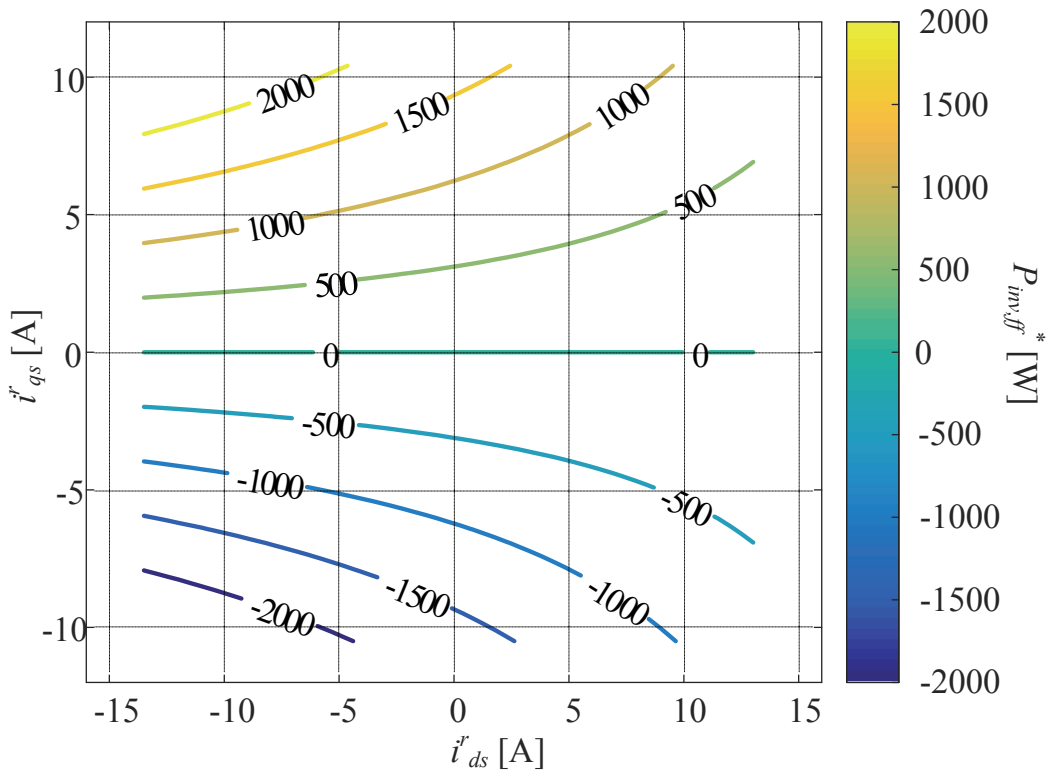
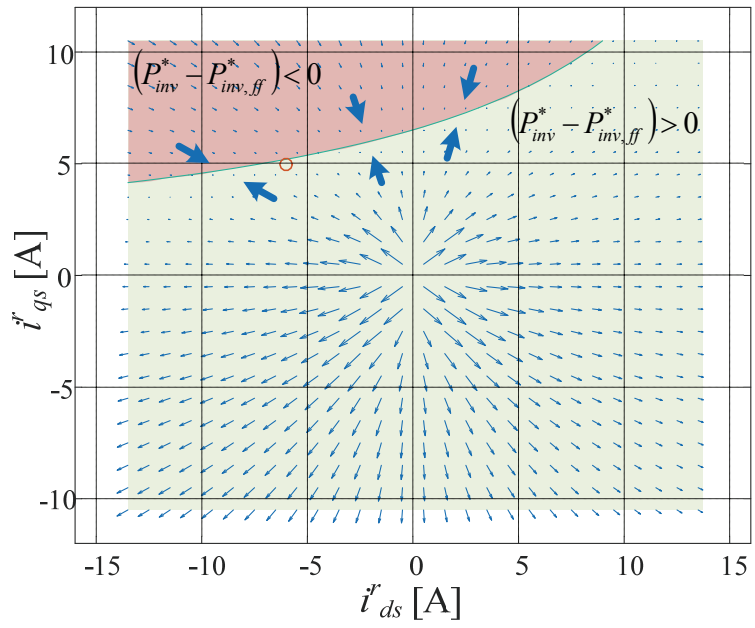
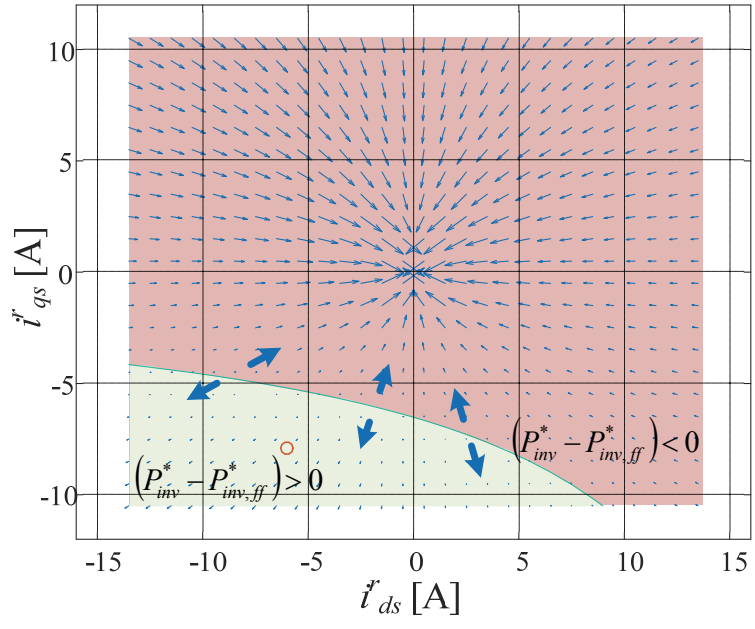


그림 4.21 전동기 전류에 따른 $P_{inv,ff}^{*}$ 값의 분포

그림 4.22는 시스템이 구동 영역에서 동작할 때 (P_{inv}^{*} = 800 W)와 발전 영역에서 동작할 때 (P_{inv}^{*} = -800 W) 유효 전압 성분 $\vec{v}_{dqs,P}^{r*}$에 의한 전동기 전류 변화의 경향을 그림 4.20과 같이 벡터의 형태로 회전자 좌표계 기준 전동기 전류 평면에 도시한 것이다. 그림에서 $P_{inv}^{*} = P_{inv,ff}^{*}$ 선을 경계로 위쪽의 $(P_{inv}^{*} - P_{inv,ff}^{*}) < 0$ 영역에서 시간에 따른 전류의 변화는 전류 벡터와 반대 방향을 가져 원점을 향해 수렴하는 경향을 보이고, 반대로 아래쪽의 $(P_{inv}^{*} - P_{inv,ff}^{*}) < 0$ 영역에서 유효 전압 성분에 의한 시간에 대한 전류의 변화는 전류 벡터와 같은 방향을 가져 원점에서 발산하는 경향을 보이고 있다. 이와 같은 경향 때문에 임의의 전동기 전류 지점에서 인버터 전력 제어를 위한 전압 지령 수정 방식을 적용했을 때 시스템이 구동 영역에서 동작하는 경우에는 전동기 전류가 $P_{inv}^{*} = P_{inv,ff}^{*}$ 선 위의의 지점으로 수렴하고, 발전 영역에서 동작하는 경우에는 전동기 전류가 원점으로 수렴하거나 원점 반대 방향으로 발산하는 특성을 가진다. 이 때 시간에 대한 전동기 전류 변화의 크기는 전동기 전류 벡터가 원점에 가까워질수록 전류 벡터의 크기에 반비례하여 크게 증가한다. 이 때문에 시스템이 구동 영역에서 동작할 때 유효 전압 성분의 크기는 시간이 지남에 따라 전동기 전류가 $P_{inv}^{*} = P_{inv,ff}^{*}$ 선으로 접근함에 따라 감소하여 0으로 수렴하고, 시스템이 발전 영역에서 동작할 때 유효 전압 성분의 크기는 시간이 지남에 따라 전동기 전류가 0으로 수렴하면서 기하급수적으로 증가하는 특성을 가진다. 시간에 대한 유효 전압 성분 크기의 변화를 정량적으로 확인하기 위해 시간에 대한 유효 전압 성분의 미분항을 전동기 전류에 대한 식으로 정리해 보았다. 먼저 시간에 대한 $P_{inv,ff}^{*}$ 및 유효 전압 성분의 크기의 미분항은 식 (4.28) 및 (4.29)와 같이 표시할 수 있다.



(가)



(나)

그림 4.22 유효 전압 성분에 의한 전동기 전류 미분항의 분포

(가) 전동기 구동 영역 (P_{inv}^*= 800 W), (나) 발전 영역 (P_{inv}^* = -800 W)

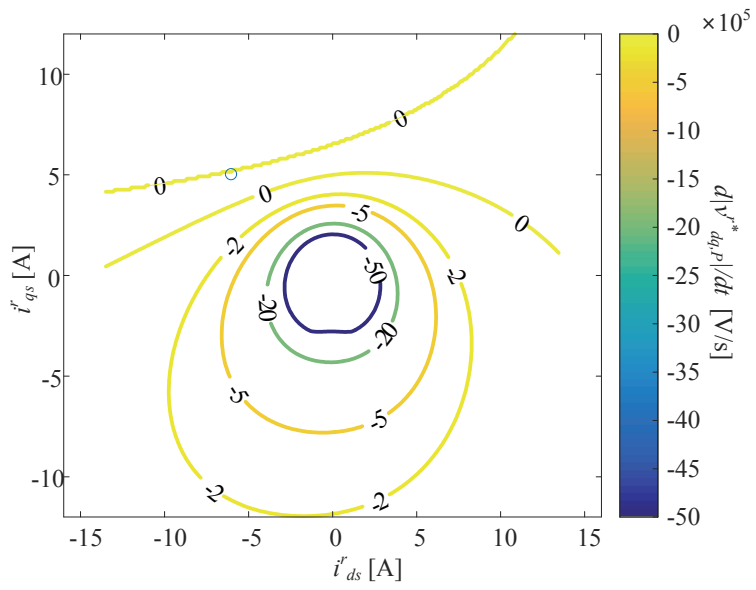
$$\begin{aligned}\frac{d}{dt}P_{inv,ff}^{*} &= \frac{d}{dt}\left[1.5\omega_r i_{qs}^{r}\left\{\lambda_f + \left(L_d - L_q\right)i_{ds}^{r}\right\}\right] \\ &= 1.5\omega_r\left[\lambda_f + \left(L_d - L_q\right)i_{ds}^{r}\right]\frac{di_{qs}^{r}}{dt} + 1.5\omega_r i_{qs}^{r}\left(L_d - L_q\right)\frac{di_{ds}^{r}}{dt}\end{aligned} \quad . \tag{4.28}$$

$$\begin{aligned}\frac{d}{dt}\left|\vec{v}_{dqs,P}^{\,r*}\right| &= \frac{d}{dt}\left(\frac{P_{inv}^{*} - P_{inv,ff}^{*}}{1.5\sqrt{i_{ds}^{r2} + i_{qs}^{r2}}}\right) \\ &= \frac{1}{1.5\sqrt{i_{ds}^{r2} + i_{qs}^{r2}}}\frac{d}{dt}P_{inv}^{*} - \frac{1}{1.5\sqrt{i_{ds}^{r2} + i_{qs}^{r2}}}\frac{d}{dt}P_{inv,ff}^{*} - \frac{2\left(P_{inv}^{*} - P_{inv,ff}^{*}\right)}{3\left(\sqrt{i_{ds}^{r2} + i_{qs}^{r2}}\right)^{3}}\left(i_{ds}^{r}\frac{di_{ds}^{r}}{dt} + i_{qs}^{r}\frac{di_{qs}^{r}}{dt}\right)\end{aligned} \quad . \tag{4.29}$$

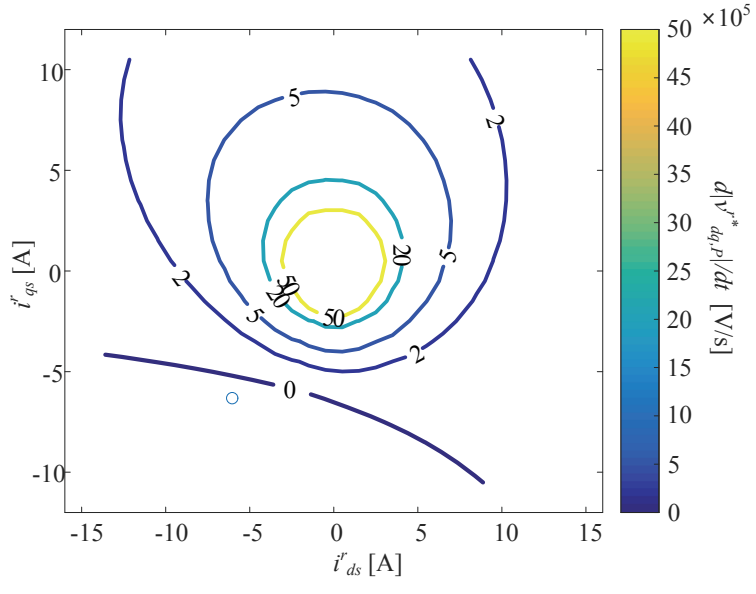
식 (4.26)에 식 (4.25) 및 식 (4.24)를 대입하면 식 (4.27)과 같이 시간에 대한 유효 전압 성분의 미분항을 전동기 전류 및 전압에 관한 식으로 나타낼 수 있다.

$$\begin{aligned}\frac{d}{dt}\left|\vec{v}_{dqs,P}^{\,r*}\right| &= \frac{1}{1.5\sqrt{i_d^2 + i_q^2}}\frac{d}{dt}P_{inv}^{*} \\ &+ \left[-\frac{\omega_r i_{qs}^{r}\left(L_d - L_q\right)}{\sqrt{i_{ds}^{r2} + i_{qs}^{r2}}} - \frac{\left(P_{inv}^{*} - P_{inv,ff}^{*}\right)}{1.5\left(\sqrt{i_{ds}^{r2} + i_{qs}^{r2}}\right)^{3}}i_{ds}^{r}\right]\frac{1}{L_d}\left(v_{ds}^{r} - R_s i_{ds}^{r}\right) \\ &+ \left[-\frac{\omega_r\left[\lambda_f + \left(L_d - L_q\right)i_{ds}^{r}\right]}{\sqrt{i_{ds}^{r2} + i_{qs}^{r2}}} - \frac{\left(P_{inv}^{*} - P_{inv,ff}^{*}\right)}{1.5\left(\sqrt{i_{ds}^{r2} + i_{qs}^{r2}}\right)^{3}}i_{qs}^{r}\right]\frac{1}{L_q}\left(v_{qs}^{r} - R_s i_{qs}^{r}\right)\end{aligned} \quad . \tag{4.30}$$

위 식에서 P_{inv}^{*}가 일정하고 유효 전압 성분만이 인가됨을 가정하면, 인버터 전력 제어를 위한 전압 지령 수정 방식 적용 시 시간에 따른 유효 전압 성분의 정량적인 변화를 구할 수 있다. 그림 4.23은 시간에 대한 유효 전압 성분의 미분항의 크기를 전동기 d-q 전류 평면에 도시한 것이다. 시스템이 발전 영역에서 동작할 때 전동기 전류가 원점에 가까워짐에 따라 유효 전압 성분의 시간에 대한 미분항이 더 증가하여 결과적으로 원점으로 수렴하는 현상이 더욱 가속화되는 것을 그림을 통해 확인할 수 있다.



(가)

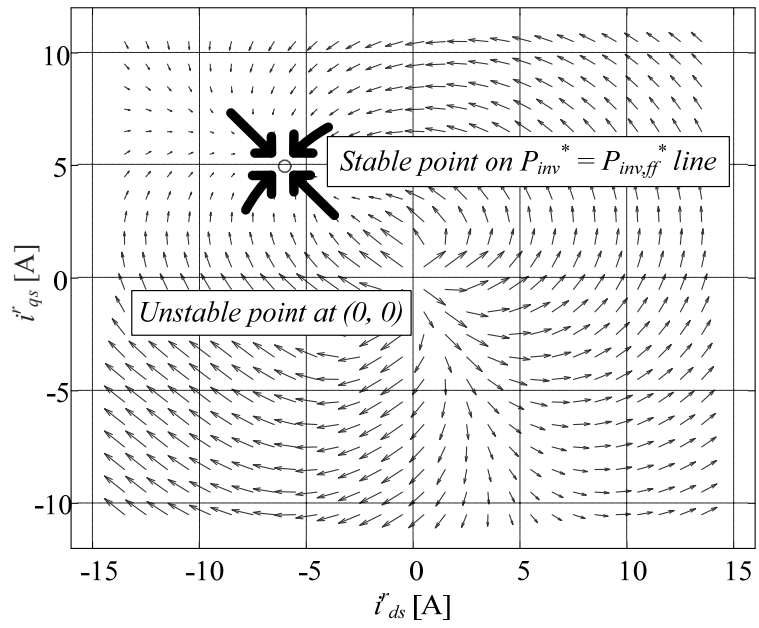


(나)

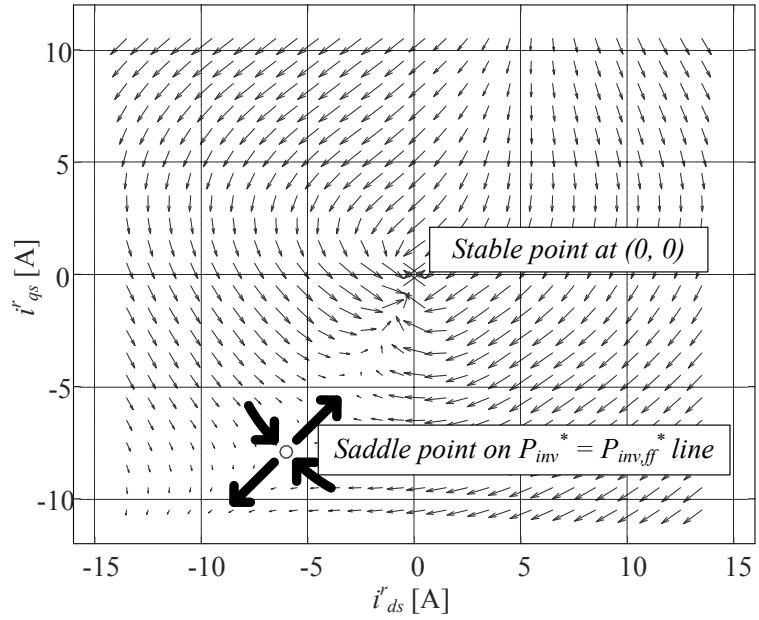
그림 4.23 전동기 전류에 따른 $\frac{d}{dt}\left|\bar{v}_{dqs,P}^{r*}\right|$ 값의 분포

(가) 구동 영역 (P_{inv}^{*} = 800 W), (나) 발전 영역 (P_{inv}^{*} = -800 W)

유효 전압 성분과 무효 전압 성분을 더한 최종 전압 지령 $\vec{v}_{dqs,RL}^{r*}$이 인가될 때 시간에 대한 전동기 전류의 미분항은 앞에서 설명한 두 전압 성분에 의한 전동기 전류 미분항의 합과 같다. 그림 4.24는 최종 전압 지령에 의한 전동기 전류 변화 경향을 도시한 것이다. 먼저 대상 시스템이 구동 영역에서 동작하는 경우, 전류의 변화 경향은 원점에서 발산하여 전류 지령 근처 $P_{inv}^{*} = P_{inv,ff}^{*}$를 만족하는 지점을 향해 수렴하는 특성을 보인다. 수렴하는 지점이 전류 지령과 일치하지는 않지만, 평균적인 전류 제어 성능을 어느 정도 유지하면서 인버터 전력을 정확히 제어하는 것이 주어진 시스템의 목적임을 고려하면 전압 지령 수정 방식의 적용 후에도 안정적인 전류 제어가 가능하다고 볼 수 있다. 다만 유효 전압 지령 성분의 영향 때문에 지령을 추종하는 데 걸리는 시간이 전류 제어기를 단독으로 제어하는 경우에 비해 길고, 특히 원점에 존재하는 불안정 지점 (unstable point)으로 인해 전동기 전류가 주 동작 영역인 2사분면 외의 영역에 존재하게 되는 경우 전동기 전류 지령을 추종하는 과정에서 큰 전류 맥동이 발생할 수 있다. 전동기가 발전 영역에서 동작하는 경우, 구동 영역에서 동작하는 경우와 달리 전동기 지령 근처에서 안장점 (saddle point)이 형성되며, 전동기 전류는 이 안장점에서 발산하여 원점으로 수렴하거나 원점 반대 방향으로 발산하는 특성을 보인다. 이 때문에 발전 영역에서 인버터 전력 제어를 위한 전압 지령 수정 방식을 적용할 경우 전동기 전류가 지령을 추종하지 못하고 원점으로 수렴하게 된다.

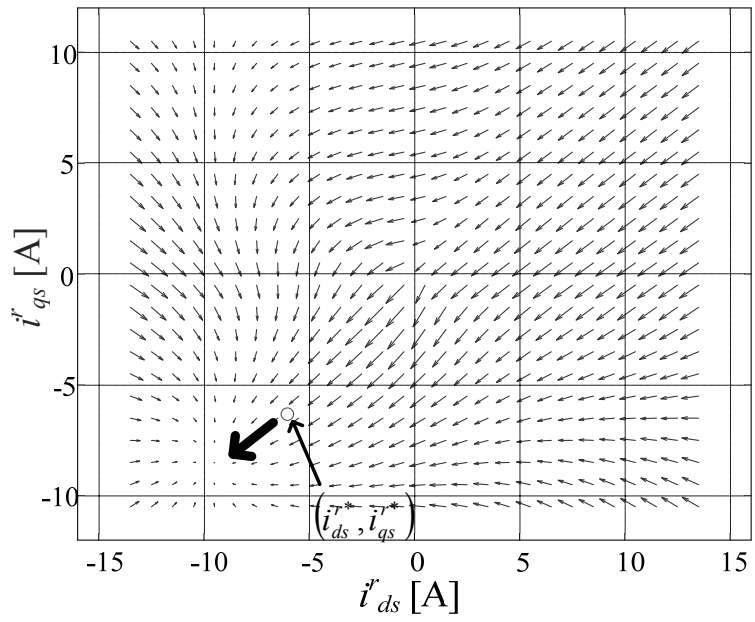


(가)

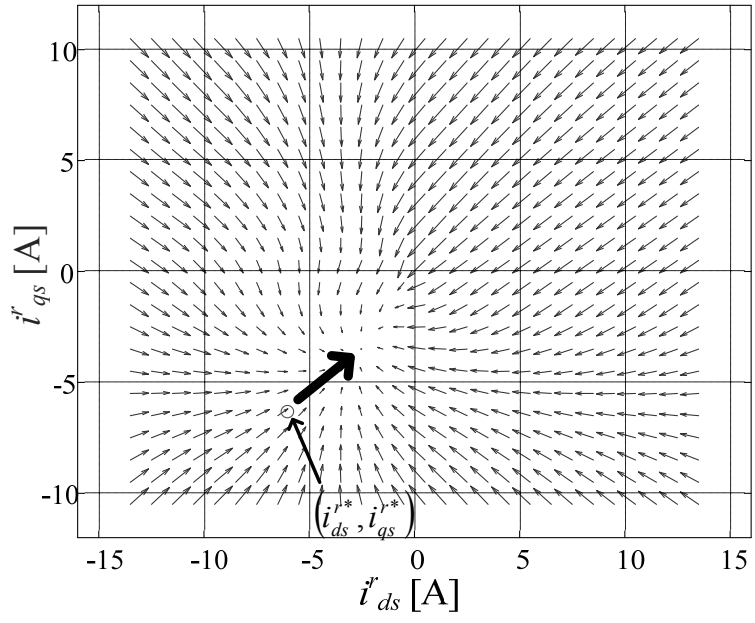


(나)

그림 4.24 전압 수정 시 전체 전압 지령에 의한 전동기 전류 미분항의 분포
(가) 구동 영역 (P_{inv}^* = 800 W), (나) 발전 영역 (P_{inv}^* = -800 W)



(가)



(나)

그림 4.25 안정화 제어 수행 시 시간에 대한 전동기 전류 미분항의 분포

(가) $\tilde{v}_{dc} = 30$ V, (나) $\tilde{v}_{dc} = 30$ V

같은 전압 지령 수정 방식을 사용하는 3상 계통 연계 소용량 직류단 캐패시터 시스템에서는 발전 영역에서 발생하는 이 전동기 전류 제어 실패 현상에 대해 보고된 바가 없다. 이는 3상 시스템에서는 주로 전압 지령 수정 방식을 통해 계통 전류 성형 제어 없이 안정화 제어만을 수행하고, 따라서 인버터 전력이 특정한 지령 P_{inv}^{*}를 추종하도록 제어하는 것이 아니라 안정화를 위한 인버터 전력 지령을 더해 주는 형태로 제어가 이루어지기 때문이다. 3상 시스템에서 안정화 제어를 위한 전압 지령 수정분의 크기는 (4.31)과 같이 나타낼 수 있다.

$$\begin{aligned} v_{ds,mP}^{r*} &= \frac{i_{comp} v_{dc}}{\sqrt{i_{ds}^{r2} + i_{qs}^{r2}}} \frac{i_{ds}^{r}}{\sqrt{i_{ds}^{r2} + i_{qs}^{r2}}} = \alpha \frac{\left|\overline{P}_{rect}^{*}\right| \tilde{v}_{dc} v_{dc}}{V_{dc,0}^{2} \sqrt{i_{ds}^{r2} + i_{qs}^{r2}}} \frac{i_{ds}^{r}}{\sqrt{i_{ds}^{r2} + i_{qs}^{r2}}} \\ v_{qs,mP}^{r*} &= \frac{i_{comp} v_{dc}}{\sqrt{i_{ds}^{r2} + i_{qs}^{r2}}} \frac{i_{qs}^{r}}{\sqrt{i_{ds}^{r2} + i_{qs}^{r2}}} = \alpha \frac{\left|\overline{P}_{rect}^{*}\right| \tilde{v}_{dc} v_{dc}}{V_{dc,0}^{2} \sqrt{i_{ds}^{r2} + i_{qs}^{r2}}} \frac{i_{qs}^{r}}{\sqrt{i_{ds}^{r2} + i_{qs}^{r2}}} \end{aligned} . \tag{4.31}$$

안정화 제어만을 수행하는 경우에도 계통 전류 성형 제어를 수행하는 경우와 같이 유효 전압 지령 수정분의 크기가 전동기 전류의 크기에 반비례하며 전동기 전류가 원점에 가까울수록 수정분의 크기가 기하급수적으로 증가하는 경향이 존재한다. 그러나 능동 댐핑 전력 지령 $P_{inv,fb}^{*} = i_{comp} v_{dc}$ 의 크기는 일반적으로 평균 출력 전력의 크기에 비해 작은 값을 가지고 한쪽 방향으로 계속 작용하지 않고 맥동하는 특성을 갖고 있어 앞의 경우처럼 원점에 수렴하는 전동기 전류 실패 현상은 발생하지 않는다. 그림 4.25는 대상 시스템의 전동기를 3상 시스템에 연계하여 구동하고 전압 지령 수정을 통한 안정화 제어를 수행했을 때 발전 영역(P_{inv}^{*} = -800 W)에서 전동기 전류의 시간에 대한 미분항을 전동기 전류 평면에 도시한 것이다. 그림의 분석에서 전압 수정분에 의한 영향을 쉽게 확인하기 위해 $v_{dc} = 300\text{V}$, $\tilde{v}_{dc} = \pm 30\,\text{V}$, $\alpha = 10$으로 실제 상황에서 제어

에 사용되는 안정화 계수 및 직류단 전압 맥동분의 크기보다 큰 값으로 설정했다. 그림에서 전압 지령 수정 방식의 적용으로 인해 전동기 전류가 전류 지령이 아닌 다른 지점에서 수렴하는 것을 확인할 수 있다. 그러나 원점으로 전류가 수렴하는 전류 제어 실패 현상은 발생하지 않으며, 맥동하는 전압 지령 수정분의 특성을 고려하면 전동기 전류가 평균적으로 전류 지령 근처에서 수렴함을 알 수 있다.

4.5.3 전동기 전류 제어 불안정성 문제의 개선 방안

앞의 항에서 계통 전류 성형을 위한 인버터 전력 제어를 수행할 때 발전 영역에서 유효 전압 성분 $\vec{v}^{r*}_{dqs,P}$에 의해 전류 제어가 불안정해지는 것을 확인했다. 이 유효 전압 성분을 변경하여 전류 제어기가 안정하도록 설계할 경우 인버터 전력이 지령을 추종하지 못하는 문제가 발생하기 때문에, 계통 전류 고조파 규정 만족을 위해 정확한 인버터 전력의 제어가 요구되는 경우 이 발전 영역에서의 전류 제어 불안정 현상이 불가피해지는 문제가 존재한다. 그러나

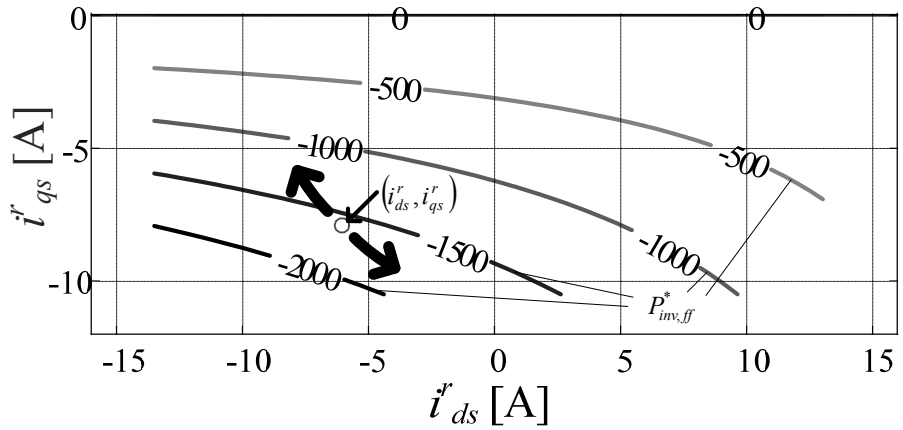


그림 4.26 무효 전압 성분의 인가에 따른 전동기 전류 및 $P_{inv,ff}^*$의 변화 경향

단상 계통 연계 시스템의 특성상 인버터 전력이 계통 2배 주파수로 맥동하며, 발전 영역에서 전동기 전류가 주로 위치하는 전동기 전류 평면에서의 3사분면 영역을 기준으로 보았을 때 인버터 전력 지령이 0 에 가까운 구간에서는 (P_{inv}^* - $P_{inv,ff}^*$) < 0 을 만족하는 일부 영역에서만 전동기 전류가 0으로 수렴하게 된다. 즉 무효 전압 성분 $\vec{v}_{dqs,Q}^{r*}$ 의 인가를 통해 전동기 전류가 원점으로 수렴하는 속도를 감소시키면 근본적인 불안정성을 해소할 수는 없으나 인버터 전력 지령이 맥동하는 1주기 내에서는 전동기 전류가 원점으로 수렴하는 전류 제어 실패 현상을 한시적으로 방지할 수 있다. 식 (4.32)는 추가 무효 전압 성분을 포함한 무효 전압 성분을 식으로 나타낸 것이다.

$$\begin{aligned} v_{ds,Q}^{r*} &= \left(\frac{-i_{qs}^{r} v_{ds,fb}^{r*} + i_{ds}^{r} v_{qs,fb}^{r*}}{\sqrt{i_{ds}^{r2} + i_{qs}^{r2}}} + \vec{v}_{dqs,mQ}^{r*} \right) \frac{-i_{qs}^{r}}{\sqrt{i_{ds}^{r2} + i_{qs}^{r2}}} \\ v_{qs,Q}^{r*} &= \left(\frac{-i_{qs}^{r} v_{ds,fb}^{r*} + i_{ds}^{r} v_{qs,fb}^{r*}}{\sqrt{i_{ds}^{r2} + i_{qs}^{r2}}} + \vec{v}_{dqs,mQ}^{r*} \right) \frac{i_{ds}^{r}}{\sqrt{i_{ds}^{r2} + i_{qs}^{r2}}} \end{aligned} . \tag{4.32}$$

그림 4.27은 무효 전압 성분의 인가에 따른 전동기 전류 및 $P_{inv,ff}^*$의 변화의 경향을 도시한 것이다. 그림에서 무효 전압 성분 인가 시 전동기 전류는 원점을 중심으로 하는 원의 접선 방향으로 변하며, 그에 따라 $P_{inv,ff}^*$의 크기 역시 증가 또는 감소하는 것을 알 수 있다. 식 (4.24)에서 유효 전압 성분의 크기는 전동기 전류 벡터의 크기에 반비례하고, (P_{inv}^* - $P_{inv,ff}^*$)의 크기에 비례한다. 따라서 전동기 전류가 $P_{inv}^* = P_{inv,ff}^*$ 지점에 가까워지는 방향으로 무효 전압 성분을 인가해 주면 유효 전압 성분의 시간에 대한 미분항 $d\left|\vec{v}_{dqs,P}^{*}\right|/dt$ 의 크기를 감소시켜 전동기 전류가 원점으로 수렴하는 속도를 늦출 수 있다.

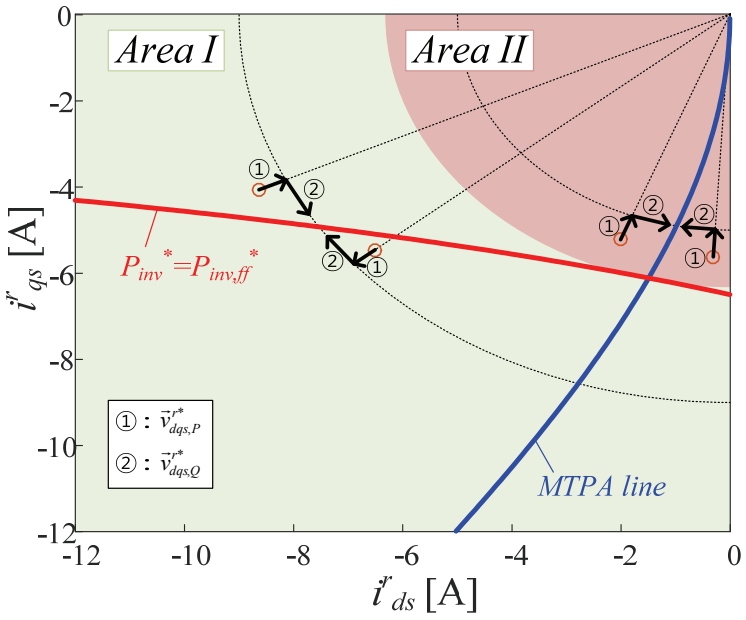


그림 4.27 전동기 전류 벡터의 크기에 따른 영역의 구분 및 각 영역에서의 무효 전압 인가 방향

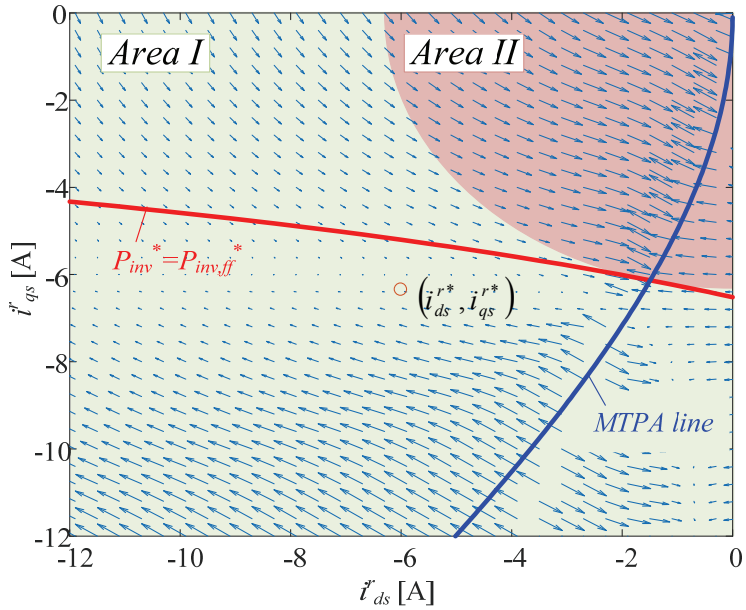


그림 4.28 추가 무효 전압 성분 인가 시 전동기 전류 변화 경향

그림 4.28은 전동기 전류 벡터의 크기에 따른 영역의 구분 및 각 영역에서 불안정 현상의 완화를 위한 무효 전압 인가 방향을 도시한 것이다. $P_{inv,ff}^{*}$는 발전 영역에서 전동기 전류 벡터의 크기가 같을 때 단위 전류 당 최대 토크 (Maximum Torque Per Ampere, MTPA) 곡선 위에서 최소값 $P_{inv,ff,\min}^{*}$을 가진다. 전동기 전류 벡터 평면은 이 $P_{inv,ff,\min}^{*}$ 값을 기준으로 무효 전압 인가를 통해 유효 전압 성분의 크기를 0으로 저감할 수 있는 영역 (Area I) 과 유효 전압 성분의 크기를 0으로 저감할 수 없는 영역 (Area II)으로 구분할 수 있다. 먼저 Area I 에서는 $P_{inv}^{*} - P_{inv,ff,\min}^{*} > 0$을 만족하여 전류 벡터를 반지름으로 하는 원과 $P_{inv}^{*} = P_{inv,ff}^{*}$ 곡선 사이에 교점이 존재한다. 이 영역에서는 전류가 $P_{inv}^{*} = P_{inv,ff}^{*}$ 곡선으로 향하도록 무효 전압 성분을 인가하여 해당 영역에서 유효 전압 성분의 크기를 0으로 제어하는 것이 가능하다. 반대로 Area II 에서는 $P_{inv}^{*} - P_{inv,ff,\min}^{*} < 0$을 만족하여 전류 벡터 원과 $P_{inv}^{*} = P_{inv,ff}^{*}$ 선 사이에 교점이 존재하지 않으므로 무효 전압 인가를 통해 $P_{inv,ff}^{*}$의 값이 최소값인 $P_{inv,ff,\min}^{*}$ 까지 감소해도 유효 전압 성분의 크기를 0으로 제어할 수 없다. 따라서 해당 영역에서는 전동기 전류 벡터가 MTPA 곡선 위에 위치하도록 무효 전압을 인가하여 P_{inv}^{*} - $P_{inv,ff}^{*}$ 의 크기를 최소화한다. 이와 같은 제어를 통해 유효 전압 성분의 크기가 증가하는 속도를 늦출 수는 있으나, 유효 전압 성분의 크기를 0으로 제어할 수는 없어 결국 전동기 전류 벡터가 원점으로 수렴하게 된다.

구체적인 전동기 전류 별 $\vec{v}_{dqs,mQ}^{r*}$ 값은 위의 조건을 만족하는 범위 내에서 여러 가지 형태로 표현될 수 있다. 참고문헌 [54]에서 제시된 2사분면 / 4사분면 방향으로의 전압 수정 방식은 그 형태 중 하나로, 적절한 수정 방향의 조절을

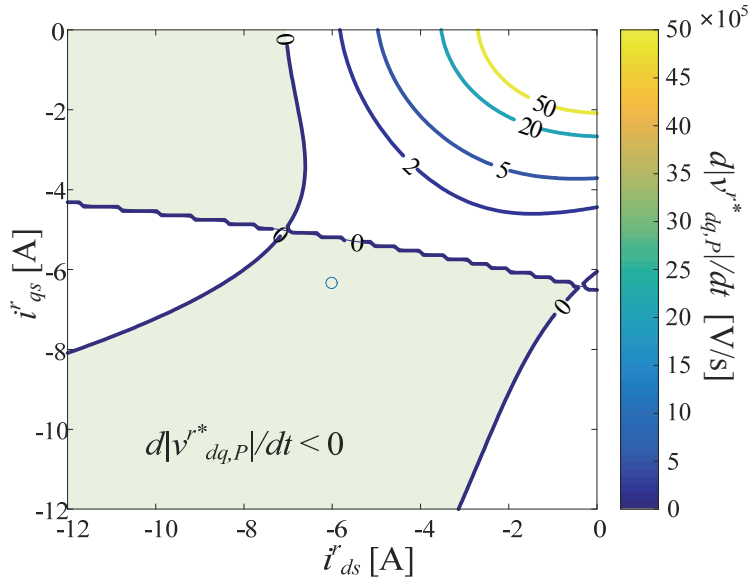
통해 무효 전압 수정이 위에서 설명한 방향과 같이 이뤄지도록 구현할 수 있다. 그림 4.16 (다) 와 같이 전압 지령을 수정할 때 무효 전압 성분은 아래와 같은 식으로 표현할 수 있다.

$$\vec{v}_{dqs,Q}^{r*} = \sqrt{i_{ds}^{r2} + i_{qs}^{r2}} \left[\frac{i_{ds}^{r} v_{q,cc}^{*} - k i_{qs}^{r} v_{d,cc}^{*}}{i_{ds}^{r2} + k i_{qs}^{r2}} + \frac{P_{inv}^{*} (k-1) i_{ds}^{r} i_{qs}^{r}}{1.5 \left(i_{ds}^{r2} + k i_{qs}^{r2} \right) \left(i_{ds}^{r2} + i_{qs}^{r2} \right)} \right]$$

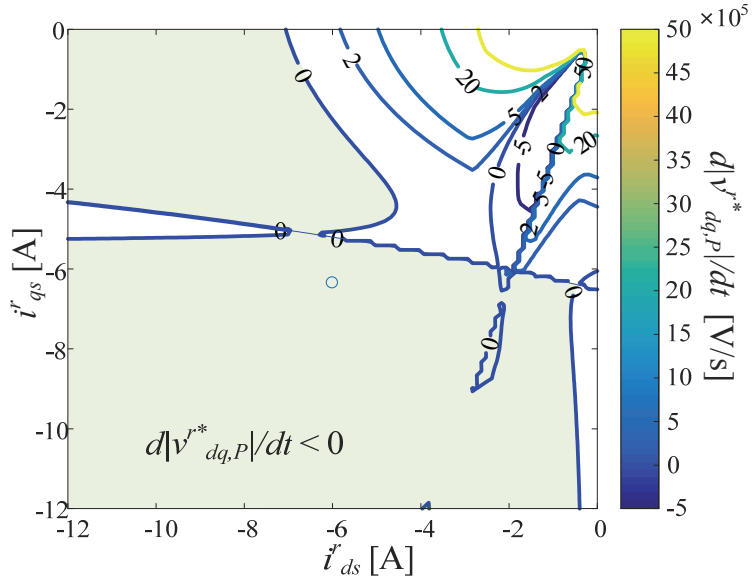
$$v_{ds,Q}^{r*} = \vec{v}_{dqs,Q}^{r*} \frac{-i_{qs}^{r}}{\sqrt{i_{ds}^{r2} + i_{qs}^{r2}}} \quad . \qquad (4.33)$$

$$v_{qs,Q}^{r*} = \vec{v}_{dqs,Q}^{r*} \frac{i_{ds}^{r}}{\sqrt{i_{ds}^{r2} + i_{qs}^{r2}}}$$

위 식에서 k는 $k = \tan(\theta_{\mathrm{mod}}) / \tan(\theta_i)$ 으로 정의할 수 있다. 유효 전압 성분의 크기는 앞에서와 마찬가지로 (4.24)와 같이 인가하여 인버터 전력이 지령을 정확히 추종하도록 한다. 이 때 유효 전압 성분과 무효 전압 성분 (4.33)의 합을 를 전동기의 상태 방정식 (4.26)에 대입하면 전압 인가에 따른 전동기 전류의 시간에 대한 미분항을 구할 수 있다. 그림 4.28은 (4.33)과 같이 추가 무효 전압 성분을 인가했을 때 전동기 전류에 따른 전동기 전류의 시간에 대한 미분항의 크기 및 방향을, 그림 4.29는 전류 제어 안정성 향상을 위한 추가 무효 전압 성분 인가 전후 전동기 전류 값에 따른 유효 전압 성분의 시간에 대한 미분항의 분포를 도시한 것이다. 그림 4.29에서 전동기 전류는 $i_q = i_d / \sqrt{k}$ 직선을 중심으로 $P_{inv}^{*} - P_{inv,ff}^{*} < 0$ 구간에서는 직선으로 수렴, $P_{inv}^{*} - P_{inv,ff}^{*} > 0$ 구간에서는 직선에서 발산하는 방향으로 변화한다. 따라서 $i_q = i_d / \sqrt{k}$ 직선이 근사적으로 MTPA 곡선과 일치하도록 k값을 설정하면 Area I에서는 전동기 전류가 $P_{inv}^{*} = P_{inv,ff}^{*}$ 곡선 쪽으로 향하도록, Area II에서는 MTPA 곡선 근처로 향하도록 제어하여 유효 전압 성분의 증가를 억제할 수 있다. 그림 4.30에서 추가 무효



(가)



(나)

그림 4.29 전동기 전류에 따른 $\frac{d}{dt}\left|\bar{v}^{r*}_{dqs,P}\right|$ 값의 분포 ($P_{inv}{}^{*}$ = -800 W)

(가) 추가 무효 전압 미 보상, (나) 추가 무효 전압 보상.

전압 성분 인가 후 전체적으로 $d|v^{r*}_{dq,P}|/dt$ 이 감소하여 전동기 전류가 원점으로 향하는 속도가 줄어드는 것을 확인할 수 있다.

발전 영역에서의 전동기 전류 제어 불안정성은 기본적으로 $P_{inv}^{*} = P_{inv,ff}^{*}$ 선으로부터 발산하는 유효 전압 성분의 작용으로 인해 발생한 것으로, 무효 전압의 추가적인 인가가 이 문제를 근본적으로 해소해 주진 않는다. 추가 전압 인가 후에도 여전히 전동기 전류가 발산하는 안장점이 전류 지령 근처에 존재하며, 이 때문에 그림 4.28에서 전동기 전류는 d축 방향으로 발산하는 특성을 보인다. 이 때 일정한 P_{inv}^{*} 지점에서 계통 전류 성형 제어를 계속 수행하는 경우 d축 전류가 감소함에 따라 전동기 전류는 Area I 에서 Area II로 진입하고, Area II 내에서 원점으로 수렴하게 된다. 이 때 Area II의 면적은 P_{inv}^{*}의 크기에 따라 결정되는데, 실제 제어 시 계통 2배 주파수로 크게 맥동하는 P_{inv}^{*}의 특성 때문에 높은 출력이 이루어지는 구간에서는 무효 전압 성분의 인가만으로는 전동기 전류 제어 실패 현상이 발생하는 것을 막기 어렵다. 따라서 전류 벡터가 Area II로 진입하지 않도록 d축 전류 지령의 증가를 통해 전동기 전류 벡터의 크기를 늘리거나 전동기 전류 벡터가 Area II에 진입한 경우 전동기 전류 제어의 안정성을 위해 전압 지령 수정을 통한 계통 전류 성형 제어를 포기하고 전류 제어기의 동작만으로 인버터 전력을 제어하는 등의 방법을 사용해야 한다.

전동기 전류가 원점으로 수렴하는 Area II 영역의 면적은 MTPA 곡선 상에 있는 전류 쌍 중 $P_{inv}^{*} = P_{inv,ff}^{*}$ 조건을 만족하는 전류의 크기에 따라 결정된다. 이 때 $P_{inv,ff}^{*}$는 전동기의 전기 각속도 ω_r에 비례하는 특성을 가지고 있으므로 인버터 전력을 같은 크기의 지령 P_{inv}^{*}로 제어할 경우 Area II 영역의 면적은 ω_r이 클수록 작아지는 경향을 보인다. 이는 제안 방식을 통해 대상 시스템을 제

어할 경우 고속에서 운전할수록 전동기 전류 제어 불안정 현상이 발생할 확률이 줄어듦을 뜻한다. 그림 4.30은 시스템이 정격의 0.5배 전력을 출력할 때 전동기의 속도에 따른 Area II 영역의 차이를 도시한 것이다. 그림에서 전동기가 정격의 0.5배 속도로 회전할 때 Area II 영역의 반지름이 정격 속도로 회전할 때에 비해 2배 가까이 증가하는 것을 확인할 수 있다.

Area II 영역의 면적은 높은 전동기 전류 구간에서 전동기 자속의 포화에 의해 발생하는 제정수 변동에도 영향을 받는다. 매입형 영구자석 동기전동기의 경우 d축 인덕턴스는 영구자석의 자기 저항이 크므로 자속 포화가 인덕턴스에 미치는 영향이 작고, 반대로 q축 인덕턴스의 경우 자속 포화가 인덕턴스에 미치는 영향이 비교적 강해 인덕턴스의 변동이 더 심하게 나타난다 [69]. 이와 같은 조건에서 전동기 자속의 포화에 따른 $P_{inv,ff}^{*}$의 크기는 전동기 전류의 크기가 같을 때 (L_d - L_q) 항의 감소로 인해 감소하는 특성이 존재하며, 이 같은 특성으로 인해 실제 Area II 영역은 제정수가 일정함을 가정했을 때에 비해 더 큰 면적을 가짐을 예상할 수 있다. 그림 4.31은 자속 포화의 영향으로 전동기의 L_d가 20%, L_q가 40%만큼 감소함을 가정했을 때 d-q 전동기 전류 평면에서의 Area II 영역을 나타낸 것이다. 그림에서 정격 전력을 출력할 때 제정수 변동 이전 Area II 영역의 반지름의 길이(r_1)는 약 6.31A, 제정수 변동 이후 반지름의 길이(r_2)는 약 6.52A이다. 제정수 변동으로 인한 Area II의 반지름의 증가폭은 약 3.3% 로, 제정수 변동 폭에 비해 크게 변하지 않음을 확인할 수 있다. 다만, 이와 같은 Area II 영역의 변동 폭은 출력 하는 전력의 크기가 클수록 더 심해지는 경향을 보이므로, 고 출력 구간에서는 이로 인해 예상보다 빨리 전동기 전류가 Area II로 진입할 수 있음을 시스템 제어 시 염두에 두어야 한다.

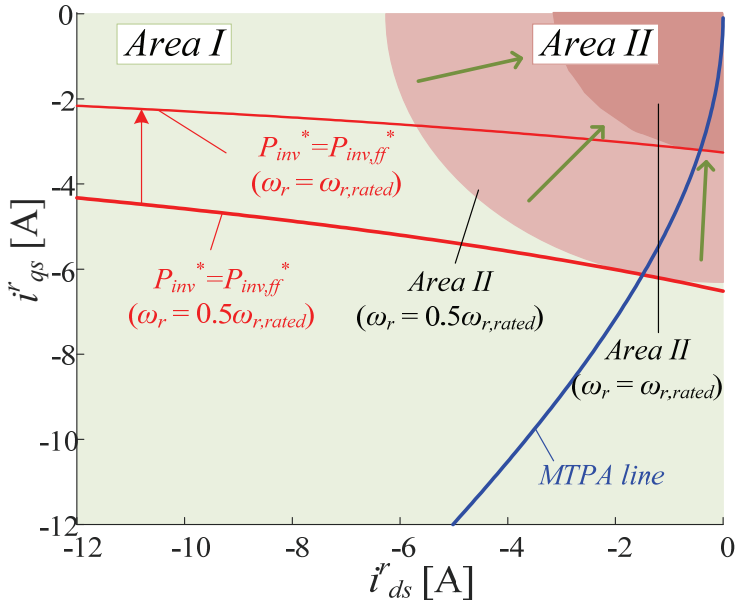


그림 4.30 전동기 속도에 따른 Area II 영역의 면적 변화

(P_{inv}^{*} = -400 W)

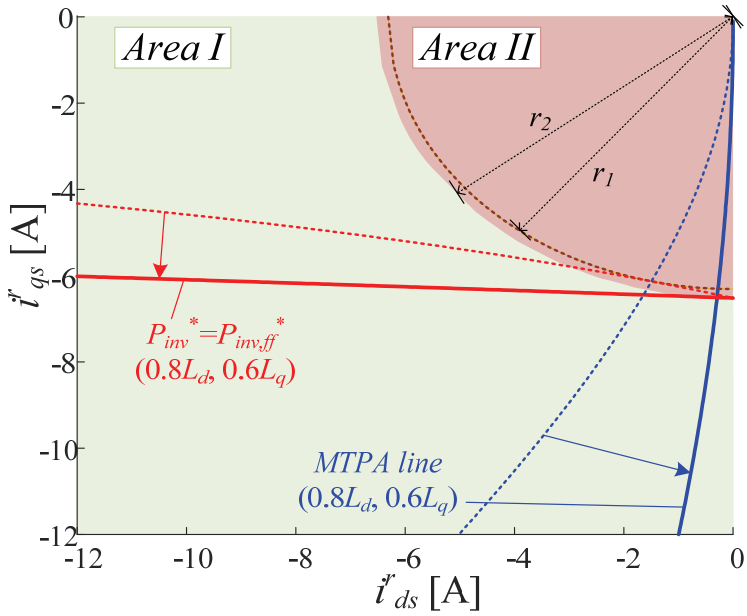


그림 4.31 전동기 제정수 변동에 따른 Area II 영역의 면적 변화

(P_{inv}^{*} = -800 W)

4.6 직류단 전압 최소값 설정 시 고려 사항

제안 시스템의 제어 방식에서 직류단 전압 최소값 $v_{dc,min}$은 풀브릿지 정류기가 스위칭하는 MODE I 구간의 길이 및 인버터의 출력 전압 제한의 크기를 결정하여 시스템의 효율, 계통 전류 고조파, 운전 영역 등 시스템의 여러 가지 성능에 영향을 미친다. 본 절에서는 직류단 전압 최소값 $v_{dc,min}$과 시스템의 효율, 계통 전류 고조파, 그리고 운전 영역 사이의 관계를 분석하고 이를 바탕으로 적절한 $v_{dc,min}$ 값을 설정하는 방법을 제안한다.

4.6.1 시스템 효율

직류단 전압 최소값 $v_{dc,min}$의 증가는 인버터 측의 관점에서 전동기 전류의 감소로 인한 효율 증가 효과를, 정류기 측의 관점에서 스위칭 구간의 증가로 인한 효율 감소 효과를 불러일으킨다. 인버터 측에서의 효율 증가 효과는, 직류단 전압 최소값으로 인해 결정되는 출력 전압 제한과 관계가 있다. 그림 4.32는 회전자 좌표 기준 d-q 전류 평면에서 직류단 전압 최소값 $v_{dc,min}$에 따른 MODE I에서의 평균 전동기 전류 값을 도시한 것이다. 인버터 전력의 대부분이 MODE II에서 전달되는 제안 시스템의 특성을 고려하여, 분석의 편의를 위해 MODE I에서는 인버터 전력이 전달되지 않으며 해당 구간에서 q축 전류의 크기는 0으로 유지됨을 가정한다. 이와 같이 가정할 때, MODE I에서 평균적인 d축 전류의 크기는 전동기의 역기전력 전압 성분과 출력 전압 한계 사이의 관계에 의해 결정된다. 즉, 전동기를 저속에서 구동하여 역기전력 전압 성분이 출력 전압 한계보다 작은 값을 가질 경우 d축 전류가 0에 가까운 값을 가지고,

반대로 고속 영역에서 역기전력 전압 성분이 출력 전압 한계보다 클 경우 d축 전류가 전압 여유 확보를 위해 음의 값을 가지게 된다. 특히 단상 계통 연계 소용량 직류단 캐패시터 시스템에서는 직류단 전압 v_{dc}가 $v_{dc,min}$까지 감소하는 특성을 가지므로, $v_{dc,min}$의 값을 작게 설정할 수록 MODE I 구간에서 전압 여유 확보를 위해 더 큰 d축 전류를 필요로 한다. 전압 방정식을 바탕으로 MODE I 에서의 d축 전류의 평균값을 식으로 계산하면 아래와 같이 나타낼 수 있다.

$$\begin{aligned} i_{d_MODE_I} &= \frac{-\omega_r^2 \lambda_f L_d \pm \sqrt{\left(\omega_r^2 \lambda_f L_d\right)^2 - \left(\omega_r^2 \lambda_f^2 - v_{\lim}^2\right)}}{R_s^2 + \omega_r^2 L_d^2} \\ &\cong \frac{v_{dc}}{\sqrt{3}\omega_r L_d} - \frac{\lambda_f}{L_d} \end{aligned} . \tag{4.34}$$

단상 계통 연계 소용량 직류단 캐패시터 시스템은 인버터 전력 피크의 증가 및 전압 여유 확보를 위한 d축 전류 증가로 인해 부하 전동기 측의 동손이 비교적 크게 발생하며, 이 때문에 대용량 직류단 캐패시터 시스템에 비해 대체로 낮은 효율을 가진다. 이 때 제안 제어 방식을 적용할 경우 $v_{dc,min}$ 값을 충분히 크게 설정하면 전압 여유 부족으로 인한 d축 전류 증가 현상을 개선할 수 있으며, 이를 통해 전동기의 손실 저감 및 시스템의 효율 향상을 달성할 수 있다. 다만 $v_{dc,min}$이 역기전력 전압 이상의 값을 가지는 경우는 이미 충분한 전압 여유 확보된 상황으로 d축 전류 저감을 통한 효율 개선 효과를 보기 어렵다. 따라서 시스템 효율을 최적화하기 위해서는 $v_{dc,min}$의 크기를 운전 지점의 속도를 기준으로 한 역기전력 전압 근처의 값으로 설정하는 것이 좋다. 실제 시스템 제어 시에는 q축 전류, 전동기 전류의 맥동이나 정류기 측에서 발생하는 스위칭 손실 성분이 시스템 효율에 영향을 줄 수 있으므로 $v_{dc,min}$이 역기전력 전압과 같을 때 반드시 최적의 시스템 효율을 나타내지는 않는다. $v_{dc,min}$의

증가는 MODE I 구간의 길이, 즉 정류기가 스위칭하는 구간의 길이를 증가시켜 스위칭 구간에서 발생하는 손실의 크기를 증가시킨다. 따라서 역기전력 전압 이상의 $v_{dc,min}$에서는 이 영향으로 인해 오히려 시스템의 효율이 감소하는 특성을 보이게 된다. 다만 전체 손실 중 정류기의 스위칭 손실이 차지하는 비중은 부하 전동기의 도통 손실에 비해 작아 스위칭 손실의 증가가 전체 손실의 크기에 주요한 영향을 미치지는 않는다. 따라서 역기전력 전압 근처에서 튜닝을 통해 최적의 효율을 얻을 수 있는 $v_{dc,min}$의 값을 찾을 수 있다.

그림 4.33은 전동기의 정격 운전 지점에서 전동기 전류 지령을 바탕으로 $v_{dc,min}$에 따른 인버터 전력이 맥동하는 한 주기 동안 전동기 전류의 제곱 평균 제곱근 (Root Mean Square, RMS) 값을 계산하여 도시한 것이다. 정격 속도에서 대상 전동기의 역기전력 전압 $\omega_r\lambda_f$의 크기는 약 107V로, $v_{dc,min}$에 의해 결정되는 출력 전압 한계를 고려했을 때 약 185 V 근처의 $v_{dc,min}$값에서 최적의 효율을 얻을 수 있다. 이 그림에서 $v_{dc,min}$의 증가로 인한 MODE I에서의 전류 감소 효과로 인해 전동기 전류의 크기가 감소하는 것을 확인할 수 있으며, $v_{dc,min}$ = 200V에서 가장 낮은 전동기 전류의 크기를 가짐을 확인할 수 있다.

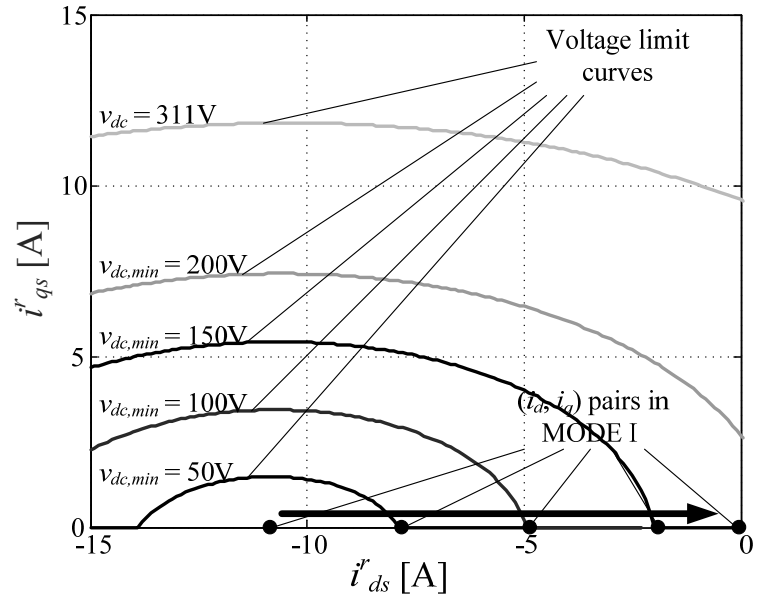


그림 4.32 MODE I 에서 $v_{dc,min}$값의 증가에 따른 d축 전류의 감소 경향

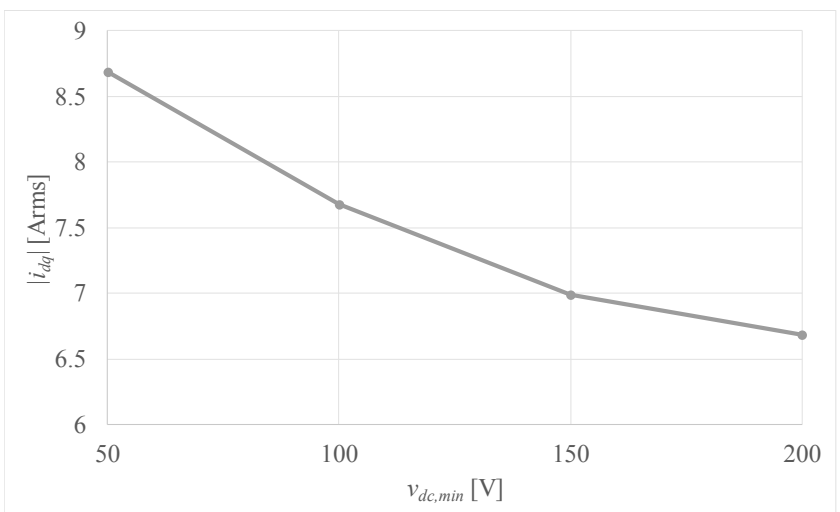


그림 4.33 정격 운전 지점에서 $v_{dc,min}$값에 따른 전동기 전류 RMS 값의 비교

4.6.2 계통 전류 고조파

양방향 시스템의 경우 MODE I에서도 정류기의 스위칭을 통해 계통 전류 파형을 제어할 수 있으므로 다이오드 정류기 기반 단방향 시스템과 같은 저차 고조파 문제는 발생하지 않는다. 다만 $v_{dc,min}$의 값이 증가함에 따라 정류기가 스위칭 동작을 하는 MODE I 구간의 길이가 길어지고 계통 전류에 스위칭 맥동 성분이 더 많이 포함되어 전체적으로 계통 전류 고조파 성분이 증가하는 특성을 보인다. IEEE-519 규정에서는 계통 주파수의 50차 고조파, 즉 60Hz 계통의 경우 3 kHz 까지의 고조파 성분의 크기를 규제한다. 따라서 정류기의 스위칭 주파수가 수 kHz 대역에서 형성되는 대용량 시스템의 경우 계통 전류의 스위칭 맥동 성분으로 인해 IEEE-519 규정을 위반하지 않도록 $v_{dc,min}$의 값을 낮게 설계해야 한다. 특히 가격적인 측면에서의 이점을 위해 필터 인덕터를 낮게 설계한 경우 높은 $v_{dc,min}$의 크기로 인해 계통 전류 고조파 성분이 IEEE-519의 규제치를 초과하지 않도록 주의해야 한다. 수십 kHz 대역의 정류기 측 스위칭 주파수를 사용하는 소용량 시스템에서는 스위칭 맥동 성분의 주파수가 IEEE-519 규정에서 다루는 주파수 대역 밖에서 형성되기 때문에 스위칭 맥동이 IEEE-519 규정의 만족 여부에 영향을 미치지 않는다. 소용량 시스템에서는 MODE I에서 정류기의 계통 전류 제어 오차로 인한 계통 전류 고조파 성분, 운전 모드 간의 절환 과정에서 발생하는 과도 전류 성분, 그리고 Area II 진입 시 발생하는 인버터 전력 제어 오차로 인해 발생하는 계통 전류 고조파 성분이 IEEE-519 규정의 만족 여부에 영향을 미친다. 이 중 정류기의 계통 전류 제어 오차로 인해 발생하는 계통 전류 고조파 성분의 크기는 제어 오차가 발

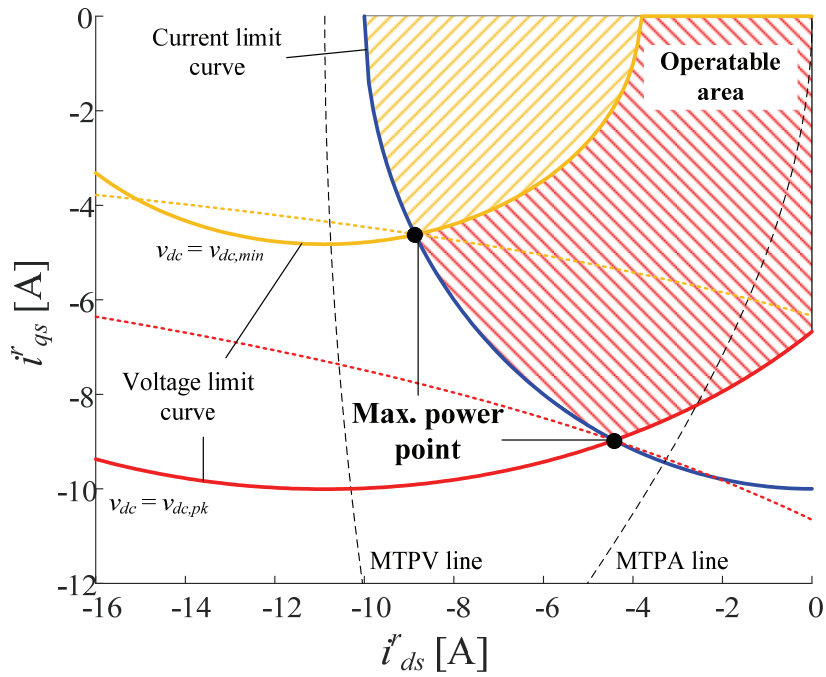


그림 4.34 회전자 좌표계 전류 평면에서 발전기의 동작 가능 영역과 최대 출력 지점의 위치

생하는 MODE I의 길이가 길 수록, 즉 $v_{dc,min}$의 값이 클수록 큰 값을 가지는 특성을 보인다.

4.6.3 운전 영역 및 무효 전력 공급 가능 용량

계통에서 발전기는 상시 계통 전압 크기의 제어를 위해, 그리고 계통 불균형 또는 사고 상황에서의 동작을 위해 무효 전력을 계통에 공급할 수 있는 능력을 요구받는다. 소용량 직류단 캐패시터 기반 발전기 제어 시스템에서 무효 전력 공급 용량은 맥동하는 v_{dc}의 조건에서의 시스템의 순시 전력 출력 한계에 따라 결정된다. 이 때 소용량 직류단 캐패시터 기반 시스템에서는 직류단에서의 에너지 저장소 없이 인버터 전력이 대부분 정류기를 통해 전달되는 특성을

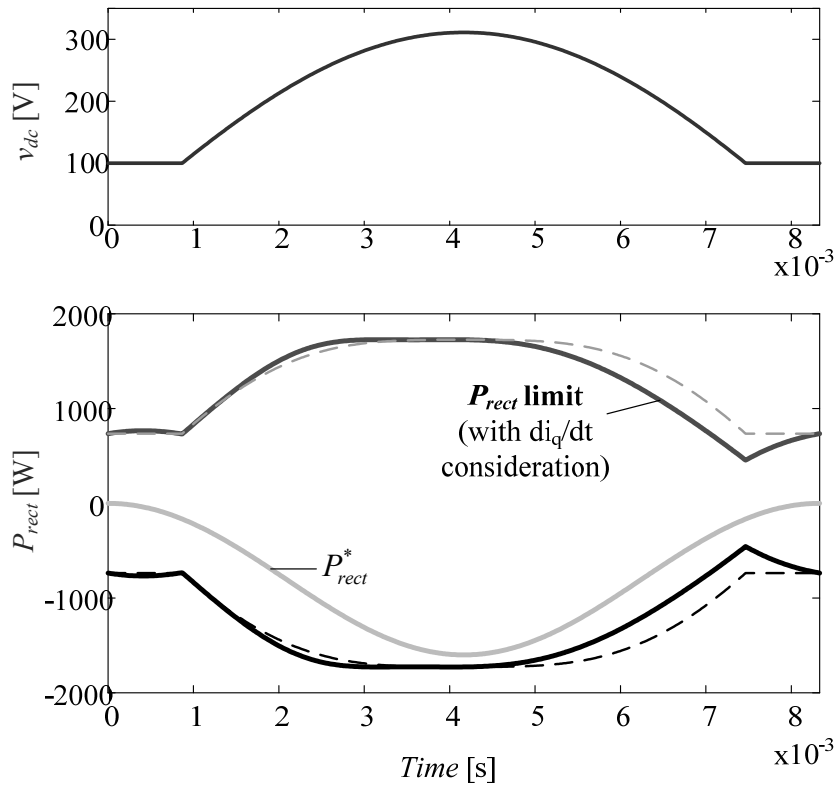


그림 4.35 $\underline{v_{dc}}$의 크기에 따른 최대 출력의 크기 및 출력 가능 영역의 표시

고려하면 순시 전력 출력 한계는 주어진 v_{dc} 조건에서 발전기의 출력 한계와 같다고 볼 수 있다.

그림 4.34는 $v_{dc} = v_{dc,pk}$일 때와 $v_{dc}=v_{dc,min}$의 경우를 예시로 회전자 좌표계 전류 평면에서 주어진 전류 및 전압 제한 고려 시 발전기의 동작 가능 영역과 발전기의 최대 출력 지점의 위치를 도시한 것이다. 발전기가 일정한 속도로 제어됨을 가정할 때 전압 제한원의 크기는 그림과 같이 직류단 전압의 크기에 따라 결정되고, 최대 출력 지점은 전류 제한원과 전압 제한원의 교점에 위치한다. 전류 제한원이 단위 전압 당 최대 토크(Maximum Torque Per Voltage, MTPV)

선을 포함하는 경우 최대 출력 지점은 전압 제한원과 MTPV 선의 교점에 위치한다. 이를 바탕으로 그림 4.35와 같이 v_{dc}의 크기에 따른 출력의 한계를 표시할 수 있다. 그림에서 순시적으로 맥동하는 P_{rect}^{*}의 파형이 전 구간에서 출력 한계 내에 위치하는 것은 전체 구간에서 P_{rect}^{*}의 출력이 가능하여 이에 해당하는 평균 유효 및 무효 전력을 출력할 수 있음을 의미한다. 그러나 이와 같은 분석은 전동기 전류, 특히 q축 전류의 맥동으로 인한 전압 성분을 고려하지 않은 것으로 실제 출력 한계와 차이를 보인다. 아래 식과 같이 맥동하는 P_{rect}^{*} 파형을 바탕으로 q축 전류의 맥동으로 인한 전압 성분의 영향을 근사적으로 반영하여 전압 제한 식을 수정하면 위의 문제로 인한 영향을 줄일 수 있다.

$$v_{\lim}^{2} \geq \left(-\omega_r L_q i_{qs}^{r}\right)^2 + \left[L_q \frac{d}{dt}\left(\frac{P_{inv}^{*}}{\omega_{rm} K_T} \right) + \omega_r \left(\lambda_f + L_d i_{ds}^{r} \right) \right]^2 . \tag{4.30}$$

이 때 K_T는 전동기의 토크 상수($3 \cdot Pole \cdot K_e/2$)를 의미한다. 그림 4.36에서 최대 출력의 제한이 전류 맥동 성분을 반영하여 P_{rect}^{*}가 하강하는 구간에서는 더 늘어나고, 상승하는 구간에서는 더 줄어드는 것을 확인할 수 있다. 평균 유효 전력 및 무효 전력의 값을 바꾸면서 맥동하는 P_{rect}^{*}의 파형이 수정된 최대 출력 제한 내에 위치하는지 확인하는 작업을 반복하면 주어진 발전기 속도 및 $v_{dc,min}$ 조건에서의 근사적인 능력 곡선(capability curve)을 구할 수 있다. 그림 4.36은 대상 전동기가 정격 속도로 회전하고 있을 때 대상 시스템의 근사적인 능력 곡선을 도시한 것이다. 이와 같은 능력 곡선을 바탕으로 요구되는 평균 유효 전력 및 무효 전력 지령을 출력할 수 있는 $v_{dc,min}$값을 설정할 수 있다.

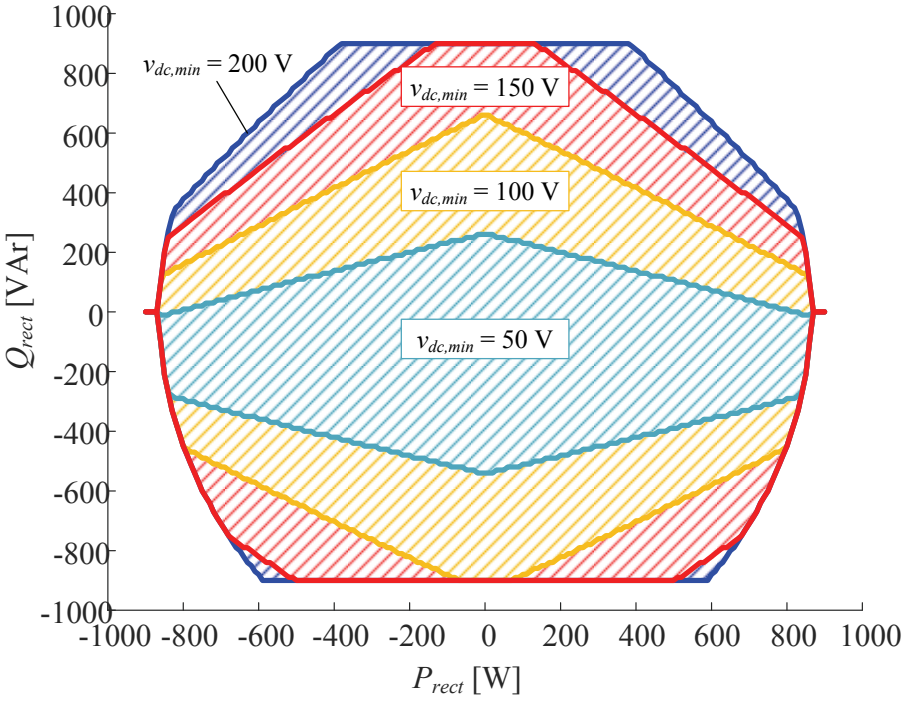


그림 4.36 $v_{dc,min}$ 값에 따른 대상 시스템의 능력곡선

(ω_{rm} = 3600 r/min)

제 5 장 모의 실험 및 실험 결과

5장에서는 800 W 정격의 IPMSM 전동기를 포함한 단상 연계 소용량 직류단 캐패시터 시스템을 대상으로 4장에서 제안한 제어 방식의 동작을 모의 실험 및 실험을 통해 확인한다. 풀브릿지 정류기 기반 양방향 시스템을 대상으로 5.1절에서는 모의 실험을, 5.2절에서는 실제 실험을 수행하여 그 결과를 통해 제안 알고리즘의 동작 및 성능을 검증한다.

5.1 모의 실험 결과

본 절에서는 모의 실험을 수행한 결과를 정리하고 분석한다. 모의 실험을 위한 툴은 PSIM을 사용했고, Simplified-C 블록을 사용하여 제안 알고리즘을 디지털 제어기 형태로 구현했다. 모의 실험의 시간 간격 (Time step)은 2μs로 설정했다. 대상 시스템의 제정수는 표 4.1과 같다.

먼저 정격 출력 지점에서 제안 방식의 동작을 모의 실험을 통해 확인했다. 실험에서 전류 제어기의 제정수는 400 Hz 로 설정했다. 그림 5.1은 4.4절의 전동기 전류 맥동을 통한 인버터 전력 지령의 제어 방식 중 전향 보상 전동기 전류 지령을 통한 인버터 전력 제어 방식만을 적용했을 때 정격 속도 및 정격 출력 영역에서 $v_{dc,min}$ = 150 V 일 때 계통 전류, 직류단 전압, 인버터 전력 출력, 그리고 회전자 좌표계에서의 d-q 전류 및 지령을 표시한 것이다. 그림에서 전동기 전류의 제어를 통해 계통 전류의 파형이 정현파의 지령을 대체로 추종하나, 전체적으로 규제치 이상의 고조파를 포함하고 있음을 확인할 수 있다. 전향 보상 전류 지령만으로 인버터 전력을 제어할 시 MODE I에서 직류단 전압

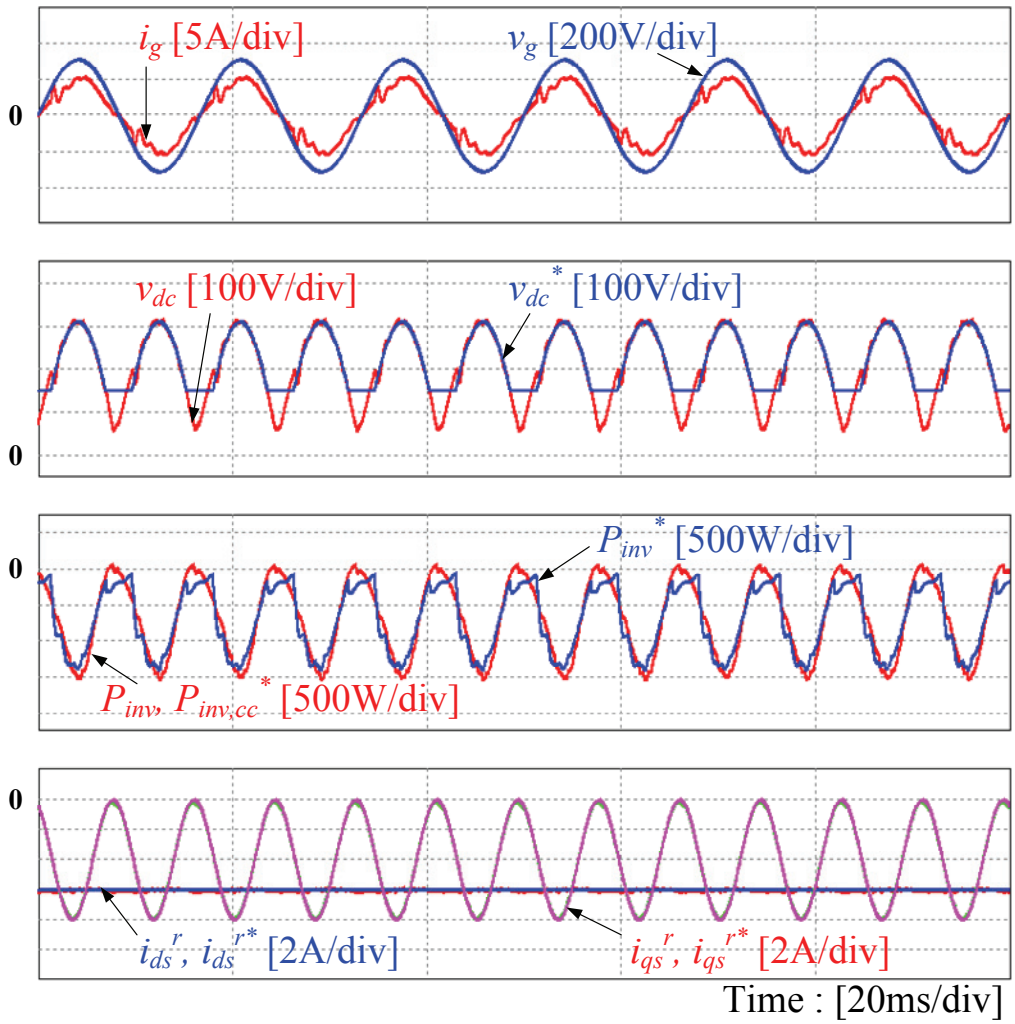


그림 5.1 전향 보상 전동기 전류 지령 생성부의 적용을 통한 인버터 전력의 제어 ($P_{inv,avg}$ = -800 W, $v_{dc,min}$ = 150 V)

제어 성능이 현저히 떨어지고, 이 때문에 MODE 간의 절환 구간에서 특히 큰 계통 전류 맥동이 발생하는 것을 관찰할 수 있다.

그림 5.2는 4.4절의 전향 보상 및 궤환 전동기 전류 지령 생성부를 모두 적

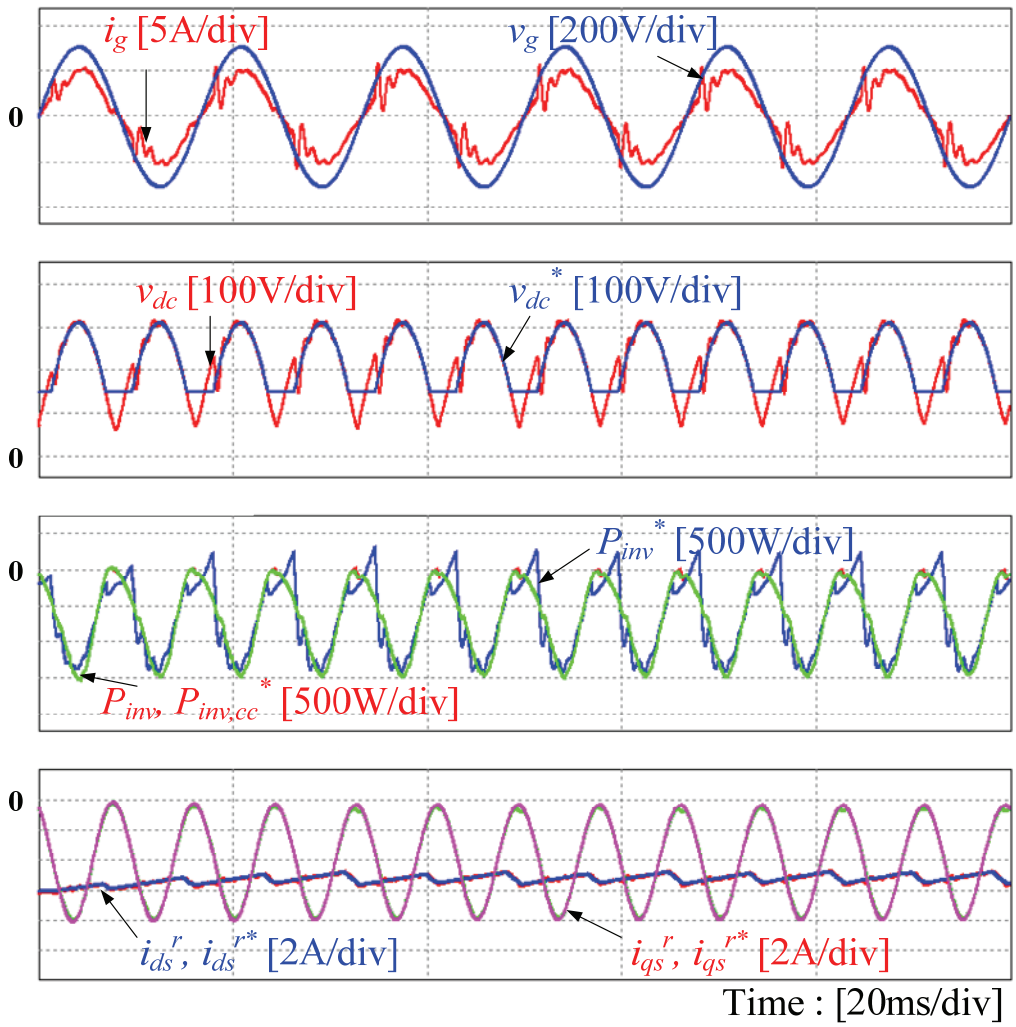


그림 5.2 전향 보상 및 궤환 전동기 전류 지령 생성부의 적용을 통한 인버터 전력의 제어 ($P_{inv,avg}$ = -800 W, $v_{dc,min}$ = 150 V)

용하여 인버터 전력을 제어했을 때 시스템의 파형을 도시한 것이다. 해당 모의 실험에서 인버터 전력 지령 생성부에서의 안정화 계수 α = 3으로 설정했다. 궤환 전동기 전류 지령 생성부는 120 Hz 및 240 Hz 성분을 생성하는 공진

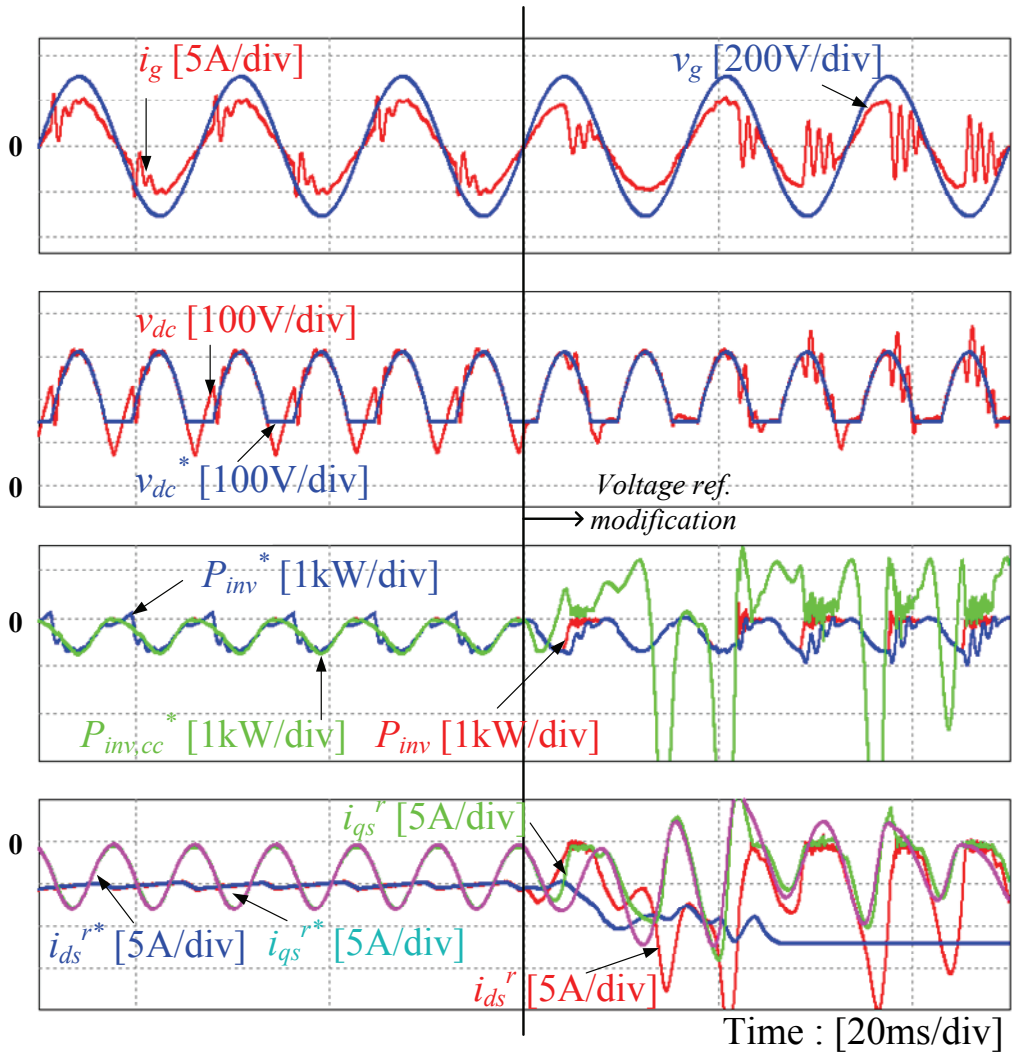


그림 5.3 전동기 전류 방향 전압 지령 수정 시 발생하는 제어 실패 현상
($P_{inv,avg}$ = -800 W, $v_{dc,min}$ = 150 V)

제어기를 사용했다. q축 전류 지령 생성부 측 비례 공진 제어기의 이득은 $k_{p,pinv}$ = 0.001, $k_{i,pinv}$ = 0.0001, $k_{r,pinv}$ = 0.05, $k_{r2,pinv}$ = 0.005으로 설정했고, d축 전류 지령 생성부 측 비례 공진 제어기의 이득은 $k_{p,fw}$ = 0.01, $k_{i,fw}$ = 0.001, $k_{r,fw}$ = 0.2, $k_{r2,fw}$ =

0.05 으로 설정했다. 지령 생성부의 안티 와인드업 이득은 q축 전류 지령 생성부는 $k_{ai,pinv}$ = 10000, $k_{ar,pinv}$ = 20, $k_{ar2,pinv}$ = 200으로, d축 전류 지령 생성부는 $k_{ai,fw}$ = 1000, $k_{ar,fw}$ = 5, $k_{ar2,fw}$ = 20으로 설정했다. 그림에서 궤환 전동기 전류 지령 생성부의 추가를 통해 MODE I에서 직류단 전압의 평균값이 지령에 좀 더 근접, 제어의 정확도가 다소 향상된 것을 확인할 수 있다. 이는 전향 보상 전동기 전류 지령으로 제어 시 발생하는 인버터 전력 제어 오차를 궤환 전류 지령 추가를 통해 어느 정도 보상할 수 있기 때문이다. 그러나 직류단 전압 제어나 계통 전류 고조파 측면에서 보았을 때 전동기 전류 제어만을 통한 인버터 전력의 제어 성능은 여전히 만족스럽지 못하다. 이는 4.4절에서 언급한 제어기 대역폭 제한 등의 한계 때문에 인버터 전력 지령을 전동기 전류의 제어만으로는 정확히 추종할 수 없기 때문이다.

그림 5.3은 그림 5.2의 상황에서 전동기 전류 방향으로의 전압 지령 수정을 통한 인버터 전력 제어 알고리즘을 추가했을 때 시스템의 동작을 도시한 것이다. 전압 지령 수정 방식이 적용되면서 이전까지와 달리 전류 제어기 기반의 인버터 전력 $P_{inv,cc}^{*}$와 최종 인버터 전력 P_{inv}의 크기가 다른 값을 가지게 된다. 여기에서 P_{inv}가 인버터 전력 지령 P_{inv}^{*}를 추종하도록 전압 지령을 수정하여 절환 구간에서의 맥동을 비롯한 고조파 성분들이 제거된 계통 전류를 얻는다. 그림에서 전압 수정 후 일시적으로 P_{inv}가 P_{inv}^{*}를 추종하면서 계통 전류 고조파 성능이 개선되는 것을 관찰할 수 있다. 그러나 일정 시간 경과 후에 전동기 전류가 원점을 향해 수렴하거나 정상 범위 밖으로 벗어나는, 4.5.2항에서 설명한 전동기 전류 제어 실패 현상이 발생한다. 전동기 전류가 원점으로 수렴하는 구간에서는 출력 전압 한계로 인해 P_{inv}가 P_{inv}^{*}를 정확히 추종하기 위해

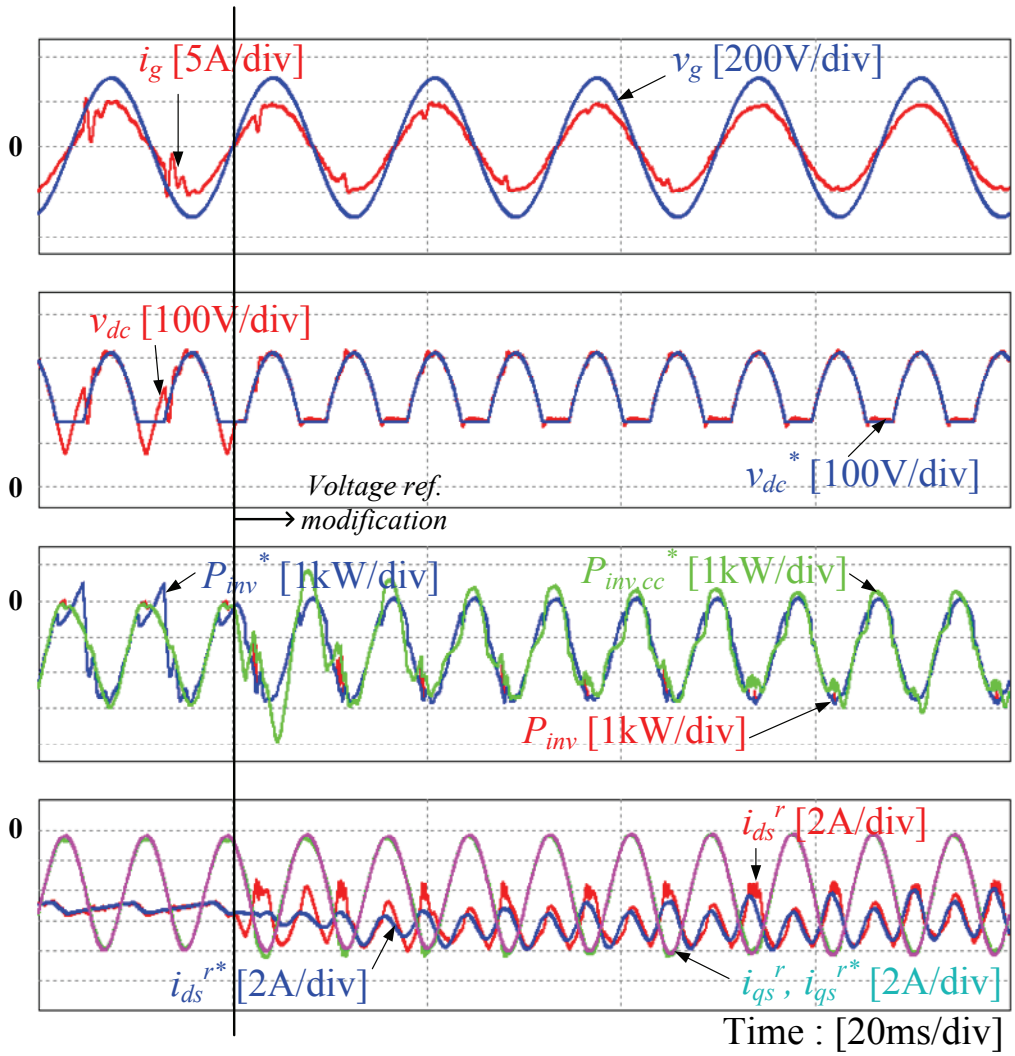


그림 5.4 무효 전압 성분 추가 시 인버터 전력의 제어

($P_{inv,avg}$ = -800 W, $v_{dc,min}$ = 150 V)

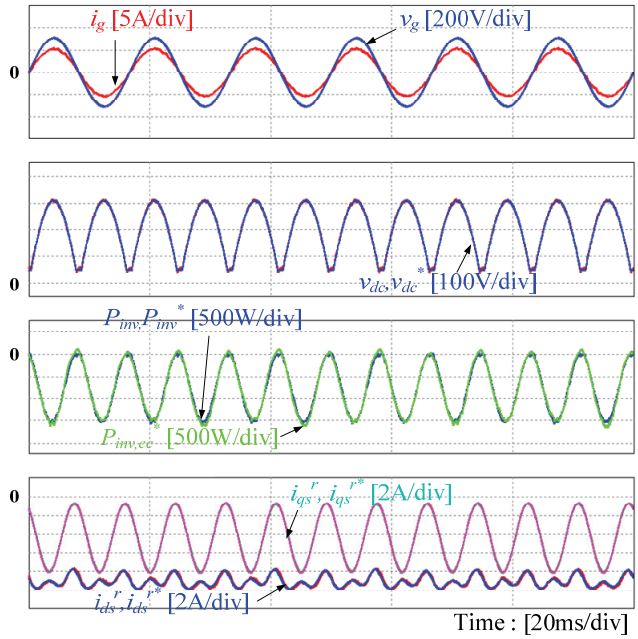
필요한 전압을 출력하지 못하게 되어, 최종적으로 전체 시스템의 제어가 깨지는 현상이 발생하는 것을 확인할 수 있다.

4.5.3항에서 위의 전동기 전류 실패 현상의 완화하기 위해 무효 전압 성분

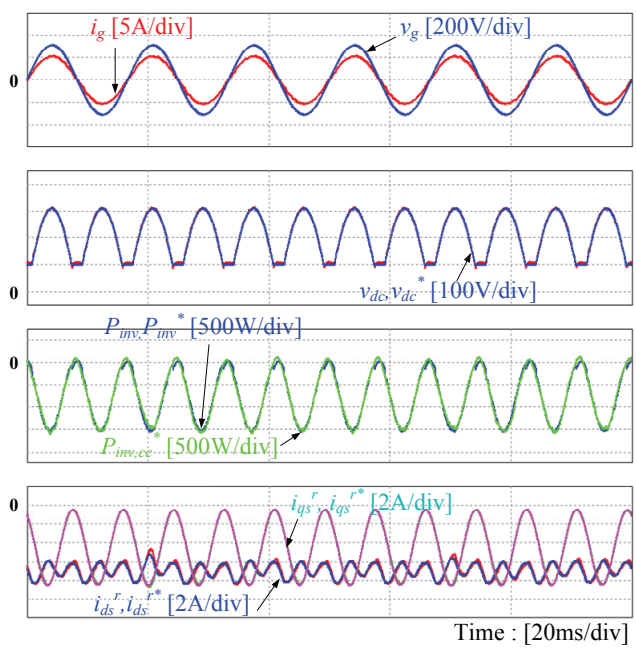
을 수정 전압에 추가해야 함을 설명한 바 있다. 이를 확인하기 위해 모의 실험을 통해 무효 전압 수정 성분을 추가로 인가했을 때 시스템이 어떻게 동작하는지 반응을 관찰했다. 그림 5.4는 전압 수정 후 무효 전압의 크기가 (4.29)와 같도록 무효 전압 성분을 추가했을 때 시스템의 파형을 도시한 것이다. 이 때 전압 수정 방향과 관련된 변수 $k = \tan(\theta_{\mathrm{mod}})/\tan(\theta_i)$ 은 0.2로 설정했다. 앞의 경우와 달리 무효 전압 성분 추가를 통해 전동기 전류가 원점으로 수렴하는 성질을 완화하여 전동기 전류 제어 실패 현상이 제거된 것을 그림의 파형을 통해 확인할 수 있다. 그림에서 또 한 가지 주목할 점은 $P_{inv,cc}^{*}$ 파형으로, 전압 수정 후 P_{inv}^{*}와 차이를 보이다 궤환 전동기 전류 지령 생성부의 동작으로 인해 서서히 P_{inv}^{*}에 접근하는 것을 확인할 수 있다. 궤환 전동기 전류 지령 생성부는 $P_{inv,cc}^{*}$와 P_{inv}^{*}의 오차를 궤환하여 전동기 전류 지령을 생성하는 방식으로 동작하며, 이와 같은 궤환을 통한 전동기 전류 지령의 생성은 $P_{inv,cc}^{*}$와 P_{inv}^{*}의 오차의 저감을 통해 이로 인해 발생하는 전압 지령 수정 성분의 크기, 즉 전동기 전류 제어기 관점에서 제어기에 가해지는 외란의 크기를 최소화할 수 있다.

다음으로 직류단 전압 최소값 $v_{dc,min}$의 값에 따른 시스템의 효율 및 계통 전류 고조파 특성을 모의 실험을 통해 측정 및 비교했다. 이 때 시스템의 효율은 계통 측 유효 전력을 발전기의 기계적 출력으로 나누어 구했고, TDD 계산 시 평균 수요 전류 I_L의 크기는 발전기의 정격 출력(800W)을 기준으로 설정했으며, IEEE-519 규정에 명시된 대로 계통 주파수의 50차 고조파까지의 고조파 전류 크기를 바탕으로 TDD를 계산했다. 그림 5.5는 각 $v_{dc,min}$ 값 별 계통 전류 및 전동기 전류 파형을, 표 5.1은 $v_{dc,min}$ 값에 따라 측정된 시스템의 효율 및

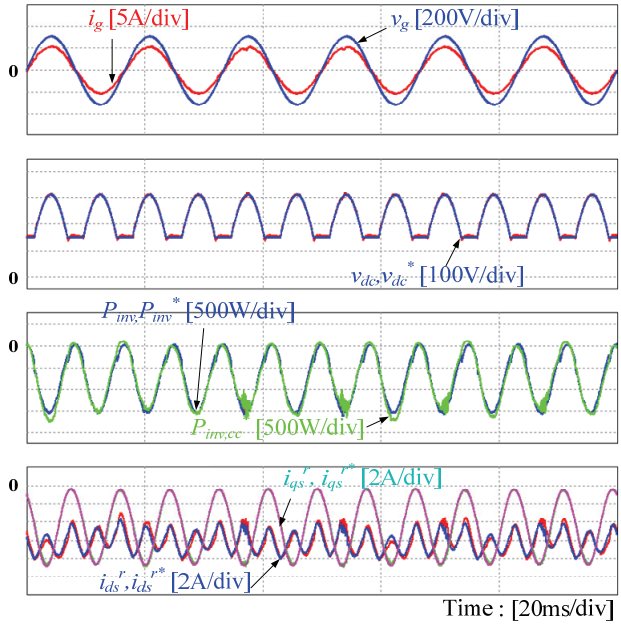
계통 전류의 TDD 값을 정리한 것이다. 앞서 4.6.1항에서 분석했듯이 시스템의 효율은 $v_{dc,min}$이 역기전력 값에 근접함에 따라 d축 전류 저감으로 인해 개선되고, $v_{dc,min}$이 역기전력 근처에 도달하거나 더 큰 값을 가질 경우 오히려 정류기 측 손실의 증가로 인해 효율이 감소하는 특성을 가진다. 대상 전동기의 역기전력 전압의 크기는 약 107V로, 이 전압을 출력하기 위해 최소 약 187V의 전압 여유가 요구됨 고려하면, 모의 실험을 통해 측정한 효율이 분석 결과와 일치함을 알 수 있다.



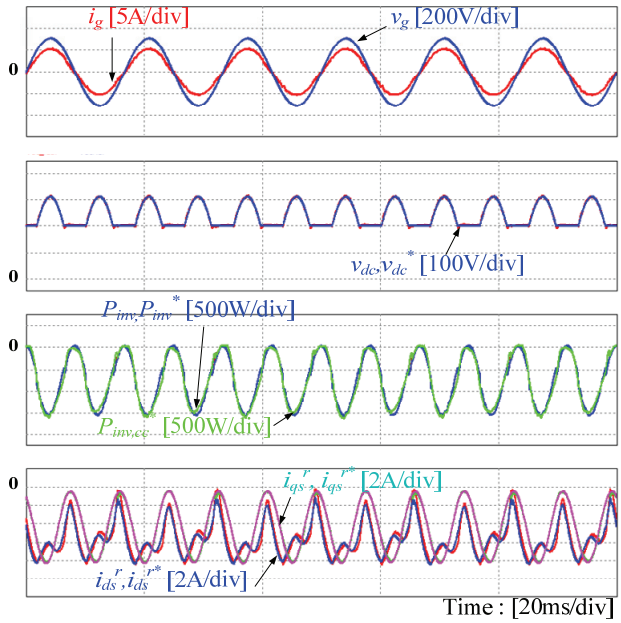
(가) $v_{dc,min}$ = 50V



(나) $v_{dc,min}$ = 100V



(다) $v_{dc,min}$ = 150V



(라) $v_{dc,min}$ = 200V

그림 5.5 $v_{dc,min}$ 값에 따른 시스템의 주요 변수들의 파형 ($P_{inv,avg}$ = -800 W)

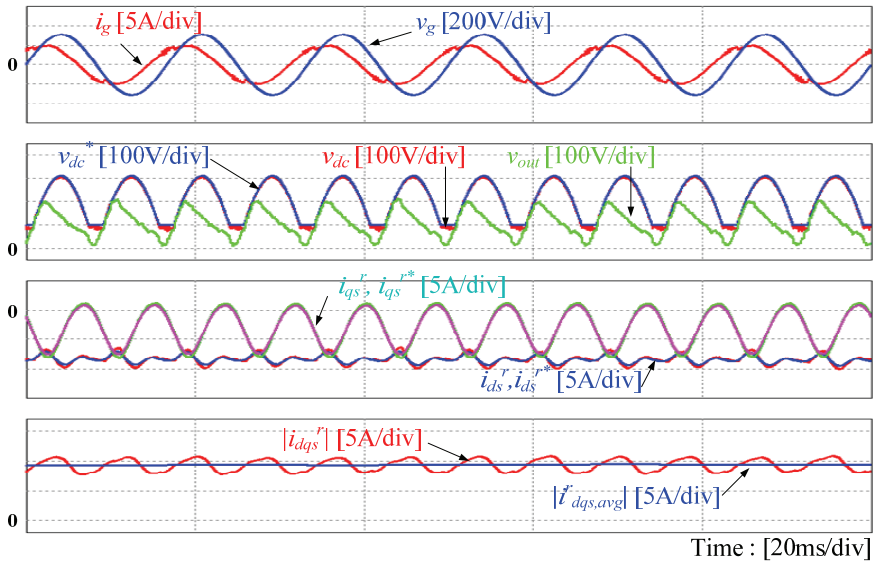
표 5.1 $v_{dc,min}$값에 따른 시스템 효율 및 계통 전류의 전 수요 왜곡(TDD)

$v_{dc,min}$ [V]	효율 [%]	TDD [%]
50	84.9	2.31
100	88.6	2.33
150	90.0	2.70
200	90.4	3.92
250	91.0	4.98
300	90.1	5.80

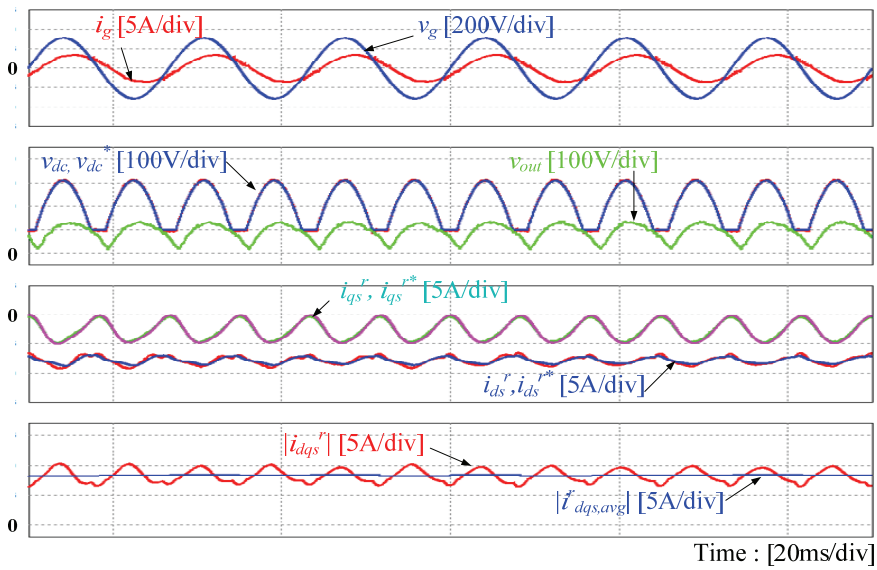
시스템의 계통 전류 고조파는 MODE I 구간, 즉 정류기의 스위칭이 일어나는 구간이 길수록 해당 구간에서의 고조파 성분의 증가로 인해 악화됨을 역시 앞에서 설명한 바 있다. 모의 실험 결과에 따르면, $v_{dc,min}$에 따른 TDD값이 $v_{dc,min}$이 클수록 더 커지는 경향을 보여 예상한 고조파 경향과 일치하는 것을 확인할 수 있었다. 결과를 종합하면, $v_{dc,min}$을 발전기의 역기전력 근처의 값으로 설정하면 규정을 여유 있게 만족하는 TDD 범위 내에서 시스템의 효율을 최적활할 수 있음을 알 수 있다.

마지막으로 시스템의 무효 전력 보상 운전 기능을 모의 실험을 통해 확인했다. $v_{dc,min} = 100$V 이고 전동기가 정격 속도 지점에서 운전하고 있을 때 -600W와 0W 두 평균 유효 전력 조건에서 제어 실패 없이 출력할 수 있는 평균 무효 전력의 최대치를 모의 실험을 통해 확인했다. 측정을 통해 찾은 출력 가능한

무효 전력의 경계값은 -600W 지점에서 최소 -600VAr에서 최대 300VAr, 0W 지점에서 최소 -1000VAr에서 최대 800VAr 이었다. 그림 5.6은 $P_{inv,avg}$ = -600 W일 때 두 경계 지점에서 시스템의 동작 파형을 도시한 것이다. 그림의 두 운전 지점에서 평균 전류의 크기는 각각 9A 및 8A이고, 최대 전류의 크기가 10A 근처에서 형성됨을 확인할 수 있다. 모의 실험을 통해 동작함을 확인한 운전 지점은 그림 4.37의 분석을 통해 얻은 능력 곡선에서의 경계값과 100 VAr 이내의 오차 범위 내에서 일치하며, 이를 통해 이론적인 운전 영역의 분석이 어느 정도 정확하게 이루어졌음을 확인할 수 있다. 전류의 크기에 따른 파라미터 변동이나 역기전력의 비선형성에 의한 맥동, 그리고 d축 전류 맥동에 의한 전압 등 실제 전동기에 적용 시 여러 가지 전압 오차 요인이 생길 수 있으므로, 실제 안정적으로 운전이 가능한 영역은 이론적으로 구한 영역과 약간의 오차를 가질 수 있다.



(가)



(나)

그림 5.6 시스템의 무효 전력 보상 운전 실험 ($P_{inv,avg}$ = -600 W, $v_{dc,min}$ = 100 V)
(가) $Q_{inv,avg}$ = -600 VAr, (나) $Q_{inv,avg}$ = 300 VAr

5.2 실험 결과

본 절에서는 제안 방식의 검증을 위해 800W 정격의 IPMSM을 이용하여 양방향 소용량 직류단 캐패시터 시스템을 구성하고, 제안된 제어 방식을 적용하여 실험을 수행하고 그 결과를 정리 및 분석했다. 실험 세트의 구성은 그림 5.7 과 같다. 고조파가 제거된 계통 환경을 모의하기 위해 AC 전원공급기를 통해 220 V 의 단상 전압을 시스템에 공급했고, 부하기는 별도의 인버터 회로를 통해 구동했다. 시스템의 제어는 TI 사의 TMS320C28346을 이용하여 디지털 제어기를 구현하고 이를 통해 시스템의 제어를 수행했다.

먼저, 정격 출력 영역에서의 시스템의 동작을 실험을 통해 확인했다. 부하기의 속도 제어를 통해 대상 전동기가 정격 속도 3600 r/min 에서 운전하도록 하

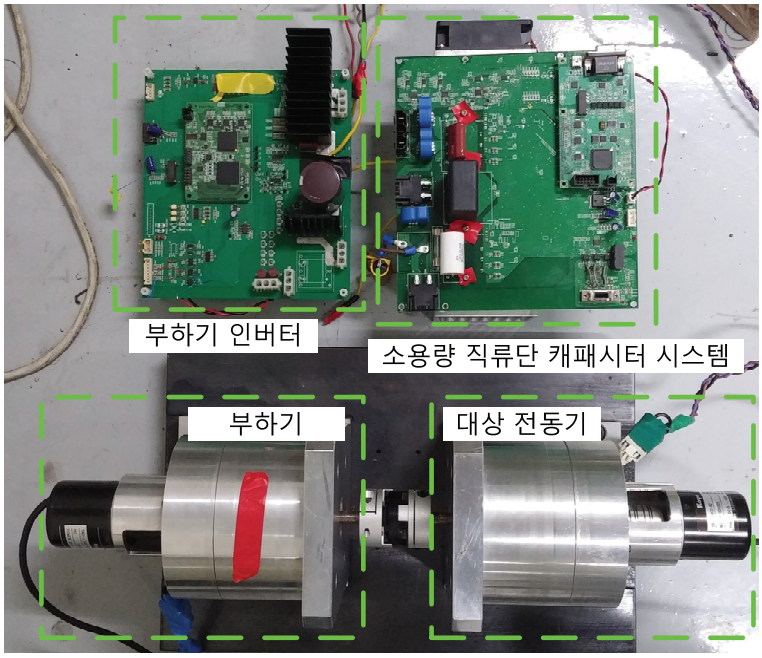


그림 5.7 실험 세트의 구성

고, 제안 안정화 제어 및 계통 전류 성형 제어를 적용하여 대상 시스템을 정격 전력 지점($P_{inv,avg}^*$ = -800 W)에서 제어했다. 안정화 계수 α = 3으로 설정했고, 전동기 전류 제어기의 대역폭은 400 Hz로 설정했다. 그 밖의 시스템의 제정수 및 제어기의 대역폭은 모의 실험에서 사용한 것과 같은 값을 사용했다. 그림 5.8은 $v_{dc,min}$ = 100 V으로 설정하고 제안 제어 방식을 적용했을 때 시스템의 주요 파형을 측정한 것이다. 제안 제어 방식의 적용을 통해 전동기 전류 제어 실패 현상 없이 정현파에 가까운 계통 전류를 얻을 수 있음을 실험 파형을 통해 확인할 수 있다. 모의 실험에서와 다른 점은, 실험 파형에서는 $P_{inv,cc}^*$ 및 v_{out}, 그리고 전동기 전류 파형에 운전 주파수의 6고조파에 해당하는 약 1.08 kHz 주파수의 맥동이 포함되어 있다. 이와 같은 맥동 성분들은 실험 대상 발전기의 역기전력에 포함된 고조파의 영향으로 인해 발생한 성분들로, 이 성분은 전동기 전류가 원점으로 수렴하는 영역인 Area II로 쉽게 진입하게 해 주어 제어 상의 악영향을 미친다. 이 때문에 손실 저감을 목적으로 전동기 전류 벡터의 크기를 줄여서 제어 시 Area II에서 전압 지령 수정 방식의 포기로 인한 계통 전류 성형 오차가 발생하여 고조파 특성이 악화되는 현상이 발생할 수 있다. 그림 5.9 및 5.10은 $v_{dc,min}$ = 150 V, $v_{dc,min}$ = 200 V 로 설정하고 같은 제어를 수행했을 때 파형으로, 위의 문제를 고려하여 모의 실험에 비해 d축 전류를 좀 더 인가하여 전압 여유 및 전동기 전류 벡터의 크기 여유를 확보했다.

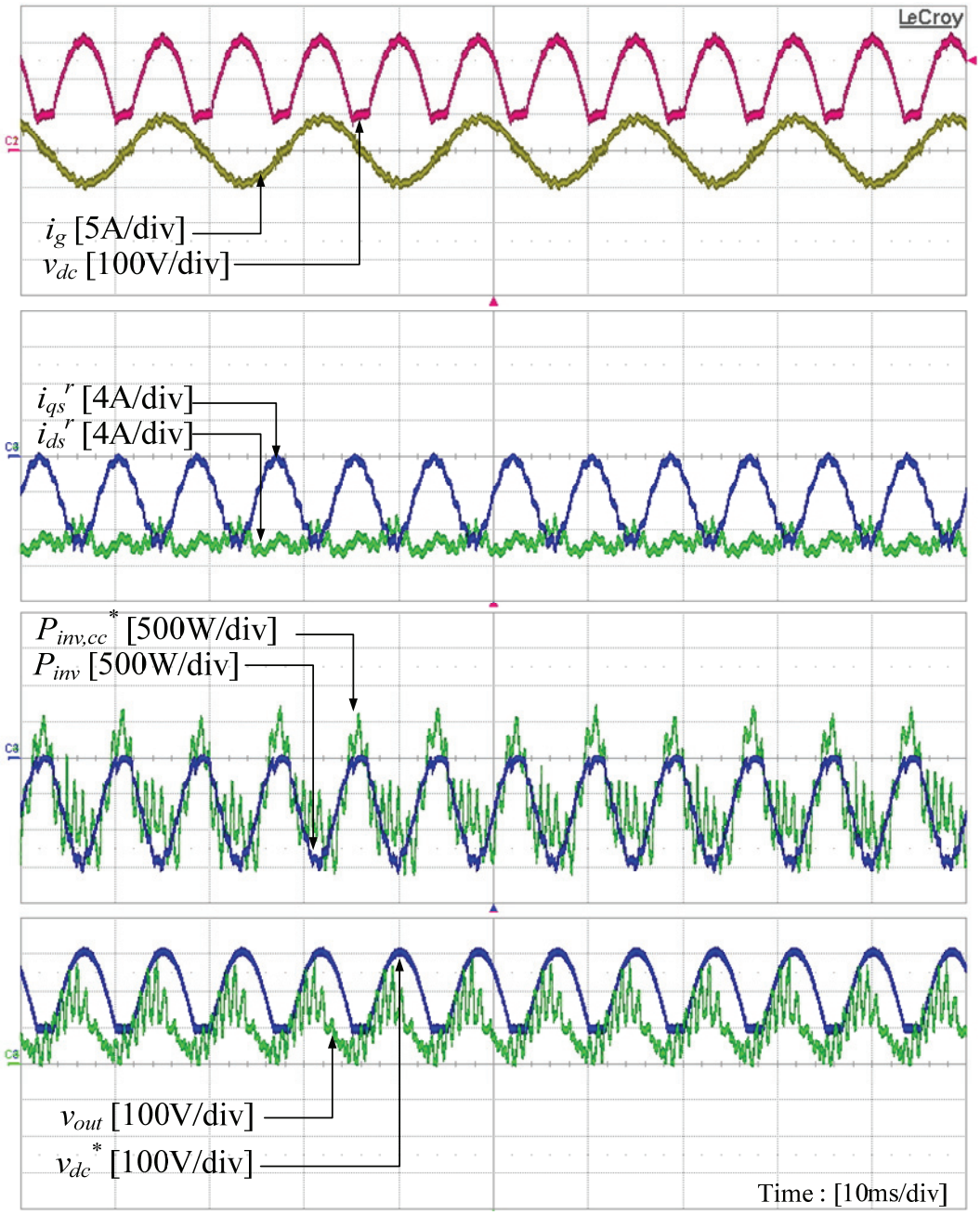


그림 5.8 정격 운전 지점에서 제안 제어 방식의 동작 값에 따른 시스템 동작 파형 ($P_{inv,avg}$ = -800 W, $v_{dc,min}$ = 100 V)

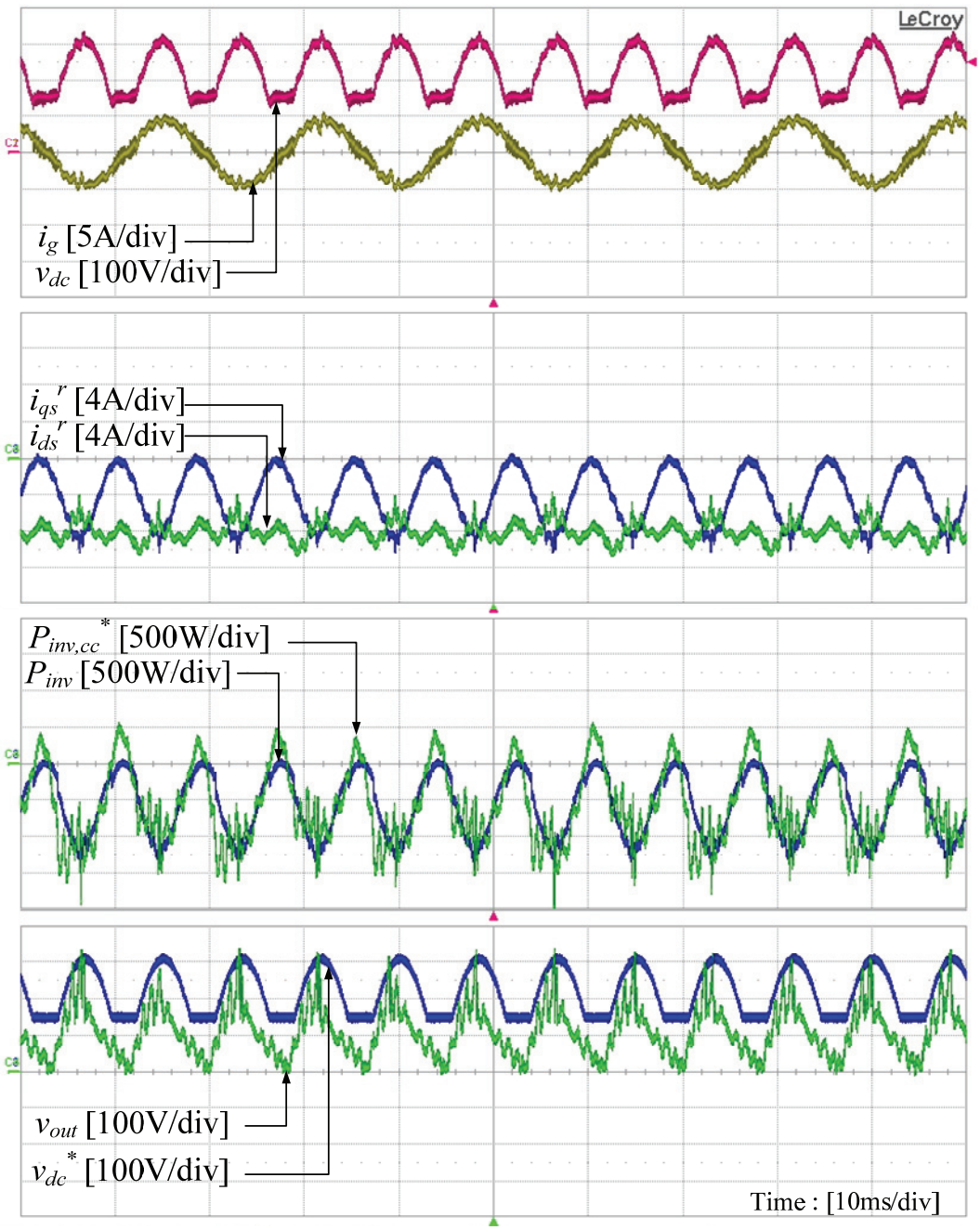


그림 5.9 정격 운전 지점에서 제안 제어 방식의 동작 값에 따른 시스템 동작 파형 ($P_{inv,avg}$ = -800 W, $v_{dc,min}$ = 150 V)

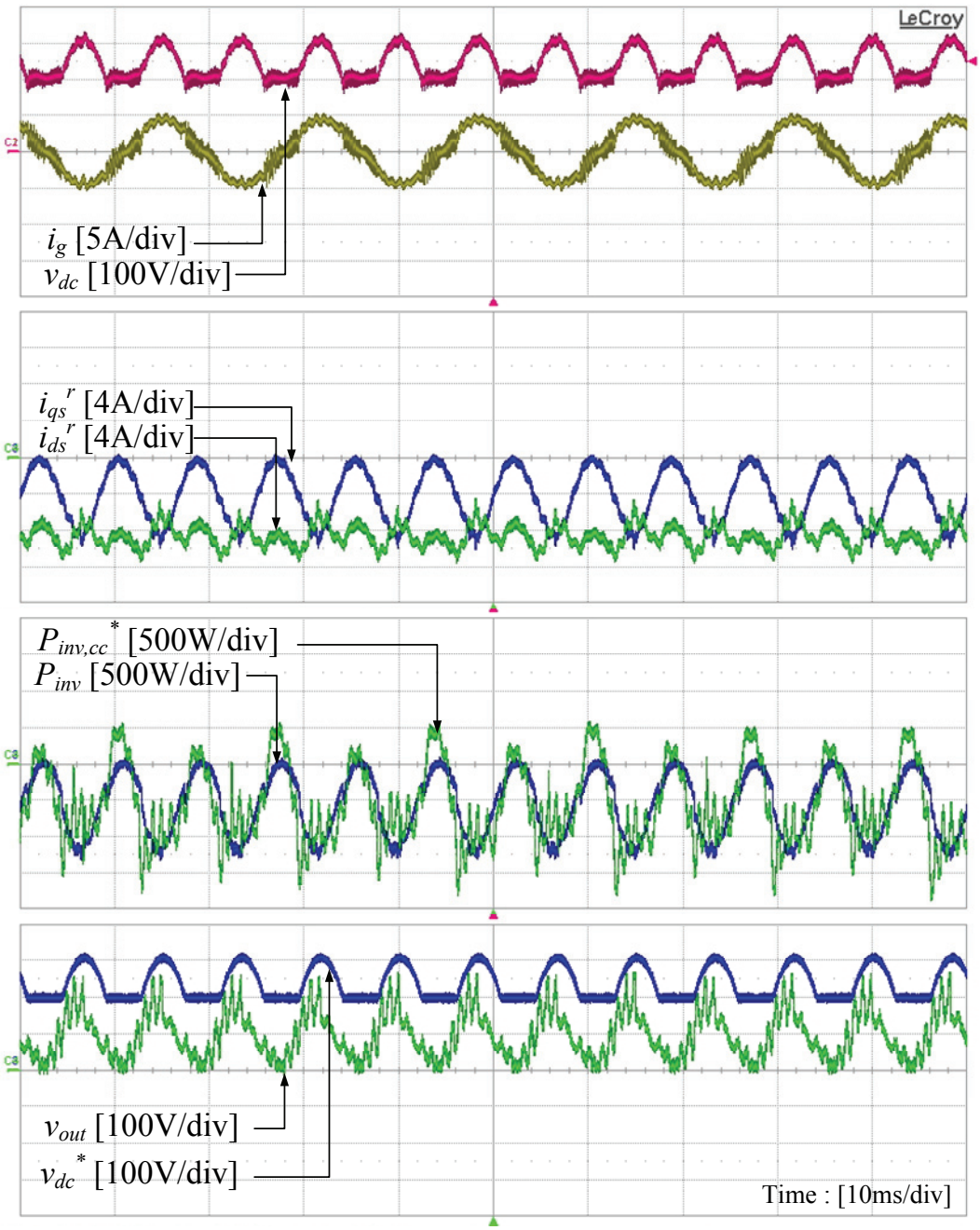


그림 5.10 정격 운전 지점에서 제안 제어 방식의 동작 값에 따른 시스템 동작 파형 ($P_{inv,avg}$ = -800 W, $v_{dc,min}$ = 200 V)

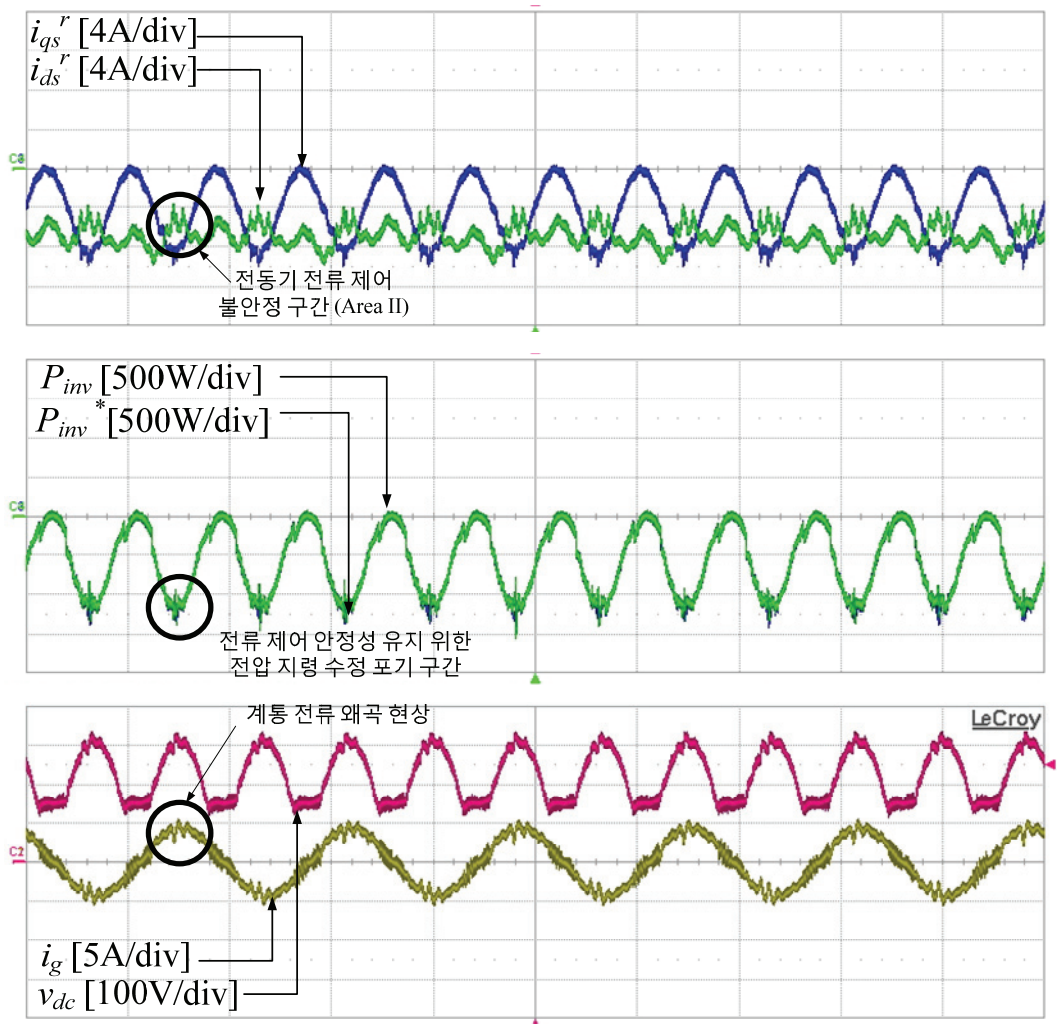


그림 5.11 전동기 전류의 불안정 구간 진입으로 인한 계통 전류 왜곡 현상
($P_{inv,avg}$ = -800 W, $v_{dc,min}$ = 150 V)

그림 5.11은 Area II 진입 시 발생하는 인버터 전력 제어 오차를, 그림 5.12는 전동기 전류의 크기에 따른 Area II 진입에 따른 계통 전류 왜곡을 나타낸다. 이와 같은 특성 때문에 실제 시스템 제어 시에는 직류단 전압의 승압 제어를 수행할 때 계통 전류의 왜곡을 고려해서 어느 정도 전압의 여유를 두고 d축

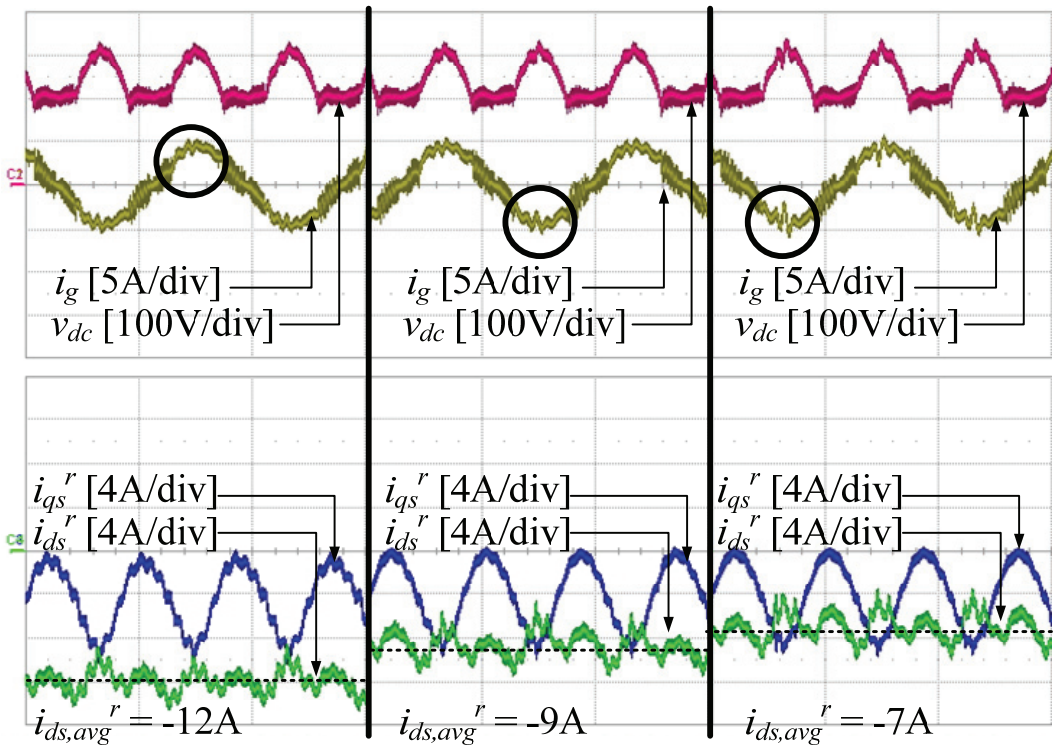


그림 5.12 전동기 평균 d축 전류의 크기에 따른 계통 전류 왜곡의 경향

($P_{inv,avg}$ = -800 W, $v_{dc,min}$ = 200 V)

전류의 크기를 저감해야 한다.

다음은 시스템의 효율 및 계통 전류 고조파의 크기를 측정하고 이론적인 경향 및 모의 실험 결과와 비교했다. 먼저 대상 시스템의 효율은 전동기를 포함한 전체 시스템의 효율과 전력 변환 회로의 효율을 측정했다. 전체 시스템의 효율은 시스템에서 계통으로 출력되는 전력의 크기를 측정한 다음 이를 전동기의 운전 속도와 토크 지령을 통해 계산한 기계적인 출력의 크기로 나눠서 구했고, 전력 변환 회로의 효율은 전동기의 전기적 출력, 즉 인버터 전력의 크기를 측정한 뒤 앞에서 측정한 계통 측 전력의 크기를 측정한 인버터 전력의

표 5.2 $v_{dc,min}$값에 따른 전체 시스템의 효율 및 전력 변환 회로의 효율

($P_{inv,avg}$ = -800 W, ω_{rm} = 3600 r/min)

$v_{dc,min}$ [V]	P_g/P_m [%]	P_g/P_{inv} [%]
50	83.14	91.27
100	83.74	91.09
150	**90.67**	**91.98**
200	85.24	91.31

크기로 나눠서 구했다. 효율 측정을 위한 전력 측정기는 N4L 사의 PPA5500을 사용했다. 표 5.2는 정격 운전 지점 ($P_{inv,avg}$ = -800 W, ω_{rm} = 3600 r/min)에서 $v_{dc,min}$의 값을 변경하면서 효율을 측정한 다음 그 결과를 표로 정리한 것이다. 측정 결과 $v_{dc,min}$ = 150V 조건에서 시스템의 효율이 가장 높은 값을 가지는 것을 확인할 수 있다. 실험 결과는 모의 실험에서 측정된 효율 결과와 다소 다른 경향을 가지는데, 이는 앞에서 언급한 역기전력의 고조파 성분으로 인해 발생하는 계통 전류 왜곡을 막기 위해 d축 전류를 인가하는 과정에서 추가적인 손실이 발생하면서 높은 $v_{dc,min}$ 값에서의 효율 개선 효과가 줄어들었기 때문인 것으로 분석된다.

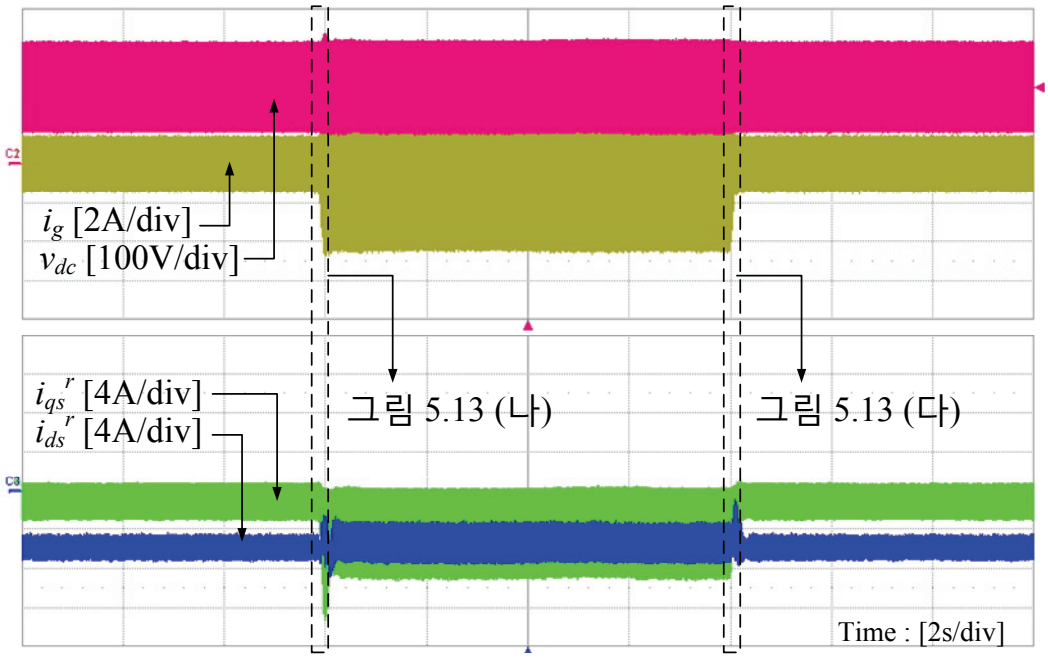
다음은 같은 전력 측정기를 사용해 계통 전류의 고조파를 측정한 다음 전수요 왜율 (TDD)를 계산, 이를 IEEE-519 규정과 비교했다. 표 5.3은 정격 운전 지점($P_{inv,avg}$ = -800 W, ω_{rm} = 3600 r/min)에서 $v_{dc,min}$의 값을 변경하면서 측정한 TDD 값 및 IEEE-519 규정 만족 여부를 표로 정리한 것이다. IEEE-519 규정에서의

표 5.3 $v_{dc,min}$값에 따른 계통 전류의 전 수요 왜율 및 IEEE-519 규정 만족 여부 ($P_{inv,avg}$ = -800 W, ω_{rm} = 3600 r/min)

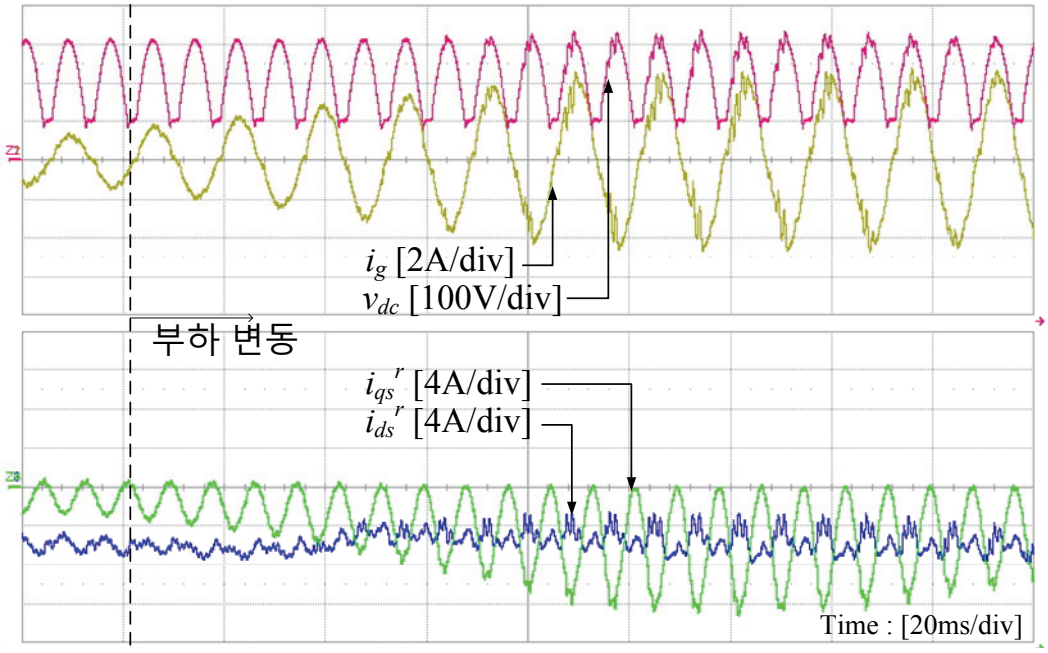
$v_{dc,min}$ [V]	TDD [%]	IEEE-519
50	3.45	O
100	3.85	O
150	4.71	O
200	5.61	X

최대 수요 부하 전류 I_L의 크기는 800W / 220V = 3.64 Arms 로 설정했다. 계통 전류 고조파 성분의 크기는 $v_{dc,min}$의 크기가 증가할수록 증가하는 경향을 보였으며, $v_{dc,min}$ = 200V 지점에서는 IEEE-519 규정을 만족하지 못하는 것을 실험을 통해 확인할 수 있었다.

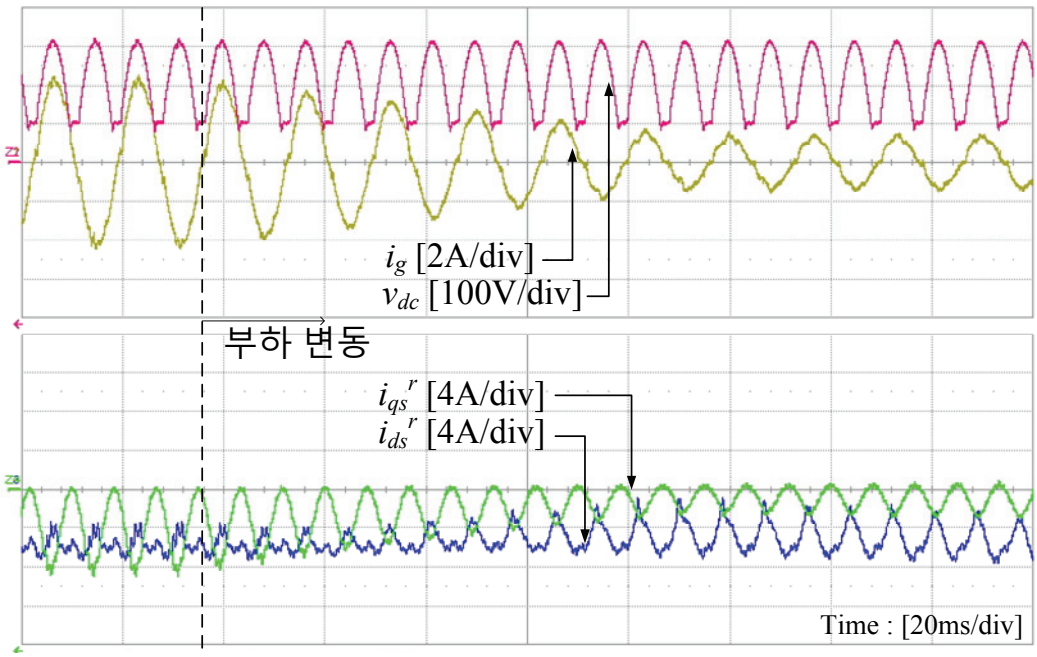
다음은 제안 제어 방식을 통해 대상 시스템을 제어할 때 부하 변동으로 인한 과도 상태에서의 동작을 실험을 통해 확인했다. 그림 5.13은 정격 속도 지점에서 평균 전력의 크기를 -200W에서 -800W로, 그리고 -800W에서 -200W로 변화시켰을 때 시스템의 주요 파형을 측정하여 도시한 것이다. 전력 지령의 증가 혹은 감소 속도는 5000W/s로 설정했다. 시스템이 발전 영역에서 동작할 때 전력 지령의 상승은 전압 수정 방식 적용 시 전동기 전류가 원점으로 수렴하는 영역인 Area II의 확장으로 이어지며, 이 때문에 순간적으로 정확한 인버터 전력의 제어가 이루어지지 않는 구간이 발생한다. 실험 결과에서 전력 부하 상승 시 인버터 전력 제어가 정확하게 수행되지 않는 구간이 발생하는 것


i_g [2A/div]
v_{dc} [100V/div]
i_{qs}^r [4A/div]
i_{ds}^r [4A/div]
그림 5.13 (나)
그림 5.13 (다)
Time : [2s/div]

(가)


i_g [2A/div]
v_{dc} [100V/div]
부하 변동
i_{qs}^r [4A/div]
i_{ds}^r [4A/div]
Time : [20ms/div]

(나)



(다)

그림 5.13 전력 지령 변동 시 제안 제어 방식의 과도 상태 동작
($P_{inv,avg}$ = -200/-800 W, ω_{rm} = 3600 r/min, $v_{dc,min}$ = 100 V)
(가) 전체 동작, (나) 부하 전력 증가 상황, (다) 부하 전력 감소 상황

을 관찰할 수 있다. 전력 부하가 감소하는 구간에서는 Area II의 면적이 줄어들기 때문에 부하가 증가하는 구간에 비해 부하 변동 구간에서 비교적 인버터 전력 제어 성능이 잘 유지되는 것을 확인할 수 있다. 전동기 전류 제어 측면에서는 궤환 전동기 전류 지령 생성부의 작용으로 특정 운전 지점에서 동작하는 전동기 전류 지령 쌍이 정상 상태로 도달하는 데 약간의 시간이 소요된다. 전류 지령 생성부의 이득을 높이면 정상 상태 도달 시간을 줄일 수 있으나, 과도 구간에서 좀 더 심한 인버터 전력 제어 오차로 인해 직류단 전압이나 전

동기 전류가 소자 소손을 방지하기 위한 제한치를 초과하는 현상이 발생할 수 있음을 고려해야 한다.

마지막으로 시스템의 무효 전력 보상 공급 운전 성능 및 운전 영역을 실험을 통해 확인했다. 모의 실험 에서와 유사한 방식으로 $v_{dc,min}$ = 100V일 때 -600W와 0W 두 평균 유효 전력 지점에서 전류 제한 (10A) 내에서 IEEE-519 규정을 만족하면서 출력할 수 있는 평균 무효 전력의 최대치를 확인했다. 측정 결과 -600W 지점에서는 최소 -300VAr에서 최대 300 VAr, 0W 지점에서는 최소 -600 VAr에서 최대 700 VAr까지 공급할 수 있음을 확인했다. 앞에서 계산한 능력 곡선의 경계와 측정 결과를 비교하면, Q > 0 영역에서는 분석과 어느 정도 일치하지만 Q < 0 영역에서 분석 결과보다 약 300VAr 가량 낮은 값을 가지

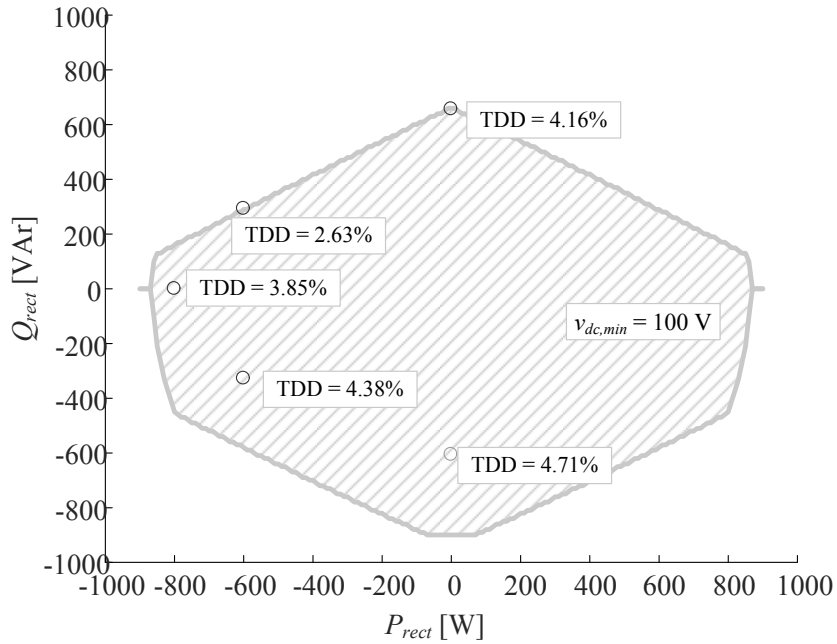


그림 5.14 시스템의 능력곡선과 실험을 통해 얻은 실제 동작 경계점의 비교 ($v_{dc,min}$ = 100 V, ω_{rm} = 3600 r/min)

는 것을 확인할 수 있다. 해당 구간에서 전압 부족 등의 문제로 전력의 출력이 불가능한 것은 아니지만, 해당 지점에서 발생하는 계통 전류 고조파가 IEEE-159의 규제치를 초과하여 해당 구간에서 정상적인 동작을 수행하지 못했다. 이는 기기의 파라미터 변동이나 역기전력 값의 비선형성 등 여러 가지 전압 오차 요소들과 d축 전류의 맥동으로 인해 발생하는 전압 성분 등 그림 4.37의 능력 곡선을 도시할 때 계산상 고려되지 않은 요소들이 많기 때문인 것으로 보인다. 그림 5.14는 그림 4.37의 능력곡선 위에 실제 실험을 통해 확인한 동작 지점과 해당 지점에서의 전 수요 왜곡(TDD) 값을 표시한 것이다. 그림 5.15부터 5.18은 실험으로 측정한 경계 지점에서 주요 변수들의 파형을 도시한 것이다.

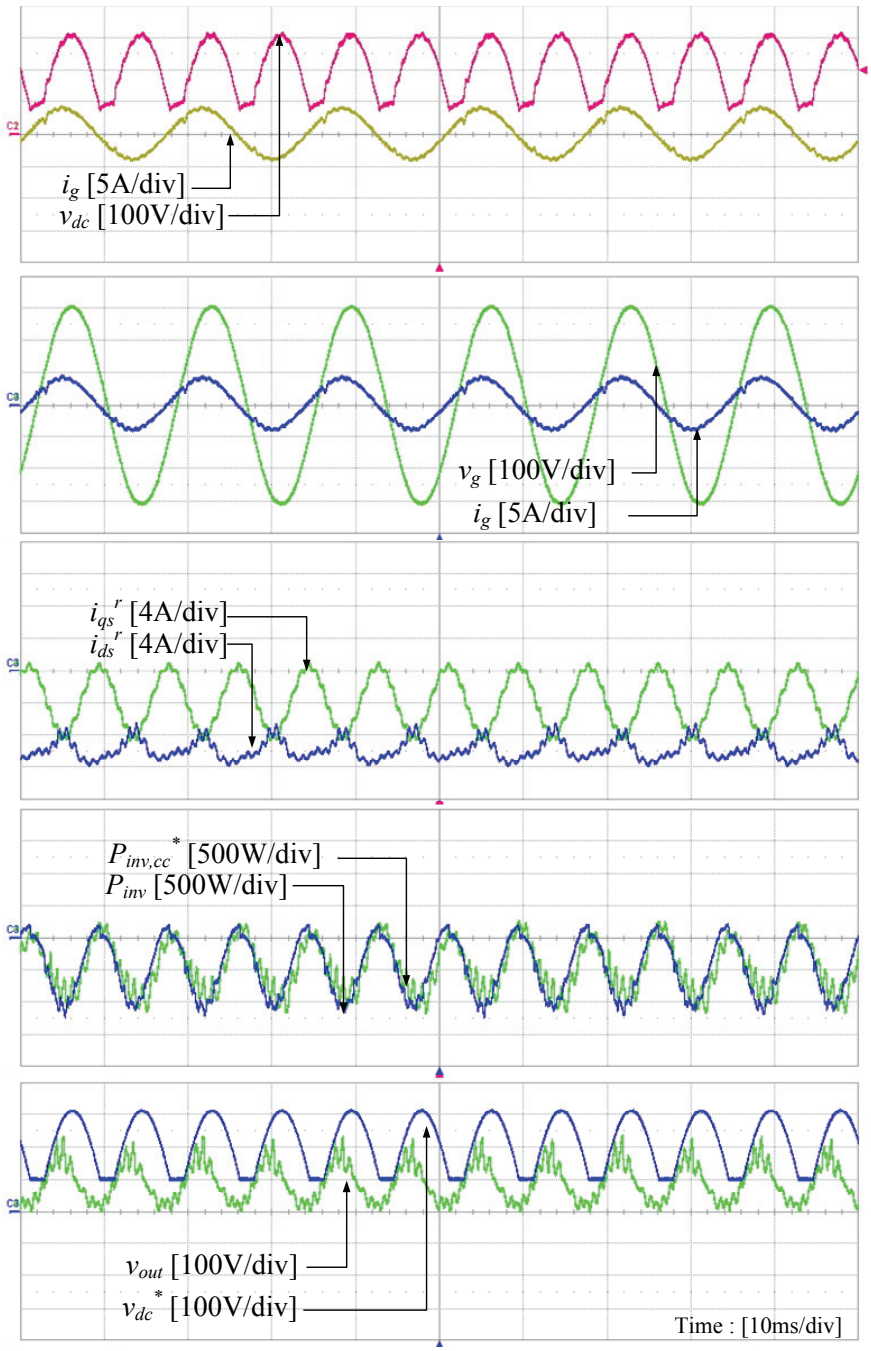


그림 5.15 무효 전력 보상 운전 시 시스템의 주요 변수들의 파형

($P_{inv,avg}$ = -600 W, $Q_{inv,avg}$ = -300 VAr, $v_{dc,min}$ = 100 V)

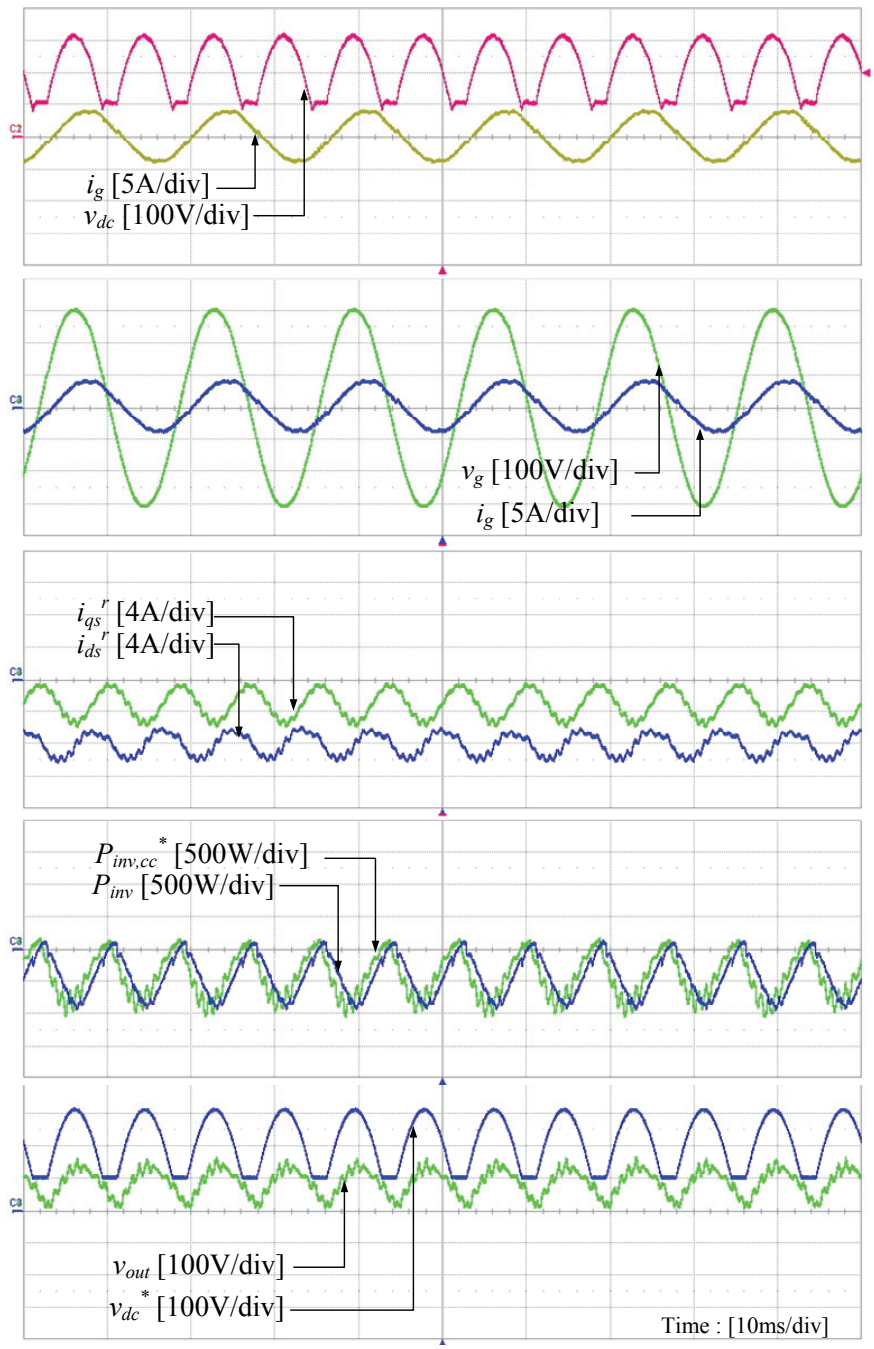


그림 5.16 무효 전력 보상 운전 시 시스템의 주요 변수들의 파형

($P_{inv,avg}$ = -600 W, $Q_{inv,avg}$ = 300 VAr, $v_{dc,min}$ = 100 V)

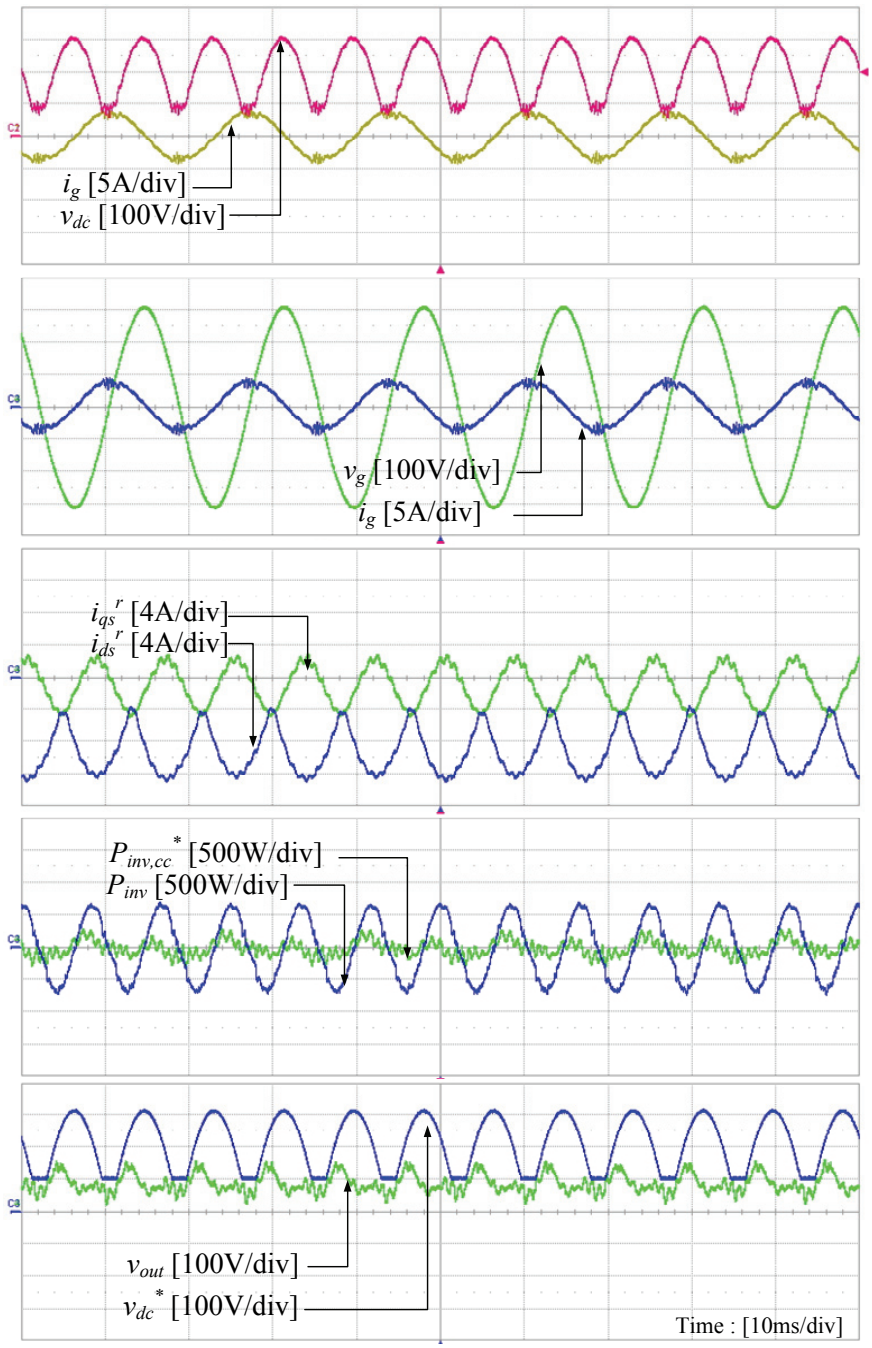


그림 5.17 무효 전력 보상 운전 시 시스템의 주요 변수들의 파형

($P_{inv,avg}$ = 0 W, $Q_{inv,avg}$ = -600 VAr, $v_{dc,min}$ = 100 V)

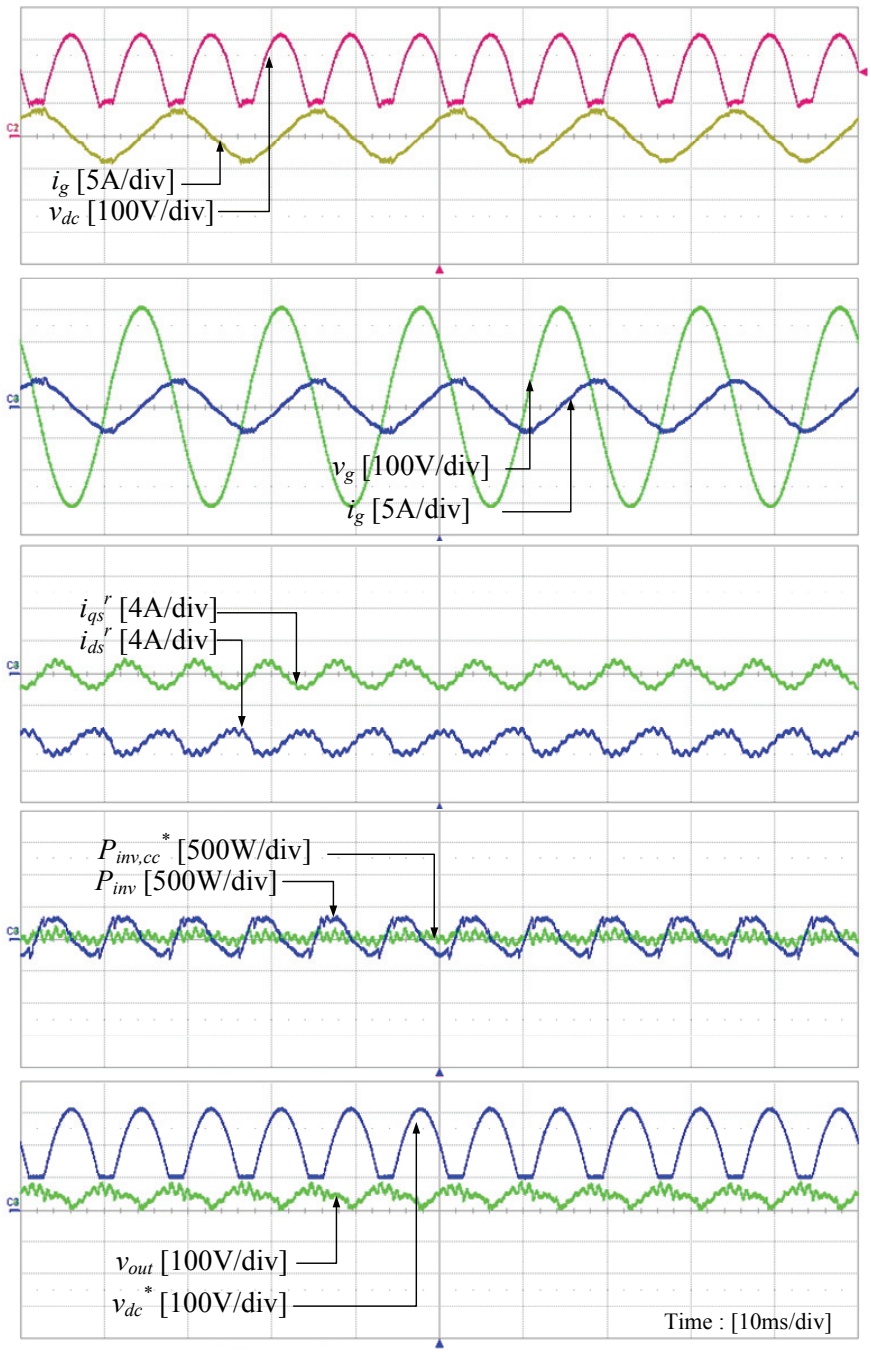


그림 5.18 무효 전력 보상 운전 시 시스템의 주요 변수들의 파형

($P_{inv,avg}$ = 0 W, $Q_{inv,avg}$ = 700 VAr, $v_{dc,min}$ = 100 V)

제 6 장 결론 및 향후 과제

6.1 연구 결과

본 논문에서는 전동기 또는 발전기 제어를 위한 단상 계통 연계 소용량 직류단 캐패시터 시스템의 제어 방식을 제안했다. 소용량 직류단 캐패시터 시스템은 직류단에 사용되는 전해 캐패시터를 제거하여 시스템의 신뢰도를 향상시면서 필터 인덕터 및 캐패시터의 크기를 낮춰 전체 시스템의 경량화 및 가격 감소에 기여할 수 있다. 소용량 직류단 캐패시터 시스템에서는 에너지 저장소의 부재로 인한 시스템의 제어 안정성 관련 문제와 계통 전류 성형 관련 문제가 발생하였고, 기존 연구에서 이 문제를 해결하기 위해 여러 가지 제어 방식이 제안되었다. 이 중 전압 지령의 수정을 통한 방식은 빠르고 정확한 인버터 전력 제어 성능을 보이지만 전류 제어기에 전압 수정분이 외란으로 작용하여 전동기 전류 제어 오차 및 제어 불안정 문제를 일으켰다. 지금까지의 연구에서는 이 제어 불안정 현상에 관한 분석이 정확히 이루어지지 않았으며, 제어 불안정 문제에 대한 적절한 해결 방안도 제시된 바가 없었다.

본 논문에서는 단상 계통 연계 소용량 직류단 캐패시터 시스템의 제어 시 전압 수정 방식의 적용으로 인해 발생하는 전류 제어기의 오차 및 제어 불안정 문제의 원인에 대해 분석하고, 이 불안정성을 개선하여 정확한 계통 전류 성형 성능을 얻을 수 있는 제어 방식을 제안했다. 이와 함께 직류단 전압의 형태에 따른 시스템의 효율, 계통 전류 고조파, 그리고 시스템의 능력 곡선의 경향을 설명했고, 모의 실험 및 실험을 통해 제안된 제어 방식의 유효성을 검

증했다.

본 논문의 연구 결과는 아래와 같이 요약할 수 있다.

1) 전압 지령의 수정을 통한 계통 전류 성형 제어 시 발전 영역에서 발생하는 전동기 전류 제어의 불안정성의 원인에 대해 분석했다. 인버터 전력 오차의 보상을 위한 유효 전압 수정분의 영향으로 발전 영역에서 인버터 출력 전압이 전동기 전류가 원점으로 수렴하는 방향으로 작용하여 이 때문에 전동기 전류가 지령으로 수렴하지 못하는 제어 불안정 현상이 발생하는 것을 발견했다.
2) 위의 전동기 전류 제어 불안정성을 개선하기 위한 새로운 전압 지령 수정 방식을 제안했다. 인버터 전력 제어에 직접적으로 관여하지 않는 무효 전압 수정분의 인가를 통해 원점으로 향하는 유효 전압 성분의 크기를 저감하는 방식을 제안했다.
3) q축 전류가 인버터 전력에 미치는 영향만을 고려한 기존 방식의 한계를 개선하여 d축 전류가 인버터 전력 파형에 미치는 영향을 고려한 인버터 전력의 제어를 위한 전동기 전류 지령 생성 방식을 제안했다. 전동기 전류 지령 생성 방식과 전압 지령 수정 방식을 동시에 사용하여 인버터 전력 지령을 정확히 추종하면서 전류 제어기에 작용하는 외란의 크기를 크게 저감할 수 있다.
4) 낮은 계통 전압 구간에서의 직류단 전압 승압 제어 방식과 이 때 정류기의 동작 방식을 제안했다. 이와 함께 직류단 전압의 승압 제어가 이루어지는 구간에서 직류단 전압의 크기가 시스템의 효율, 계통 전류 고조파, 시스템의 운전 영역에 미치는 영향을 분석했다.

5) 모의 실험 및 실험을 통해 제안된 제어 방식의 유효성을 검증하였다. 제안된 전동기 전류 지령 생성 방식과 전압 지령 수정 방식의 적용을 통해 전동기 전류 제어 능력을 유지하면서 높은 계통 전류 고조파 저감 성능을 얻을 수 있음을 확인했다.

6.2 향후 과제

본 연구의 향후 과제는 아래와 같다.

1) 대상 시스템에는 매입형 영구자석 동기 전동기뿐만 아니라 다른 종류의 전동기 역시 적용될 수 있다. 그러나 본 논문에서는 매입형 영구자석 동기 전동기만을 대상으로 전동기 전류 제어 불안정 현상에 대한 분석 및 불안정 현상의 개선을 위한 지령 수정 방식을 제안하고 있다. 시스템에 표면 부착형 영구자석 동기 전동기, 자기 저항 동기전동기 등 다른 형태의 동기 전동기나 유도 전동기가 적용될 경우 전류 제어 불안정 현상에 대한 분석과 개선 방식에 대한 추가적인 연구가 필요하다.
2) 대상 시스템은 소용량 발전기 제어 시스템에 적용될 수 있으며, 발전기 제어 시스템은 왜곡된 계통 전압 상황에서도 안정적으로 동작할 필요가 있다. 그러나 본 논문에서의 연구는 계통 전압이 정현파 형태로 유지됨을 가정하고 이를 바탕으로 계통 전류 파형을 성형하는 방식으로, 계통 전압이 왜곡되는 상황에 대한 고려가 이루어지지 않았다. 따라서 향후 연구에 있어 이와 같은 상황에 대한 고려가 필요하다고 여겨진다.

3) 단상 계통 연계 소용량 직류단 캐패시터 시스템은 계통 2배 주파수의 전력 맥동 특성 때문에 부하 측에서 큰 손실이 발생하는 단점을 가지고 있다. 기존 연구 중 추가적인 회로의 적용을 통해 부하 측으로 전달되는 맥동을 경감하여 부하 측의 효율을 개선하는 방식들이 많이 시도되었는데, 양방향 시스템에서의 제어 방식에 관해서는 연구가 진행된 바가 없다. 향후 연구에서는 소용량 직류단 캐패시터 시스템에 적용할 전력 맥동 경감을 위한 추가적인 회로의 설계 방식 및 추가 회로가 적용되었을 때의 시스템의 제어 방식에 대한 연구가 진행될 필요가 있다.

참고 문헌

[1] V. K. Khanna, *Insulated gate bipolar transistor IGBT theory and design*: John Wiley & Sons, 2004.

[2] R. Ott, M. Bäßler, R. Tschirbs, and D. Siepe, "New superior assembly technologies for modules with highest power densities," *PCIM 2010,* 2010.

[3] K. Shenai, M. Dudley, and R. F. Davis, "Current status and emerging trends in wide bandgap (WBG) semiconductor power switching devices," *ECS Journal of Solid State Science and Technology,* vol. 2, pp. N3055-N3063, 2013.

[4] B. K. Bose, "Adjustable speed AC drives—A technology status review," *Proceedings of the IEEE,* vol. 70, pp. 116-135, 1982.

[5] B. K. Bose, "Power electronics-an emerging technology," *IEEE Transactions on Industrial electronics,* vol. 36, pp. 403-412, 1989.

[6] R. Cisneros, F. Mancilla-David, and R. Ortega, "Passivity-Based Control of a Grid-Connected Small-Scale Windmill With Limited Control Authority," *IEEE Journal of Emerging and Selected Topics in Power Electronics,* vol. 1, pp. 247-259, 2013.

[7] K. G. Georgakas, P. N. Vovos, and N. A. Vovos, "Harmonic Reduction Method for a Single-Phase DC–AC Converter Without an Output Filter," *IEEE Transactions on Power Electronics,* vol. 29, pp. 4624-4632, 2014.

[8] H. Wang, C. Nayar, J. Su, and M. Ding, "Control and Interfacing of a Grid-Connected Small-Scale Wind Turbine Generator," *IEEE Transactions on Energy Conversion,* vol. 26, pp. 428-434, 2011.

[9] X. Liu, A. J. Forsyth, and A. M. Cross, "Negative Input-Resistance Compensator for a Constant Power Load," *IEEE Transactions on Industrial Electronics,* vol. 54, pp. 3188-3196, 2007.

[10] H. Mosskull, J. Galic, and B. Wahlberg, "Stabilization of Induction Motor Drives With Poorly Damped Input Filters," *IEEE Transactions on Industrial Electronics,* vol. 54, pp. 2724-2734, 2007.

[11] M. Hinkkanen and J. Luomi, "Induction Motor Drives Equipped With Diode Rectifier and Small DC-Link Capacitance," *IEEE Transactions on Industrial Electronics,* vol. 55, pp. 312-320, 2008.

[12] A. B. Awan, S. Pierfederici, B. Nahid-Mobarakeh, and F. Meibody-Tabar, "Active stabilization of a poorly damped input filter supplying a constant power load," in *2009 IEEE Energy Conversion Congress and Exposition*, 2009, pp. 2991-2997.

[13] 이욱진, "소용량 직류단 캐패시터를 가지는 전동기 구동용 인버터의 직류단 전압 안정화에 관한 연구," 박사학위논문, 서울대학교, 2009.

[14] P. Magne, B. Nahid-Mobarakeh, and S. Pierfederici, "DC-Link Voltage Large Signal Stabilization and Transient Control Using a Virtual Capacitor," in *2010 IEEE Industry Applications Society Annual Meeting*, 2010, pp. 1-8.

[15] A. Yoo, S.-K. Sul, H. Kim, and K.-S. Kim, "Flux-Weakening Strategy of an Induction Machine Driven by an Electrolytic-Capacitor-Less Inverter," *Industry Applications, IEEE Transactions on,* vol. 47, pp. 1328-1336, 2011.

[16] Y. A. R. I. Mohamed, A. A. A. Radwan, and T. K. Lee, "Decoupled Reference-Voltage-Based Active DC-Link Stabilization for PMSM Drives With Tight-Speed Regulation," *IEEE Transactions on Industrial Electronics,* vol. 59, pp. 4523-4536, 2012.

[17] R. Maheshwari, S. Munk-Nielsen, and K. Lu, "An Active Damping Technique for Small DC-Link Capacitor Based Drive System," *IEEE Transactions on Industrial Informatics,* vol. 9, pp. 848-858, 2013.

[18] W.-J. Lee and S.-K. Sul, "DC-Link Voltage Stabilization for Reduced DC-Link Capacitor Inverter," *Industry Applications, IEEE Transactions on,* vol. 50, pp. 404-414, 2014.

[19] H. Mosskull, "Optimal DC-Link Stabilization Design," *IEEE Transactions on Industrial Electronics,* vol. 62, pp. 5031-5044, 2015.

[20] D. Wang, K. Lu, P. O. Rasmussen, L. Mathe, and Y. Feng, "Analysis of voltage modulation based active damping techniques for small DC-link drive system," in *2015 IEEE Energy Conversion Congress and Exposition (ECCE)*, 2015, pp. 2927-2934.

[21] O. Garcia, M. D. Martinez-Avial, J. A. Cobos, J. Uceda, J. Gonzalez, and J. A. Navas, "Harmonic reducer converter," *Industrial Electronics, IEEE Transactions on,* vol. 50, pp. 322-327, 2003.

[22] Y. Ohnuma and J. I. Itoh, "Control strategy for a three-phase to single-phase power converter using an active buffer with a small capacitor," in *Power Electronics and Motion Control Conference, 2009. IPEMC '09. IEEE 6th International*, 2009, pp. 1030-1035.

[23] F. Schimpf and L. Norum, "Effective use of film capacitors in single-phase PV-inverters by active power decoupling," in *IECON 2010 - 36th Annual Conference on IEEE Industrial Electronics Society*, 2010, pp. 2784-2789.

[24] W. Ruxi, F. Wang, D. Boroyevich, R. Burgos, L. Rixin, N. Puqi*, et al.*, "A High Power Density Single-Phase PWM Rectifier With Active Ripple Energy Storage," *Power Electronics, IEEE Transactions on,* vol. 26, pp. 1430-1443, 2011.

[25] L. Hongbo, Z. Kai, Z. Hui, F. Shengfang, and X. Jian, "Active Power Decoupling for High-Power Single-Phase PWM Rectifiers," *Power Electronics, IEEE Transactions on,* vol. 28, pp. 1308-1319, 2013.

[26] Y.-s. Noh, M.-n. Kim, J.-g. Kim, C.-Y. Won, and Y.-C. Jung, "Analysis and design of decoupling capacitor for single phase flyback-inverter with active power decoupling circuit," in *Industrial Electronics (ISIE), 2013 IEEE International Symposium on*, 2013, pp. 1-6.

[27] H. Shin, Y. H. Chae, Y. Son, and J. I. Ha, "Single-Phase Grid-Connected Motor Drive System With DC-Link Shunt Compensator and Small DC-Link Capacitor," *IEEE Transactions on Power Electronics,* vol. 32, pp. 1268-1278, 2017.

[28] H. Ertl and J. W. Kolar, "A constant output current three-phase diode bridge rectifier employing a novel "Electronic Smoothing Inductor"," *Industrial Electronics, IEEE Transactions on,* vol. 52, pp. 454-461, 2005.
[29] A. M. Rahimi and A. Emadi, "Active Damping in DC/DC Power Electronic Converters: A Novel Method to Overcome the Problems of Constant Power Loads," *Industrial Electronics, IEEE Transactions on,* vol. 56, pp. 1428-1439, 2009.
[30] H. Yoo and S. K. Sul, "A Novel Approach to Reduce Line Harmonic Current for a Three-phase Diode Rectifier-fed Electrolytic Capacitor-less Inverter," in *2009 Twenty-Fourth Annual IEEE Applied Power Electronics Conference and Exposition*, 2009, pp. 1897-1903.
[31] 유현재, "소용량 직류단 캐패시터를 가지는 3상 정류 시스템의 입력 전류 고조파 저감에 관한 연구," 박사학위논문, 서울대학교, 2009.
[32] X. Du, L. Zhou, H. Lu, and H. M. Tai, "DC Link Active Power Filter for Three-Phase Diode Rectifier," *IEEE Transactions on Industrial Electronics,* vol. 59, pp. 1430-1442, 2012.
[33] P. Magne, D. Marx, B. Nahid-Mobarakeh, and S. Pierfederici, "Large-Signal Stabilization of a DC-Link Supplying a Constant Power Load Using a Virtual Capacitor: Impact on the Domain of Attraction," *Industry Applications, IEEE Transactions on,* vol. 48, pp. 878-887, 2012.
[34] H. Shin, Y. Son, and J. I. Ha, "Grid Current Shaping Method with DC-Link Shunt Compensator for Three-Phase Diode Rectifier-Fed Motor Drive System," *IEEE Transactions on Power Electronics,* vol. 32, pp. 1279-1288, 2017.
[35] 신호준, "소용량 수동 소자와 직류단 보조 에너지 저장 회로를 가지는 교류 전동기 구동 시스템에 관한 연구," 박사학위논문, 서울대학교, 2015.
[36] I. Takahashi and H. Haga, "Power factor improvement of single-phase diode rectifier by fast field-weakening of inverter driven IPM motor," in *Power Electronics and Drive Systems, 2001. Proceedings., 2001 4th IEEE International Conference on*, 2001, pp. 241-246 vol.1.
[37] H. Haga, I. Takahashi, and K. Ohishi, "Direct torque IPM motor control method to obtain unity power factor using a single-phase diode rectifier," in *Electric Machines and Drives Conference, 2003. IEMDC'03. IEEE International*, 2003, pp. 1078-1083 vol.2.
[38] H. Lamsahel and P. Mutschler, "Permanent magnet drives with reduced dc-link capacitor for home appliances," in *Industrial Electronics, 2009. IECON '09. 35th Annual Conference of IEEE*, 2009, pp. 725-730.
[39] H. Takahashi, R. Hisamichi, and H. Haga, "High power factor control for current-source type single-phase to three-phase matrix converter," in *Energy Conversion Congress and Exposition, 2009. ECCE 2009. IEEE*, 2009, pp. 3071-3076.
[40] H. Utsugi, K. Ohishi, and H. Haga, "Reduction in current harmonics of electrolytic capacitor-less diode rectifier using inverter-controlled IPM motor," in

IECON 2012 - 38th Annual Conference on IEEE Industrial Electronics Society, 2012, pp. 6206-6211.

[41] T. Hiraide, K. Abe, K. Ohishi, and H. Haga, "Current harmonics reduction method of electrolytic capacitor-less diode rectifier using inverter-controlled IPM motor," in *IECON 2013 - 39th Annual Conference of the IEEE Industrial Electronics Society*, 2013, pp. 2697-2702.

[42] K. Inazuma, H. Utsugi, K. Ohishi, and H. Haga, "High-Power-Factor Single-Phase Diode Rectifier Driven by Repetitively Controlled IPM Motor," *Industrial Electronics, IEEE Transactions on,* vol. 60, pp. 4427-4437, 2013.

[43] S.-W. Kang, S.-I. Kim, R.-Y. Kim, and D.-S. Hyun, "High power factor control of an inverter-controlled synchronous motor drive system with small DC-link capacitor," in *IECON 2013 - 39th Annual Conference of the IEEE Industrial Electronics Society*, 2013, pp. 7769-7774.

[44] H.-S. Jung, S.-J. Chee, S.-K. Sul, Y.-J. Park, H.-S. Park, and W.-K. Kim, "Control of Three-Phase Inverter for AC Motor Drive With Small DC-Link Capacitor Fed by Single-Phase AC Source," *Industry Applications, IEEE Transactions on,* vol. 50, pp. 1074-1081, 2014.

[45] D. Anton, K. N. Su, and K. Y. Kwan, "Future Drives of Home Appliances: Elimination of the Electrolytic DC-Link Capacitor in Electrical Drives for Home Appliances," *IEEE Industrial Electronics Magazine,* vol. 9, pp. 10-18, 2015.

[46] H. Luo, K. Chen, G. Wu, and Q. Yin, "Sensorless vector control of IPMSM drive system with small DC-link capacitor," in *2015 IEEE 10th Conference on Industrial Electronics and Applications (ICIEA)*, 2015, pp. 1980-1985.

[47] G. Wang, N. Zhao, J. Qi, C. Li, and D. Xu, "High power factor control of IPMSM drive system without electrolytic capacitor," in *2016 IEEE 8th International Power Electronics and Motion Control Conference (IPEMC-ECCE Asia)*, 2016, pp. 379-383.

[48] K. Abe, K. Ohishi, and H. Haga, "Realization of IPMSM drive systems without both an electrolytic capacitor and an line inductor," in *IECON 2014 - 40th Annual Conference of the IEEE Industrial Electronics Society*, 2014, pp. 819-824.

[49] K. Abe, K. Ohishi, and H. Haga, "Fine current harmonics suppression control for the input current of electrolytic capacitor-less inverter for IPMSM," in *IECON 2015 - 41st Annual Conference of the IEEE Industrial Electronics Society*, 2015, pp. 000777-000782.

[50] W. J. Lee, Y. Son, and J. I. Ha, "Single-Phase Active Power Filtering Method Using Diode-Rectifier-Fed Motor Drive," *IEEE Transactions on Industry Applications,* vol. 51, pp. 2227-2236, 2015.

[51] Y. Son and J. I. Ha, "Direct Power Control of a Three-Phase Inverter for Grid Input Current Shaping of a Single-Phase Diode Rectifier With a Small DC-Link Capacitor," *IEEE Transactions on Power Electronics,* vol. 30, pp. 3794-3803, 2015.

[52] K. Abe, H. Haga, K. Ohishi, and Y. Yokokura, "Fine Current Harmonics Reduction Method for Electrolytic Capacitor-Less and Inductor-Less Inverter

Based on Motor Torque Control and Fast Voltage Feedforward Control for IPMSM," *IEEE Transactions on Industrial Electronics,* vol. PP, pp. 1-1, 2016.
[53] Y. Son and J. I. Ha, "Discontinuous Grid Current Control of Motor Drive System With Single-Phase Diode Rectifier and Small DC-Link Capacitor," *IEEE Transactions on Power Electronics,* vol. 32, pp. 1324-1334, 2017.
[54] 채영호, "소용량 직류단 캐패시터를 갖는 단상 계통 연계형 교류 발전기 시스템에 관한 연구," 석사학위논문, 서울대학교, 2016.
[55] "IEEE Recommended Practices and Requirements for Harmonic Control in Electrical Power Systems," *IEEE Std 519-1992,* pp. 1-112, 1993.
[56] "IEEE Standard for Interconnecting Distributed Resources with Electric Power Systems," *IEEE Std 1547-2003,* pp. 1-28, 2003.
[57] "Limits for harmonics current emissions (equipment input current < 16A per phase)," in *IEC61000-3-2 Limits*, ed, 2005.
[58] "IEEE Recommended Practice and Requirements for Harmonic Control in Electric Power Systems," *IEEE Std 519-2014 (Revision of IEEE Std 519-1992),* pp. 1-29, 2014.
[59] R. Teodorescu and M. Liserre, *Grid converters for photovoltaic and wind power systems* vol. 29: John Wiley & Sons, 2011.
[60] D. Zhou, F. Blaabjerg, T. Franke, M. Tonnes, and M. Lau, "Reduced Cost of Reactive Power in Doubly Fed Induction Generator Wind Turbine System With Optimized Grid Filter," *IEEE Transactions on Power Electronics,* vol. 30, pp. 5581-5590, 2015.
[61] W. Chen and S. Y. R. Hui, "Elimination of an Electrolytic Capacitor in AC/DC Light-Emitting Diode (LED) Driver With High Input Power Factor and Constant Output Current," *IEEE Transactions on Power Electronics,* vol. 27, pp. 1598-1607, 2012.
[62] *Aluminum Electrolytic Capacitor Application Guide*.
[63] U. Military, "Reliability prediction of electronic equipment," MIL-HDBK-217F Notice 11992.
[64] A. Lahyani, P. Venet, G. Grellet, and P. J. Viverge, "Failure prediction of electrolytic capacitors during operation of a switchmode power supply," *IEEE Transactions on Power Electronics,* vol. 13, pp. 1199-1207, 1998.
[65] P. T. Krein, R. S. Balog, and M. Mirjafari, "Minimum Energy and Capacitance Requirements for Single-Phase Inverters and Rectifiers Using a Ripple Port," *IEEE Transactions on Power Electronics,* vol. 27, pp. 4690-4698, 2012.
[66] F. F. Edwin, W. Xiao, and V. Khadkikar, "Dynamic Modeling and Control of Interleaved Flyback Module-Integrated Converter for PV Power Applications," *IEEE Transactions on Industrial Electronics,* vol. 61, pp. 1377-1388, 2014.
[67] Z. Zhao, J. S. Lai, and Y. Cho, "Dual-Mode Double-Carrier-Based Sinusoidal Pulse Width Modulation Inverter With Adaptive Smooth Transition Control Between Modes," *IEEE Transactions on Industrial Electronics,* vol. 60, pp. 2094-2103, 2013.

[68] H. Hu, S. Harb, N. Kutkut, I. Batarseh, and Z. J. Shen, "A Review of Power Decoupling Techniques for Microinverters With Three Different Decoupling Capacitor Locations in PV Systems," *IEEE Transactions on Power Electronics,* vol. 28, pp. 2711-2726, 2013.
[69] S.-K. Sul, *Control of electric machine drive systems* vol. 88: John Wiley & Sons, 2011.

부 록

A.1 계통 전류 고조파 관련 규정

계통에 연결되는 전력 변환 시스템은 계통의 품질 및 안정성 유지를 위해 반드시 계통 전류 고조파 관련 규정을 만족해야 한다. 이와 관련된 대표적인 규정은 전동기 구동 시스템의 경우 IEC 61000-3-2 [57], 발전기 시스템의 경우 IEEE-519 [55, 58]가 있다.

IEC 61000-3-2 규정은 220V 이상의 전압을 가지는 계통에 연결되어 16A 이하의 계통 전류를 가지는 장비에 적용되는 규정이다. 규정의 대상이 되는 장비들은 아래와 같이 4가지 클래스로 분류된다 [57].

1) Class A
   - Balanced three-phase equipment
   - Household appliances, excluding equipment identified by Class D
   - Tools excluding portable tools
   - Audio equipment
   - Everything else that is not classified as Classes B, C, and D
2) Class B
   - Portable tools
   - Arc welding equipment which is not professional equipment
3) Class C
   - Lighting equipment
4) Class D
   - Personal computers and personal computer monitors

- Television receivers

여기에서 Class D에 속하는 장비의 출력 전력은 75W 이상 600W 미만의 범위 내에 있어야 한다고 명시되어 있다. IEC61000-3-2 규정은 위의 분류를 바탕으로 계통 주파수의 40차까지의 고조파의 크기를 규제한다. 표 A.1은 각 클래스 별 구체적인 고조파 성분의 규제치를 나타낸다.

표 A.1 IEC61000-3-2 규정에 명시된 계통 전류 고조파 규제치 표

고조파 [n차]	Class A [A]	Class B [A]	Class C [% of fund.]	Class D [mA/W]
홀수 고조파 성분				
3	2.30	3.45	30 λ	3.4
5	1.14	1.71	10	1.9
7	0.77	1.155	7	1.0
9	0.40	0.60	5	0.5
11	0.33	0.495	3	0.35
13	0.21	0.315	3	3.85/13
$15 \leq n \leq 39$	0.15 x 15/n	0.225 x 15/n	3	3.85/n
짝수 고조파 성분				
2	1.08	1.62	2	-
4	0.43	0.645	-	-
6	0.30	0.45	-	-

8≤ n ≤40	0.23 x 8/n	0.345 x 8/n	-	-

IEEE-519 규정에는 발전기, 전동기 구동 시스템을 포함해 계통에 연결되는 모든 전력 변환 회로의 계통 전압 및 전류의 고조파 규제치에 관련된 내용이 명시되어 있다. 표 A.2는 계통 전압의 크기에 따른 전압 고조파에 대한 규정을 나타낸다. IEEE-519 규정에서는 계통 전압의 전 고조파 왜율(Total Harmonic Distortion, THD) 및 각 고조파 성분 비율의 크기를 규제하고 있다. 표 A.3은 69 kV 이하 정격 전압 조건에서 연결된 시스템의 계통 전류 고조파에 대한 규정을 나타낸다. 계통 전류 고조파의 규제는 최대 수요 부하 전류(Maximum demand current, I_L)를 기준으로 각 고조파 성분 비율의 크기 및 전 수요 왜율(Total Demand Distortion, TDD)의 크기를 규제하고 있다. 표에서 최대 수요 부하 전류 I_L은 전체 시스템의 설비 용량을 기준으로 한 정격 전류의 기본파 성분의 크기를 의미하며, 이전 12개월 간의 평균 수요 전류를 바탕으로 결정한다고 명시되어 있다 [55]. 분산 전원을 대상으로 한 계통 전류 고조파 규정이 명시되어 있는 IEEE-1547 규정에서는 I_L의 값을 평균 수요 전류와 분산 전원의 정격 전류 중 우세한 값으로 정의하고 있다 [56]. 규정에서 사용하고 있는 THD 및 TDD는 아래 식과 같이 정의된다.

$$THD = \frac{\sqrt{I_2^2 + I_3^2 + I_4^2 + I_5^2 \cdots}}{I_1} \times 100 \ (\%) \qquad \text{(A.1)}$$

$$TDD = \frac{\sqrt{I_2^2 + I_3^2 + I_4^2 + I_5^2 \cdots}}{I_L} \times 100 \ (\%) \qquad \text{(A.2)}$$

여기에서 I_L의 값을 분산 전원의 정격 전류를 기준으로 정의할 경우 TDD는 THD와 같은 의미로 사용될 수 있다.

표 A.2 IEEE-519 규정에 명시된 계통 전압 고조파 규제치

버스 전압 (kV)	개별 고조파 왜율(%)	전 고조파 왜율(%)
V≤1	5.0	8.0
1<V≤69	3.0	5.0
69<V≤161	1.5	2.5
161<V	1.0	1.5

표 A.3 IEEE-519 규정에 명시된 계통 전류 고조파 규제치

최대 수요 부하 전류(I_L)에 대한 개별 고조파 왜율 (%)						
홀수 고조파 성분 (h: 고조파 차수)						
I_{sc}/I_L	h <11	11≤h<17	17≤h<23	23≤h<35	35≤h≤50	TDD
<20*	4.0	2.0	1.5	0.6	0.3	5.0
20<50	7.0	3.5	2.5	1.0	0.5	8.0
50<100	10.0	4.5	4.0	1.5	0.7	12.0
100<1000	12.0	5.5	5.0	2.0	1.0	15.0
>1000	15.0	7.0	6.0	2.5	1.4	20.0
짝수 고조파 성분 = 홀수 고조파 성분의 25%						

*모든 발전 시스템에 적용되는 고조파 규정 (All power generation equipment is limited to these values of current distortion, regardless of actual I_{sc}/I_L)

I_{sc}: PCC단 최대 단락 전류 (Maximum short-circuit current at PCC)

I_L: 최대 수요 부하 전류의 기본파 전류
(Maximum demand load current (fundamental frequency component) at PCC

ABSTRACT

In power conversion system, large passive components are required as the energy buffer and grid current harmonics filter. The electrolytic capacitor is widely used in the DC-link, due to its high capacitance per volume. However, because of its physical characteristic, the electrolytic capacitor has high failure rate and severely lowers the reliability of the entire system. Also, large DC-link capacitor makes the grid current peaky, and large inductive filter is needed at the grid side to reduce the current harmonics. To solve these problems, small DC-link capacitor system which replaces the electrolytic capacitor to film or ceramic ones is proposed.

In this dissertation, the control method for the small DC-link capacitor systems which is connected to the single-phase grid is proposed. Proposed control method includes the grid current shaping method for reducing the harmonics, and the system stabilization method. Proposed control method achieves the quasi-sinusoidal grid current and the system stability with the inverter power control, which is using that the rectifier side power is almost same as the inverter power due to small DC-link capacitance of the system. The implementation of the proposed controller is composed of the motor current reference generation and the output voltage reference modification. The motor current control failure phenomenon in generation area with output voltage reference modification is analyzed, using the characteristic of the active voltage components of inverter, and the reactive voltage reference modification method to weaken the instability of the motor current controller with voltage modification. In addition, the effect of the limitation of minimum DC-link voltage on the system is analyzed, and the guidelines for selecting the minimum DC-link voltage value is proposed.

By applying the proposed method, the system can meet the grid current harmonics

regulation, such as IEC61000-3-2 or IEEE-519, without large inductive filter, and the instability in the motor current controller can be prevented. The performance of the proposed method is verified by the simulation and the experimental result.

Key Words: Single-phase grid connected power conversion circuit, electric machine control system, small DC-link capacitor, grid current shaping, system stabilization

Student Number: 2013-30240