



저작자표시-비영리-변경금지 2.0 대한민국

이용자는 아래의 조건을 따르는 경우에 한하여 자유롭게

- 이 저작물을 복제, 배포, 전송, 전시, 공연 및 방송할 수 있습니다.

다음과 같은 조건을 따라야 합니다:



저작자표시. 귀하는 원 저작자를 표시하여야 합니다.



비영리. 귀하는 이 저작물을 영리 목적으로 이용할 수 없습니다.



변경금지. 귀하는 이 저작물을 개작, 변형 또는 가공할 수 없습니다.

- 귀하는, 이 저작물의 재이용이나 배포의 경우, 이 저작물에 적용된 이용허락조건을 명확하게 나타내어야 합니다.
- 저작권자로부터 별도의 허가를 받으면 이러한 조건들은 적용되지 않습니다.

저작권법에 따른 이용자의 권리와 책임은 위의 내용에 의하여 영향을 받지 않습니다.

이것은 [이용허락규약\(Legal Code\)](#)을 이해하기 쉽게 요약한 것입니다.

[Disclaimer](#)



공학전문석사 학위 연구보고서

반도체 TSV 채움공정을 위한
PEG600 계열 단일첨가제의
전기화학적 거동 고찰

2022년 2월

서울대학교 공학전문대학원

응용공학과 응용공학전공

김 영 건

반도체 TSV 채움공정을 위한
PEG600 계열 단일첨가제의
전기화학적 거동 고찰

지도 교수 김 재 정

이 프로젝트 연구보고서를 공학전문석사 학위
연구보고서로 제출함
2021년 11월

서울대학교 공학전문대학원
응용공학과 응용공학전공
김 영 건

김영건의 공학전문석사 학위 연구보고서를 인준함
2021년 11월

위 원장 황 철 성 (인)

위 원 김 재 정 (인)

위 원 한 훈 (인)

초 록

집적회로에서의 구리 배선은 알루미늄 배선의 느린 신호/전력 전달을 해결하기 위해 1997년에 도입되었으며 이제는 메모리 공정 미세화의 한계 극복을 시도하기 위한 핵심 기술로 자리잡았다. 메모리 공정의 한계 극복과 함께 반도체 차세대 패키징의 수요가 증가함에 따라 칩과 칩 또는 칩과 실리콘 인터포저(interposer) 사이를 연결하는 TSV(through-silicon via) 기술이 주목받고 있다. 구리 배선 공정은 전해 도금 기술을 이용하여 결함 없는 TSV 배선 형성을 위해 초등각(superconformal) 전착, 또는 바닥 차오름(bottom-up) 채움이 필요하며 이때 첨가제가 중요한 역할을 한다. 억제제와 가속제로는 다양한 화합물들이 연구되어 왔으며 상용 첨가제가 존재하는 반면 TSV 채움 공정의 시간 단축 및 결함 제거에 필수적으로 사용되는 평탄제의 경우 그 연구가 아직 부진한 상황이다. 본 연구에서는 우수한 합성 유기 평탄제 개발 과정에서 확인된 PEG600 계열의 OA600 을 이용하여 단일 첨가제 시스템에서 TSV 채움을 성공시키고 이를 설명하기 위한 전기화학 분석들을 시행하였다. 선형 주사 전압-전류 분석은 OA600이 강한 구리 도금 억제와 교반 의존 흡착을 보인다는 사실을 보여주었다. 또한 순환 전압-전류 분석을 통해 OA600의 재흡착 경향이 교반 환경에서는 뛰어나지만 전해질의 흐름이 없는 경우에는 재흡착이 잘 일어나지 않음이

확인되었다. 전압 강하 보정을 거칠 경우 OA600 의 선형 주사 전압-전류 분석 결과는 S 자 형태의 NDR(negative differential resistance) 개형을 보여주었으며 이는 TSV 채움이 진행되는 전류 밀도 영역에서의 강한 평탄 능력을 입증한다. 다양한 농도 및 교반 조건 하에서의 분석은 TSV 채움 과정에서도 OA600 으로 인해 바닥 차오름이 유도됨을 증명하며 결과적으로 교반이 강한 TSV 개구부에서의 강한 억제 작용 및 빠른 재흡착과 교반이 약한 TSV 바닥에서의 적은 흡착량 및 느린 재흡착으로 인해 OA600 이 TSV 의 바닥 차오름을 유도한다는 것을 설명할 수 있다.

주요어: 합성 평탄제, TSV 채움 기작, 단일 첨가제 시스템, 구리 전해 도금

학번: 2017-25357

목 차

초록.....	i
List of Tables.....	v
제 1 장. 서론.....	1
1.1. Cu interconnect 최신 동향.....	1
1.2. 메모리 공정 미세화의 한계 극복 시도.....	3
1.3. 반도체 차세대 패키징 수요 증가.....	5
1.4. TSV 채움을 위한 첨가제.....	7
1.5. 단일 첨가제 적용을 위한 합성 첨가제 개발 경향.....	11
1.6. 연구 목표.....	14
제 2 장. 실험.....	19
2.1. 구리 전해 도금 시스템.....	19
2.2. 구리 전해 도금 시스템에서의 전기화학 분석.....	21
2.3. 구리 전해 도금을 이용한 TSV 채움.....	22

제 3 장. 결과 및 토론.....	24
3.1. 첨가제에 따른 TSV 채움 성능 차이.....	24
3.2. 합성 첨가제의 전기화학적 거동 분석.....	27
3.2.1. 선형전위주사법을 이용한 첨가제의 억제 작용 분석.....	27
3.2.2. 전극 회전속도에 따른 첨가제의 억제 작용 분석.....	30
3.2.3. 순환전류전압법을 이용한 첨가제 재흡착 거동 분석.....	32
3.2.4. iR 보정을 통한 첨가제의 평탄제로서의 적절성 분석.....	34
3.2.5. 합성 첨가제 농도에 따른 전기화학적 거동 분석.....	36
3.3. 합성 첨가제의 TSV 채움 기작.....	38
제 4장. 결론.....	45
참고문헌.....	47
Abstract.....	51

List of Figures

Figure 1.1.	Average tech node of major DRAM manufacture. DRAMeXchange.....	15
Figure 1.2.	3D-TSV DRAM feature. SK Hynix.....	16
Figure 1.3.	CoWoS(Chip on Wafer on Substrate). TSMC.....	17
Figure 1.4.	FEVEROS Product & Technology. Intel.....	18
Figure 3.1.	Cross-sectional images of (a) empty TSV and electrochemically filled Cu TSV with (b) PEG1000, (c) Br ⁻ with PEG1000, and (d) OA600.....	26
Figure 3.2.	LSV analysis for VMS, PEG1000, Br ⁻ with PEG1000, and OA600 in Cu electrodeposition system at (a) 0 rpm and (b) 1000 rpm of the rotating speed of Cu electrode.....	39
Figure 3.3.	LSV analysis at 0 rpm and 1000 rpm of the rotating speed of Cu electrode for (a) VMS, (b) PEG1000, (c) Br ⁻ with PEG1000, and (d) OA600.....	40
Figure 3.4.	CV analysis for PEG1000, Br ⁻ with PEG1000, and OA600 at (a) 0 rpm and (b) 1000 rpm of the rotating speed of Cu electrode.....	41
Figure 3.5.	Post-experimental iR-compensated LSV at 0 rpm and 1000 rpm of the rotating speed of Cu electrode for (a) PEG1000, (b) Br ⁻ with PEG1000, and (c) OA600.....	42
Figure 3.6.	LSV with various concentrations of OA600 at (a) 0 rpm, (b) 300 rpm, and (c) 1000 rpm of the rotating speed of Cu electrode.....	43
Figure 3.7.	(a) Time profile of TSV filling in Cu electrodeposition system with OA600 and (b) schematic diagram of TSV filling mechanism with the behavior of the additive.....	44

제 1 장

서 론

1.1. Cu interconnection 최신 동향

집적회로에서의 구리 배선은 1997년 IBM에 의해 개발된 이후 현재까지 반도체 칩 배선의 핵심으로 사용되고 있다^{1,2}. 구리는 기존에 배선 재료로 쓰이던 알루미늄 대비 낮은 비저항(Cu: $1.67 \mu\Omega\cdot\text{cm}$ vs. Al: $2.66 \mu\Omega\cdot\text{cm}$)을 보이기 때문에 소자의 동작속도가 빨라지고, 전자기적 내성이 강하기 때문에 소자의 신뢰성을 높여주는 장점이 있다. 구리는 낮은 반응성으로 인해 화학적 식각(etching)을 통한 배선 형성이 어렵기 때문에 옥사이드(oxide) 박막에 노광(lithography)과 식각 공정을 통해 형성된 패턴에 전해 도금(electroplating)으로 구리를 채운 뒤, CMP(chemical-mechanical polishing) 공정으로 평탄화 하는 다마신(damascene) 공정을 통해 구리 배선을 형성하는 것이 일반적이다².

회로의 집적도가 점차 높아지면서 단위 소자당 트랜지스터(transistor) 개수가 기하급수적으로 늘어나고 있다³. 이 과정에서 다수의 트랜지스터간 신호 전달 속도를 높이기 위해 구리 배선 층을 수직으로 쌓아 트랜지스터 간 연결부를 단축시키게 되었고 구리 배선의 층수에 비례해 다마신 공정의 적용 횟수가 증가하게 되었다. 현재 상용화된 최고층의 집적회로는 인텔(Intel)사의 10 nm 공정이 적용된 13 층 CPU(central processing unit)이며 추가적인 집적화로 인해 트랜지스터의 밀도가 높아지게 되면서 적층 수를 늘리는 것이 불가피해졌다.

1.2. 메모리 공정 미세화의 한계 극복 시도

IRDS(international roadmap for devices and systems)에 따르면⁴, 2028년 이후에는 집적회로 scaling 이 한계에 이를 것으로 전망하며 대표적인 메모리(memory) 반도체인 DRAM(dynamic random access memory)의 생산 공정 미세화가 늦어지고 있다. 세계 최대 DRAM 생산업체인 삼성전자의 2020년 3분기 기준 DRAM의 선단공정 tech node는 14 nm 전후로 알려져 있다. 그림 1.1은 시장조사기관인 DRAMeXchange에서 제공하는 삼성전자를 포함한 DRAM 반도체 3사의 평균 DRAM tech node 변화를 보여주며⁵ 이를 바탕으로 계산한 삼성전자의 평균 DRAM tech node는 17 nm로 2018년 1분기 이후 개선된 정도는 10.53%에 불과하다. 과거 연간 20%씩 미세화 되던 추세에 비하면 개선 속도가 확연히 둔화되었다. 또한, 선두 업체의 공정 미세화 속도 둔화로 인해 후발주자와의 기술격차가 축소되고 있다. 대표적인 DRAM 3사간의 기술 격차는 5년전 2년의 차이에서 현재 6개월 이내의 차이로 좁혀졌다.

이러한 소자 scaling 의 물리적 한계를 극복하기 위한 방안으로 3 차원
집적(3D integration)에 주목하고 있다. 집적회로 자체의 집적도 및 신호 전달
속도 개선의 한계를 칩 간 연결에서의 변화를 통해 개선하는 방안이다.
3 차원 집적 공정을 구현하는데 핵심적인 요소는 웨이퍼에 집적된 소자에
hole 을 뚫어 칩을 수직으로 연결하는 실리콘 관통 전극(TSV, through-silicon
via) 공정이다 ⁶⁻⁸. DRAM 에서도 단위 칩당 소자 밀도 향상 속도의 둔화를
극복하기 위해 die 를 TSV 를 통해 연결한 후 패키징 하는 3D-TSV DRAM
방식에 주목하고 있다 ⁹. 그럼 1.2 는 SK Hynix 사의 3D-TSV DRAM 및
HBM(high bandwidth memory)을 나타낸 것으로 4 개의 DRAM 이 TSV 를 통해
연결된 것을 확인할 수 있다. 이와 같이, 소자 공정의 개선 속도와
독립적으로 후공정 기술을 이용해 단위 패키지당 소자 밀도를 높이는
시도가 본격화되고 있다.

1.3 반도체 차세대 패키징 수요 증가

반도체 소자 자체의 3 차원 집적을 통한 한계 극복 뿐만 아니라 최근 메모리와 logic 칩 등 이종간의 반도체를 단일 칩으로 패키징한 3D 패키징도 한계 극복을 위한 기술로 주목받고 있다⁹. 3D 패키징을 적용함으로써 이종 반도체 소자 간의 데이터 전송 대역폭(bandwidth)를 높일 수 있어 보다 빠른 데이터 교환이 가능해진다. 또한, 칩 간 배선 길이 감소로 소비전력을 줄일 수 있는 장점이 있다.

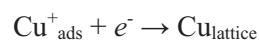
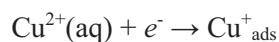
글로벌 선두권 반도체 위탁생산업체(foundry)인 TSMC(Taiwan Semiconductor Manufacturing Company)는 2020년 3월 차세대 패키징인 CoWoS(chip on wafer on substrate) 기술(그림 1.3)을 양산에 적용해 고객사에 납품한 것으로 알려졌다^{10, 11}. TSMC에 따르면 CoWoS 기술 적용으로 인해 다수의 logic SoC(system on chip)과 DRAM 용량은 96 GB에 이르는 6 개의 HBM을 연결할 수 있고, 데이터 전송 대역폭은 초당 2.7 TB에 달한다. 인텔의 경우에도 2020년 6월부터 차세대 패키징 방식인 ‘FOVEROS’(그림 1.4)를 양산에

적용하기 시작했다¹². FEVOROS 는 두개 이상의 칩을 패키징 하는 기술로, logic 칩을 기반으로 또 다른 logic 칩이나 메모리, FPGA(field-programmable gate array)등을 위에 쌓는 형태의 패키징 방식이다.

이와 같이 글로벌 선두 업체들을 중심으로 차세대 패키징에 대한 수요가 증가하고 있으며 3D 패키징을 구현하기 위한 핵심 공정 기술 중에서도 칩과 칩 사이, 칩과 실리콘 인터포저(interposer) 사이를 연결하는 TSV 공정이 핵심으로 자리잡는다¹³. TSV 는 구리 전해 도금 공정으로 형성할 수 있으며 기존에 사용되던 수십 나노 미터 스케일의 다마신 배선에 비해 그 스케일이 마이크로 미터 수준으로 매우 크다. 따라서 TSV 채움 공정에 시간이 소요되므로 공정 시간을 단축시키는 것이 핵심이다. 또한 소자 사이의 연결을 위해 고 종횡비(high aspect-ratio)의 비아(via)를 사용하기 때문에 고 종횡비 TSV를 결합 없이 구리 전해 도금 공정으로 채울 수 있는 기술이 필요하다.

1.4. TSV 채움을 위한 첨가제

구리 전해 도금은 구리 씨앗층(seed layer)을 통해 외부 공급 전원으로부터 전자를 받아 구리 이온(Cu^{2+})이 구리로 환원되는 과정을 말한다. 구리의 환원 과정은



의 두 단계를 거쳐 진행되며, $\text{Cu}^{2+}(\text{aq}) + e^- \rightarrow \text{Cu}_{\text{ads}}^+$ 환원 반응이 속도결정단계로 알려져 있다. TSV 공정은 구리 전해 도금으로 실리콘 기판에 형성된 고 종횡비의 비아를 채우는 공정이며 최적화되지 않은 공정 조건을 이용하여 TSV 를 채우면 비등각(subconformal)하거나 등각(conformal)한 비정상적 채움 형태를 보이게 된다. 비등각 전착은 구리 도금 과정에서 TSV 의 입구 부분의 도금이 과하게 형성되어 비아 입구가 막히게 되는 형태로 모서리 부분에서의 전류 밀도가 증가하여 도금이 집중적으로 일어나기 때문에 발생하는 현상이다^{14, 15}. 비아 입구가 막히면서

내부에서의 추가적인 도금은 일어나지 않게 되고, 배선에 보이드(void)를 형성하게 된다. 등각 전착은 구리 도금이 비아 내부 및 외부의 모든 표면에서 같은 속도로 일어나는 형태로 진행되며 채워지지 않는 심(seam)을 형성하게 된다. 보이드와 심은 TSV 배선의 결함으로 작용하며 이로 인해 배선의 저항이 불균일 해지고 소자의 신뢰도를 낮추는 결과를 초래한다. 따라서, 신뢰도 높은 소자를 구현하기 위해서는 비아의 바닥에서부터 빈틈없이 채우는 초등각(superconformal) 전착 공정 개발이 필수적이다¹⁶.

TSV 의 초등각 전착을 유도하는 것은 결함 없는 배선을 형성한다는 것에서도 의미를 갖지만 동시에 TSV 채움 공정의 시간을 단축할 수 있기 때문에 매우 중요해진다. 초등각 전착은 TSV 의 외부 표면 및 개구부와 벽면의 도금을 억제하고 TSV 의 바닥에 도금을 집중함으로써 이루어지기 때문에 같은 전하량을 인가할 때 비등각/등각 전착에 비해 배선 형성의 시간이 단축된다. 초등각 전착의 형태로 TSV 를 채우기 위한 구리 전해 도금 과정에서 TSV 의 바닥 차오름을 유도하기 위해 다양한 첨가제가 도입되었다. 대표적인 첨가제로는 억제제(suppressor), 가속제(accelerator),

그리고 평탄제(leveler)가 있다¹⁷. 억제제는 전해질 내의 염소이온(Cl⁻)과 함께 상호작용하여 기판 표면에 전해질의 Cu²⁺가 접근하지 못하도록 물리적인 장벽(barrier)을 기판을 따라 TSV 상부 및 바닥 관계없이 균등하게 형성한다¹⁸⁻²¹. 대표적인 억제제로는 polyethylene glycol(PEG), polypropylene glycol(PPG) 및 이들의 공중합체(PEG-PPG-PEG block copolymer) 등이 있다²¹,²². 가속제는 구리 환원의 속도결정단계(Cu²⁺(aq) + e⁻ → Cu⁺_{ads}) 반응을 촉진하는 작용을 한다. 가속제는 불안정한 Cu⁺에 강하게 결합하여 칙화합물을 형성하여 안정화시킬 수 있는 thiol 작용기를 가지며 이를 통해 구리 전해 도금의 속도결정단계를 가속화 한다¹⁷. 또한 구리 표면과도 강하게 흡착할 수 있어 먼저 흡착된 억제제를 치환하여 억제층을 파괴하고 이를 통해 구리 전해 도금을 빠르게 하기도 한다²³. 대표적인 가속제로는 bis(3-sulfopropyl) disulfide(SPS), 3-mercaptopropanesulfonic acid(MPSA) 등이 있다. 억제제와 가속제의 조합은 기존의 마이크로 스케일 미만의 다마신 구리 배선을 전해 도금으로 형성할 때 가장 많이 사용되던 조합이지만 칩 내 배선의 한계를 극복하기 위한 패키징 공정에서의 마이크로비아(microvia) 및 TSV는 억제제와 가속제 조합만으로는 초등각 전착을 유도하기가

어려워졌다. 이는 증가된 배선의 크기와 종횡비로 인한 것이며 따라서 늘어난 공정 시간 동안 기판의 표면 도금을 억제시켜 비아 내부로 더욱 도금을 집중시켜 줄 첨가제가 새로 도입되었으며 이 첨가제가 바로 평탄제이다^{24, 25}. 평탄제는 도금 표면의 모양과 위치, 교반(convective) 등 외부환경에 의존해 선택적으로 구리 도금을 억제하는 역할을 한다²⁶. 또한 강한 흡착과 억제 작용으로 가속제에 의한 억제제의 치환을 막음으로써 더욱 확고한 억제층을 형성하기도 한다. TSV 채움 공정에서 회전하는 기판의 표면은 전해질의 유동으로 인한 흐름이 활발하게 일어나는 반면 고 종횡비를 갖는 구조물의 특성 상 비아 내부는 전해질의 움직임이 거의 없다. 즉, 전해질 유동에 의존하는 도금 억제를 보이는 평탄제는 TSV 의 표면 도금을 억제함으로써 비아 내부에 도금을 집중시켜 고 종횡비의 TSV에서도 바닥 차오름을 유도할 수 있게 된다. 대표적인 유기합성 평탄제로는 4,6-dimethyl-2-mercaptopurine(DMP)²⁷, tetrabutylammonium hydrogen sulfate²⁸, 그리고, 본 연구에서 사용된 PEG 계열의 합성 평탄제^{29, 30} 등이 있다.

1.5. 단일 첨가제 적용을 위한 합성 첨가제 개발 흐름

첨가제 중에 가속제와 감속제는 이미 충분히 상용화 되어있다. 특히, 고 종횡비를 갖는 배선에 대한 전해 도금이 이슈가 된 것은 불과 10 년이 되지 않는다. 서울대학교 소자공정연구실에서는 이러한 문제를 해결하기 위해 평탄제에 주목해 연구를 이어오고 있다.

당 연구실에서는 콜린(choline) 구조 기반으로 평탄제를 설계해 합성했고, 이를 활용해 TSV 와 유사한 trench 를 결함없이 채우는데 성공했다 ³¹. 분자내의 4 차 암모늄(quaternary ammonium)기의 교반 의존성을 평탄제로의 기능을 하는데 핵심적인 요인으로 주목했다. 4 차 암모늄 양이온을 포함하는 해당 합성 평탄제는 전기적 중성을 유지하기 위해 counter ion 으로 halide ion 을 동반하며 이러한 halide ion 의 종류에 따라 평탄제의 흡착 및 억제 작용이 달라질 수 있다. 후속 연구에서는 상기 평탄제의 counter ion 에 대한 TSV 채움 영향을 확인하는 시도가 이뤄졌다 ³². 이 과정에서 요오드 이온(iodide, I⁻)이 포함된 평탄제에서 성공적으로 TSV 채움이 이뤄졌으며

나아가 유기화합물이 포함되어 있지 않은 요오드화 암모늄(NH₄I) 무기물을 평탄제로 사용하여 SPS/PEG-PPG/NH₄I 시스템에서 TSV 채움을 성공적으로 이끌어냈다 ³³. 또한 지속적인 TSV 채움 셀(cell) 개선을 통해 NH₄I 뿐만 아니라 브롬화 암모늄(NH₄Br)을 이용하여 기존 공정 대비 절반의 시간까지 TSV 채움 효율을 극대화시켰다 ³⁴.

후속으로는 브롬 이온(bromide, Br⁻)의 효과를 증대시키면서 동시에 가속제와 감속제 없이 평탄제로만 TSV 채움을 성공시킴으로써 사용되는 첨가제 수를 줄이고 전해질 관리를 용이하게 하고자 하는 목적으로 연구가 진행되었다. 초기에 사용된 콜린 기반의 합성 첨가제에서 말단 작용기를 기존의 allyl 기에서 propyl, benzyl, naphthyl-methyl 기로 변화시켜가며 평탄제의 효율성을 높이는 시도가 이어졌다 ³⁵. 전기화학적으로 naphthyl-methyl 기를 탑재한 경우가 가장 뛰어난 성능을 보였으며 해당 평탄제를 단일 첨가제로 활용해 TSV 채움을 시도했다. 그 결과 바닥 차오름이 가능했으나, 채워진 TSV의 균일도 면에서 한계가 있음을 확인했고, 그 원인으로 naphthyl-methyl 기의 지나치게 강한 흡착 세기에 있다는 결론을

내렸다. 따라서 PEG chain 의 길이를 조절함으로써 naphthyl-methyl 기의 억제력을 완화한 결과, PEG600 기반의 평탄제를 이용하여 균일한 TSV 채움에 성공했다.

1.6. 연구 목표

본 연구에서는 앞서 언급된 naphthyl-methyl 기를 포함한 PEG600 계열의 합성첨가제(OA600)의 전기화학적 거동을 규명하고자 한다. TSV 채움에 있어서 가장 핵심적인 요소는 TSV 개구부, 벽면과 바닥 사이의 도금 속도 차이를 만드는 것이며 이를 유도하는데 있어서 해당 첨가제가 어떤 작동 원리를 갖고 작용하는지를 전기화학 분석을 통해서 관찰했다. 이를 위해 합성첨가제의 문자 구조를 구성하는 개별 요소를 첨가제 비교군으로 설정하고, 전해질 교반의 유무를 달리하여 각각의 전기화학적 거동을 고찰했다. 이를 통해 OA600 의 주요 구성요소인 Br⁻ 이온과 PEG chain 의 자체적 작동원리를 확인하고 TSV 내의 위치에 따른 첨가제 농도 구배를 모사하기 위해 합성첨가제의 농도를 달리하여 진행한 전기화학 분석을 통해 TSV 채움 기작을 설명하였다.

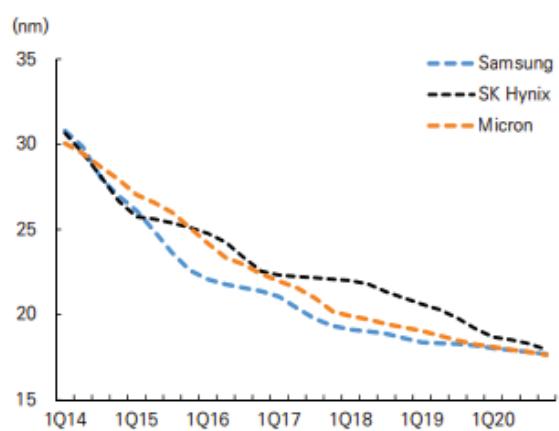
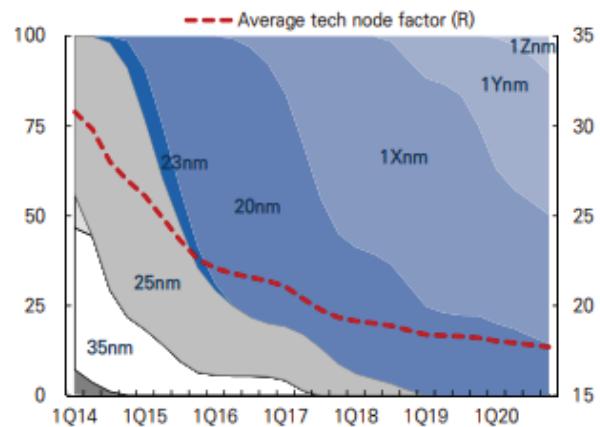


Figure 1.1. Average tech node of major DRAM manufacture. DRAMeXchange⁵.

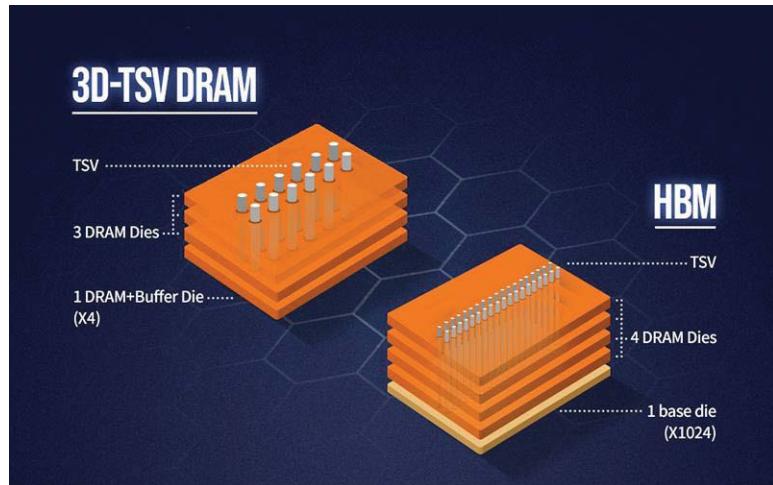


Figure 1.2. 3D-TSV DRAM feature. SK Hynix ¹³.

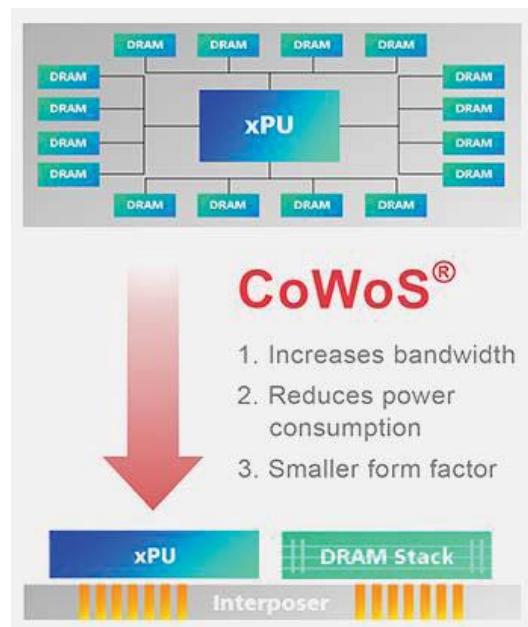
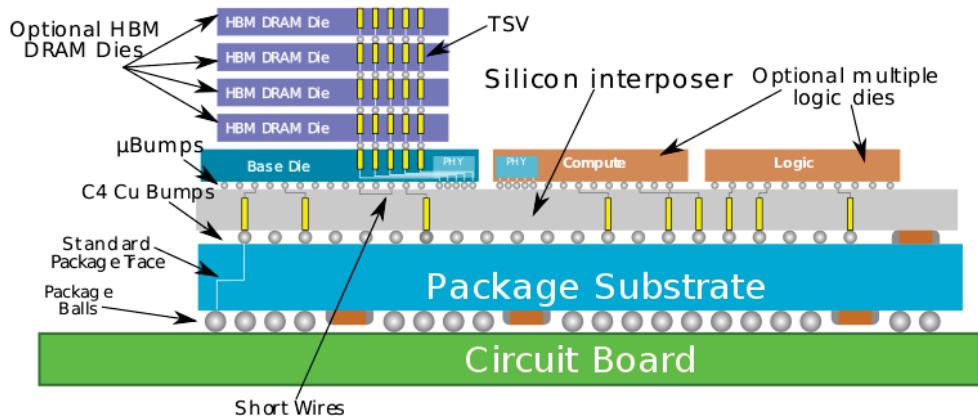


Figure 1.3. CoWoS(Chip on Wafer on Substrate). TSMC ¹¹.

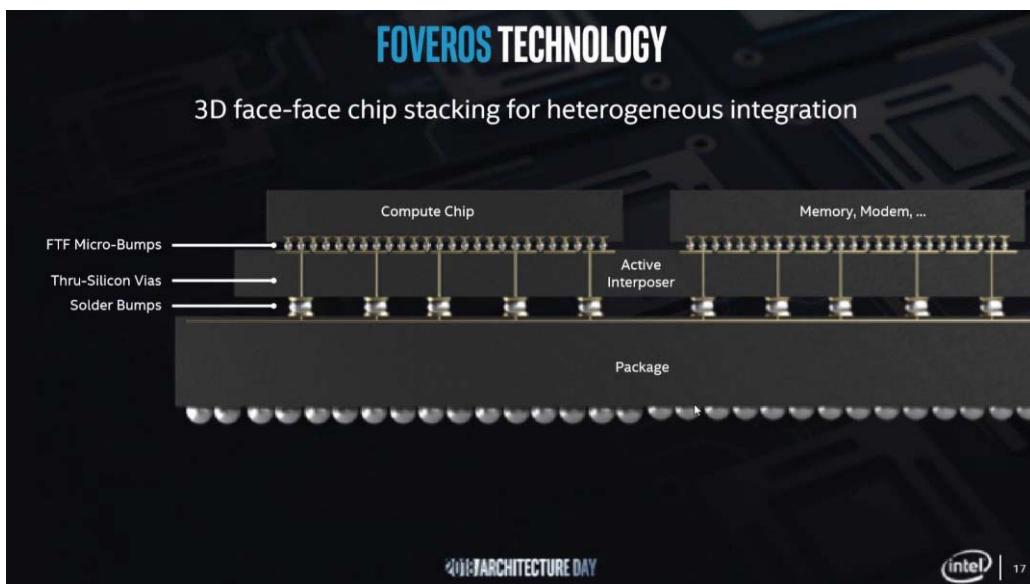


Figure 1.4. FEVEROS Product & Technology. Intel ¹².

제 2 장

실 험

2.1. 구리 전해 도금 시스템

일반적으로 구리 전해 도금 시스템은 전해질과 전극, 그리고 전압이나 전류를 인가할 수 있는 일정전위기로 구성된다. 본 연구에서는 구리 전해 도금의 기본 전해질(virgin make-up solution, VMS)로 1.0 M CuSO₄·5H₂O (99.0%, SAMCHUN), 0.5 M H₂SO₄ (95%, DAEJUNG), 1.4 mM HCl (35%, DAEJUNG)의 조성을 갖는 용액을 사용했다. 구리 전해 도금 시스템의 전극은 총 세 가지로 구성되며 TSV 채움에서는 TSV 웨이퍼를, 전기화학 분석에서는 구리 회전 원판 전극(rotating disk electrode, RDE)을 작동 전극으로 사용하였다. 반대 전극으로는 구리선을, 기준 전극으로는 Hg/Hg₂SO₄ (K₂SO₄ saturated)를 사용하였다. 세 전극은 일정전위기(PARSTAT 2273, Princeton Applied

Research)에 연결되며, 기준 전극 대비 전위 또는 작동 전극 대비 전류가 일정 전위기를 통해 조절되었다.

2.2. 구리 전해 도금을 이용한 TSV 채움

TSV 채움은 앞서 언급한 구리 전해 도금 시스템에서 작동 전극을 TSV 웨이퍼로 사용하여 진행되었다. TSV 웨이퍼는 지름이 5 μm, 깊이가 60 μm인 원기둥 형태로 12:1의 종횡비를 가지며 TSV 패턴을 포함한 웨이퍼는 물리 기상 증착(physical vapor deposition, PVD)된 200 nm의 Ta와 물리 기상 증착된 600 nm의 Cu 층으로 구성된다. 해당 웨이퍼는 쿠판 형태로 절단되어 1.0 cm × 1.0 cm의 면적이 노출되어 약 2300개의 TSV가 포함되도록 통제되었다. 사용된 전해질은 기본 전해질이며 첨가제 사이의 채움 성능을 비교하기 위해 PEG1000, PEG1000과 NH₄Br, OA600°] 각각 첨가되어 TSV 채움이 진행되었다. 이때 사용된 첨가제의 농도는 PEG1000, OA600°] 100 μM, NH₄Br°] 200 μM이다. TSV 채움은 TSV 웨이퍼를 회전 원판 전극에 부착시켜 1000 rpm으로 회전되는 상태에서 진행되었으며 전류 밀도는 1 mA/cm²로 500초 동안 인가되었다. TSV 채움 이후 웨이퍼 단면을 광학 현미경(SV-55, SOMETECH)을 이용하여 관찰한 후 채움 정도를 비교하였다.

2.3. 구리 전해 도금 시스템에서의 전기화학 분석

합성 첨가제의 TSV 채움에서의 작용 기작을 규명하기 위해 여러 가지 전기화학 분석이 진행되었다. 전기화학 분석은 앞서 언급된 구리 전해 도금 시스템과 기본 전해질 및 PEG1000, PEG1000과 Br⁻, OA600의 첨가제 조합에서 진행되었다. 사용된 첨가제의 농도 및 조합은 TSV 채움에 사용된 것과 기본적으로 동일하다. 사용된 작동 전극은 구리 회전 원판 전극(면적 0.196 cm²)이며 반대 전극 및 기준 전극으로 구리선과 Hg/Hg₂SO₄ (K₂SO₄ sat'd) 전극이 각각 사용되었다. 전기화학 분석은 선형 주사 전압-전류법(linear sweep voltammetry, LSV)과 순환 전압-전류법(cyclic voltammetry, CV)으로 사용되었으며, 인가 전위 함수는 일정전위기(PARSTAT 2273, Princeton Applied Research)에 의해 제어되었다. LSV 분석에서 전위는 -350 mV에서 -750 mV까지 스윕되었으며 이때 모든 전위는 기준 전극 대비로 인가되었다. CV 분석에서는 전위가 -350 mV에서 시작되어 -750 mV까지 스윕된 뒤 다시 -400 mV로 스윕되었다. 스윕이 되는 전위 스캔 속도는 10 mV/s이며 RDE의 회전 속도는 0 rpm과 1000 rpm으로 제어되었다. 첨가제의 흡착 거동을

전기화학적으로 분석하기 위해 전기화학적 임피던스 분광법(electrochemical impedance spectroscopy, EIS)을 사용했다. EIS 분석은 VMS 및 첨가제가 포함된 구리 전해 도금 전해질의 용액 저항(solution resistance)을 측정하기 위해 시행되었으며 0 mA의 인가 전류에서 100 Hz에서 10 kHz의 진동수 범위 및 교류 전류 진폭 $100 \mu\text{A}/\text{cm}^2\text{rms}$ 에서 진행되었다. VMS 및 PEG1000, PEG1000과 Br⁻, OA600의 첨가제 조합에서 측정된 용액 저항을 고려한 전압 강하 보정이 LSV 분석에서 진행되었으며 이어서 TSV 내 첨가제 농도 구배에 따른 구리 전해 도금의 변화를 관찰하기 위해 0, 25, 50 μM의 OA600 농도 및 0, 300, 1000 rpm의 전극 회전 속도 조건에서 LSV 분석이 진행되었다.

제 3 장

결과 및 토론

3.1. 첨가제에 따른 TSV 채움 성능 차이

본 연구에서 사용한 OA600 과 OA600 분자를 구성하는 개별 요소(PEG1000, Br⁻)의 조합을 첨가제로 사용해 TSV 채움을 진행하고 그 결과를 그림 3.1 에 요약하였다. 그림 3.1(a)는 본 연구에 사용된 TSV 의 구조를 보여준다. PEG1000 만 첨가한 경우(그림 3.1(b))와 Br⁻과 PEG1000 을 동시에 첨가한 경우(그림 3.1(c))의 TSV 채움은 등각 전착(conformal filling)의 양상을 보이며 TSV 채움이 완료되지 않을 뿐만 아니라 심(seam) 형태의 결함 역시 관찰되었다. 반면 OA600 을 첨가한 경우(그림 3.1(d)) 초등각 전착(superconformal filling)의 형태로 구리 전해 도금이 바닥 차오름을 통해 형성되며 결함없이 채워짐을 확인할 수 있다. 이를 통해 OA600 를 구성하는 PEG chain 과 Br⁻ 개별 요소만으로는 완전한 억제 및 채움을 유도할 수

없으며, 이들이 합성된 하나의 문자 화합물로 작용해야 결함 없는 TSV 채움을 가능하게 함을 확인했다.

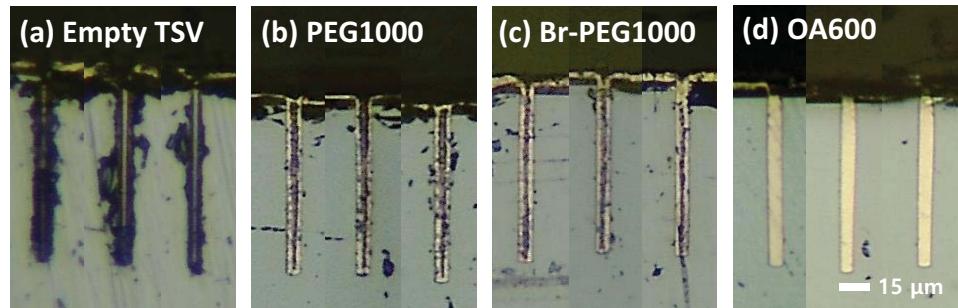


Figure 3.1. Cross-sectional images of (a) empty TSV and electrochemically filled Cu TSV with (b) PEG1000, (c) Br⁻ with PEG1000, and (d) OA600.

3.2. 합성 첨가제의 전기화학적 거동 분석

3.2.1. 선형 주사 전압-전류법을 이용한 첨가제의 억제 작용 분석

TSV 채움에 있어서 합성 첨가제가 구리 도금 억제에 미치는 영향이 핵심 요소로 작용하며 LSV 분석은 전기화학 시스템에 전압을 인가함에 따라 전류의 증가를 확인할 수 있는 분석으로 첨가제의 구리 도금 억제 작용을 평가할 수 있는 분석이다. 인가되는 전압이 음의 방향으로 스윕됨에 따라 전극 내 전자의 에너지가 구리 전해 도금의 전해질 내 구리 양이온(Cu^{2+})으로 전자를 전달하는 반응의 에너지 장벽을 넘을 수 있게 되고 이에 따라 Cu^{2+} 로 전자가 전달되면서 구리 전해 도금이 진행된다. 구리 전해 도금을 억제하는 첨가제는 전해질 내 Cu^{2+} 가 전극으로 접근하는 것을 물리적으로 방해하며 이를 통해 전극으로부터 전자가 Cu^{2+} 로 전달되는 것을 방해한다. 따라서 첨가제의 억제 작용은 전압이 음의 방향으로 스윕될 때 전류가 유의미하게 증가하기 시작하는, 즉 구리 전해 도금이 유효하게

시작되는 전위를 비교함으로써 평가할 수 있다. 그림 3.2 는 TSV 채움에 사용된 첨가제의 조합에 따라 인가 전위에 따른 전류의 거동에 대해 관찰한 결과다. 설정된 전극 회전 속도 중 0 rpm 은 전해질의 유동이 존재하지 않는 고 종횡비 TSV 의 바닥 부분의 유체 거동을 모사한 것이며 1000 rpm 은 전해질의 유동이 활발하게 이뤄지는 TSV 의 개구부 및 벽면의 환경을 모사한 것이다. 첨가제가 첨가되지 않은 VMS 조건에서는 전극의 회전 속도와 관계없이 전압 인가와 동시에 전류가 흐르기 시작했다. 첨가제에 의한 구리 도금 억제가 불가능한 관계로 도금이 바로 일어남을 확인할 수 있다. PEG1000 을 첨가한 경우, 마찬가지로 전극 회전 속도에 관계없이 VMS 조건보다 동일 전압에서 낮은 전류의 세기를 보였으며 이는 PEG 가 효율적으로 구리 전해 도금을 억제한다는 기존의 연구 결과와도 일치한다. 인가되는 전압이 증가함에 따라 전류의 세기가 점진적으로 증가했으며 이는 높은 과전압에서의 전자 에너지 증가 및 PEG 의 탈착으로 인해 구리 전해 도금이 진행됨을 의미한다. PEG1000 분자에 Br⁻ 이온을 첨가한 경우에는 0 rpm 과 1000 rpm 의 전극 회전 속도에서 모두 PEG1000 단일 분자를 첨가한 경우보다 강한 억제력을 보이는 것이 관찰되었다. 한편, 합성

첨가제(OA600)을 첨가한 경우에는 전압 세기의 증가에도 불구하고 일정 수준까지는 전류가 거의 흐르지 않다가 임계점에 이르면 갑작스럽게 전류가 흐르기 시작하는 모습을 확인할 수 있으며 이는 0 rpm에 비해 1000 rpm에서 두드러지게 나타났다. 합성첨가제가 끝까지 기판에 흡착되어 있다가 임계 전압에서 갑자기 탈착되는 억제층 붕괴(suppression breakdown) 현상이 일어난 것으로 추측되며 이와 같은 결과로부터 PEG chain 과 Br⁻ 이온의 개별적 작용 보다 naphthyl-methyl group ① 포함된 합성첨가제 구조의 경우가 억제력이 강함을 확인할 수 있었다.

3.2.2 전극 회전속도에 따른 첨가제의 억제 작용 분석

그림 3.3 은 교반 조건의 유무에서의 LSV 분석을 직접 비교한 결과이다. VMS 의 경우(그림 3.3(a)) 첨가제가 존재하지 않으므로 교반 속도에 따른 도금 시작의 차이는 없으며, 음의 전위(-0.55 V)에서 교반에 의한 Cu^{2+} 의 물질 전달 속도 차이에 따른 한계 전류(limiting current)의 관찰이 0 rpm에서 나타난다. PEG1000 을 단독으로 첨가한 경우(그림 3.3(b))도 교반의 유무와 관계없이 구리 도금의 억제력 차이가 보이지 않았다. 그림 3.3(c)에서 관찰할 수 있듯, PEG1000 과 Br^- 을 동시에 첨가한 경우에는 1000 rpm 으로 교반을 가한 전극에서의 도금 억제가 0 rpm 인 경우보다 강했으며, 그 차이가 유의미하게 큼을 확인할 수 있다. 이는 Br^- 의 전극으로의 flux 에 의한 차이로 설명되며 이런 Br^- 의 특성을 이용해 TSV 채움을 성공시킨 연구 결과가 존재한다. 합성 첨가제(OA600)를 첨가한 경우(그림 3.3(d))에는 교반을 가한 경우의 억제력이 소폭 강하지만 교반을 하지 않은 경우와 크게 차이가 나지는 않음을 확인할 수 있다. 이로부터, Br^- 이온이 존재하는

경우 교반이 가해질수록 억제력이 강해지는 성질이 있지만 합성 첨가제의 경우 그 차이가 뚜렷하지 않았으며 따라서 기존의 전해질 유동에 따른 도금 속도 차이로 인한 TSV 채움을 설명하기 위해서는 추가적인 분석이 요구된다.

3.2.3 순환 전류-전압법을 이용한 첨가제 재흡착 거동 분석

합성 첨가제가 기존의 전해질 유동에 따른 도금 속도 차이로 인한 TSV 채움으로는 설명할 수 없는 전기화학적 거동을 보여주므로 추가적인 전기화학적 분석을 진행하였다. CV 분석은 전압을 선형으로 주사하는 것에서 그치지 않고 다시 원래의 전위로 역주사(reverse scan)하여 전류 거동을 관찰한다. 억제제가 포함된 구리 전해 도금 시스템에서 전압을 증가시키면 전해 도금이 시작됨에 따라 점차 첨가제의 탈착이 일어나며 이는 앞의 LSV 분석에서 확인할 수 있다. CV 분석은 역주사 과정이 포함되어 있어 해당 시스템에서 첨가제가 탈착된 이후의 전압-전류 거동을 관찰할 수 있어 첨가제의 탈착 이후 거동을 설명하는데 적합한 분석이 된다.

탈착된 억제 첨가제는 기판과의 상호작용에 의해 재흡착하는 경향이 있으며 따라서 전압의 역주사 과정에서의 전류 거동을 관찰하면 첨가제가 빠르게 재흡착 할수록 선형 주사 구간과 역주사 구간 사이의 전류의 격차인 이력

현상(hysteresis)으로 나타나게 된다. 즉, CV 분석 결과 hysteresis의 면적이 작을수록 첨가제가 빠르게 재흡착함을 의미한다. 그림 3.4는 교반 유무에 따른 CV 분석을 각 첨가제에 따라 분석한 결과다. PEG1000 만을 첨가한 경우에는 교반의 유무와 관계없이 hysteresis 가 작게 측정되었다. 이는 PEG1000 이 도금이 진행됨에 따라 탈착되었다가 빠르게 재흡착하여 역주사 구간에서도 선형 주사 구간과 비슷한 전류를 보이기 때문이다. PEG1000 에 Br⁻ 이온을 첨가한 경우에는 0 rpm 환경에서 일부 hysteresis 가 관찰됐으나, 1000 rpm에서는 hysteresis 가 축소되는 모습이 확인되었다. 즉, 교반 유무에 따른 흡탈착 거동에 차이가 발생한다. 이러한 경향은 합성 첨가제(OA600)을 첨가한 경우에도 나타나며 0 rpm에서 hysteresis 가 크게 발생했고, 1000 rpm에서는 유의미하게 축소되었다. 이로부터, PEG1000 와 Br⁻의 존재가 교반에 의존해 hysteresis 를 축소하는 경향이 있음과, PEG chain 이 합성첨가제의 교반 의존성 재흡착 경향 향상을 유발함을 알 수 있다.

3.2.4 iR 보정을 통한 첨가제의 평탄제로서의 적절성 분석

첨가제의 거동을 정량적으로 평가하는 방법은 실험 시스템의 인가 전위가 아닌 전극 전위로 전류-전압 거동을 관찰하는 것이며 이를 위해 전해질의 저항과 전극, 측정 시스템의 저항을 동시에 고려하여 인가 전위를 전극 전위로 보정해야 한다. EIS 분석을 통해 측정된 용액 저항을 고려하여 용액 저항으로 인한 전압 강하 보정(iR compensation)을 거치면 특정 첨가제의 경우 LSV 분석의 전류-전압 곡선의 기울기가 음수로 변하는 경향이 도출된다. 이러한 형태를 S-shaped negative differential resistance(S-NDR)라고 한다. 전기화학 반응의 전자 전달 속도보다 전기화학 반응에 관여하는 물질들이 전극으로 확산되는 속도가 느릴 경우 나타나는 현상이며 S-NDR 경향이 뚜렷하게 나타날수록 평탄제의 평탄 효과가 뛰어나다는 사실이 이론적으로 밝혀져 있다. VMS 및 PEG1000, PEG1000 과 Br⁻, OA600 의 첨가제 조합에서 측정된 용액 저항은 각각 9.5, 9.7, 9.6, 10.4 Ω 으로 측정되었으며 그림 3.5 는 첨가제의 종류마다 교반 조건을 달리해 S-NDR 형성 여부를 확인한 결과다. PEG1000 만을 첨가한 경우(그림 3.5(a)) S-NDR 형태가

나타나지 않았으며 이는 PEG1000 단독으로는 구리 전해 도금의 평탄화 효과를 얻을 수 없음을 의미한다. PEG1000 과 Br⁻을 함께 첨가한 경우(그림 3.5(b), S-NDR 형태가 관찰되긴 하지만, 실질적으로 TSV 채움에 사용되는 전류 밀도 영역(5 mA/cm^2 이내)에서는 관찰되지 않아 그림 3.5(c)의 OA600 과 차이를 보인다. 합성 첨가제를 첨가한 경우(그림 3.5(c)) 전압 강하를 보정했을 때 뚜렷한 S-NDR 형태의 전류-전압 거동을 관찰할 수 있었다. 해당 분석을 통해 OA600 이 TSV 채움이 진행되는 전류 밀도 영역에서 강한 평탄 능력을 보여주는 것이 확인되었으며, 따라서 앞서 언급된 분석 결과와 함께 종합적으로 OA600 의 TSV 채움 기작을 설명할 수 있다.

3.2.5 합성 첨가제 농도에 따른 전기화학적 거동 분석

고 종횡비 TSV 는 상부에서 바닥으로 갈수록 전해질을 구성하는 화학종들의 농도 기울기가 형성되며 이는 첨가제 역시 마찬가지이다. 본 실험에서는 OA600 의 농도를 변화시켜가며 LSV 분석을 진행하여 전압의 증가에 따른 전류의 변화를 측정했다. OA600 의 농도를 0, 25, 50 μM 로 변화시켜가며 측정한 결과를 그림 3.6 에 요약하였다. 0 rpm 의 경우(그림 3.6(a)) TSV 의 바닥을 모사하는 조건으로 OA600 의 농도에 관계없이 가장 약한 억제력을 보였다. 이는 실제로 TSV 채움이 진행될 때 구리 전해 도금이 TSV 의 바닥에 집중되어 바닥 차오름 형태의 결함 없는 채움이 일어남을 의미한다. TSV 가 차오름에 따라 실질적인 종횡비가 감소하게 되고 이에 따라 TSV 바닥에도 전극의 회전에 의한 유동이 형성될 수 있으며 이를 모사한 것이 그림 3.6(b)의 300 rpm 에서의 LSV 분석이다. 0 rpm 에 비해서는 첨가제의 작용에 의해 억제력이 강해진 것을 확인할 수 있지만 여전히 TSV 의 개구부를 모사하는 1000 rpm(그림 3.6(c))에 비해서는 농도에

관계없이 약한 억제력을 보여준다. 이로부터 TSV 가 점차 채워지는 과정에서도 바닥에서의 도금이 상부에서의 도금보다 빠르게 일어남을 유추할 수 있다.

3.3 합성 첨가제의 TSV 채움 기작

그림 3.7(a)는 시간에 따른 TSV 채움 과정을 보여주며 분석 결과를 바탕으로 합성 첨가제의 TSV 채움 기작을 다음과 같이 설명할 수 있으며 이는 그림 3.7(b)에 요약되어 있다. TSV 상단 표면 및 개구부에서는 기판의 회전으로 인해 발생하는 전해질의 강한 흐름에 의해 OA600 의 흡착이 강해지며 동시에 구리 전해 도금을 억제한다. TSV 내부에서는 깊이가 깊어질수록 유체의 흐름이 약해지며 이로 인해 OA600 의 흡착량이 적어진다. TSV 가 채워지는 과정에서 전해 도금으로 인한 첨가제의 탈착이 발생할 수 있으며 이때 교반이 강하게 이루어지는 TSV 상부에서는 OA600 이 빠르게 재흡착하여 도금을 다시 억제하지만 TSV 내부는 탈착된 OA600 이 재흡착하지 못하여 구리 전해 도금을 촉진한다. 이러한 기작으로 인해 OA600 단일 첨가제 시스템에서 결함 없는 구리 TSV 충진을 완료하게 된다.

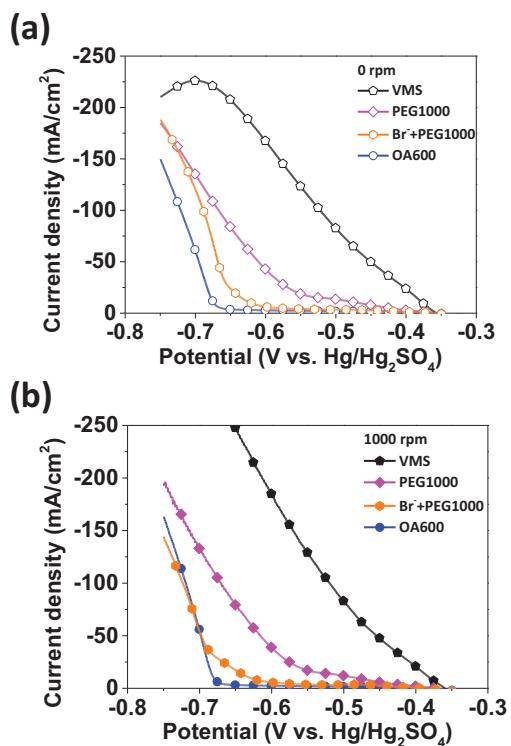


Figure 3.2. LSV analysis for VMS, PEG1000, Br^- with PEG1000, and OA600 in Cu electrodeposition system at (a) 0 rpm and (b) 1000 rpm of the rotating speed of Cu electrode.

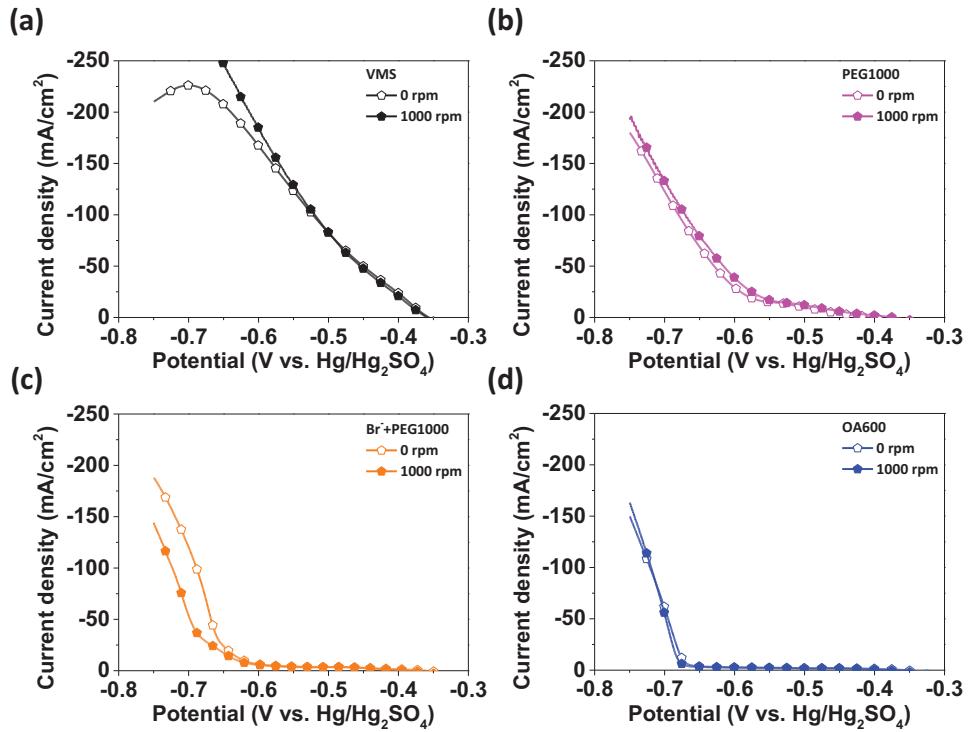


Figure 3.3. LSV analysis at 0 rpm and 1000 rpm of the rotating speed of Cu electrode

for (a) VMS, (b) PEG1000, (c) Br^- with PEG1000, and (d) OA600.

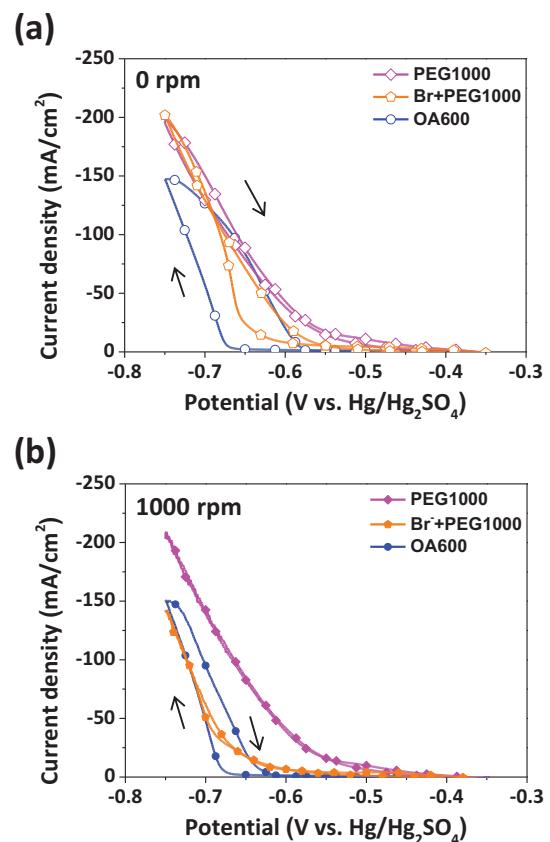


Figure 3.4. CV analysis for PEG1000, Br^- with PEG1000, and OA600 at (a) 0 rpm and (b) 1000 rpm of the rotating speed of Cu electrode.

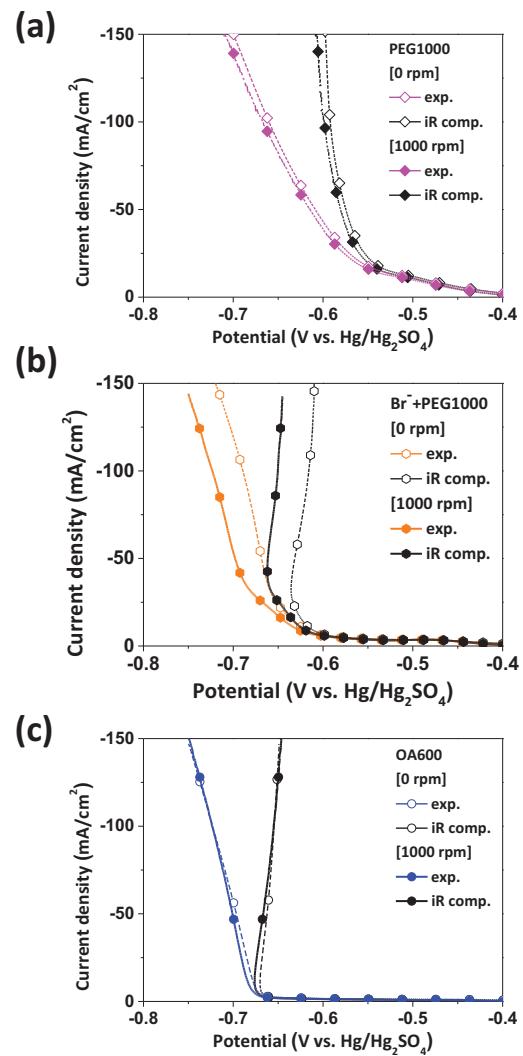


Figure 3.5. Post-experimental iR-compensated LSV at 0 rpm and 1000 rpm of the rotating speed of Cu electrode for (a) PEG1000, (b) Br^- with PEG1000, and (c) OA600.

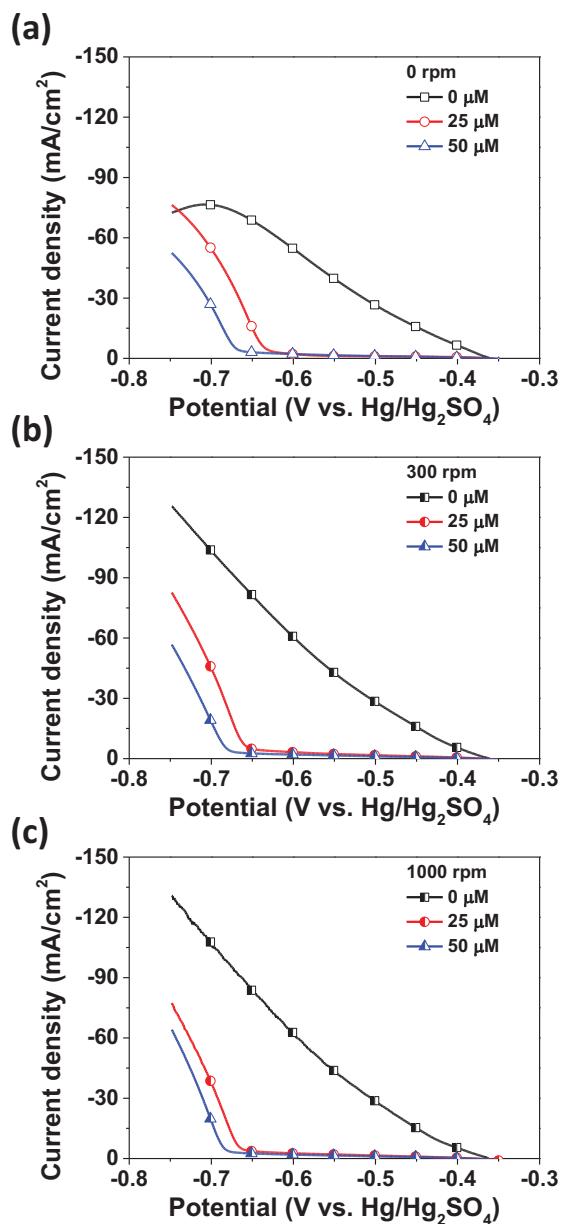


Figure 3.6. LSV with various concentrations of OA600 at (a) 0 rpm, (b) 300 rpm, and (c) 1000 rpm of the rotating speed of Cu electrode.

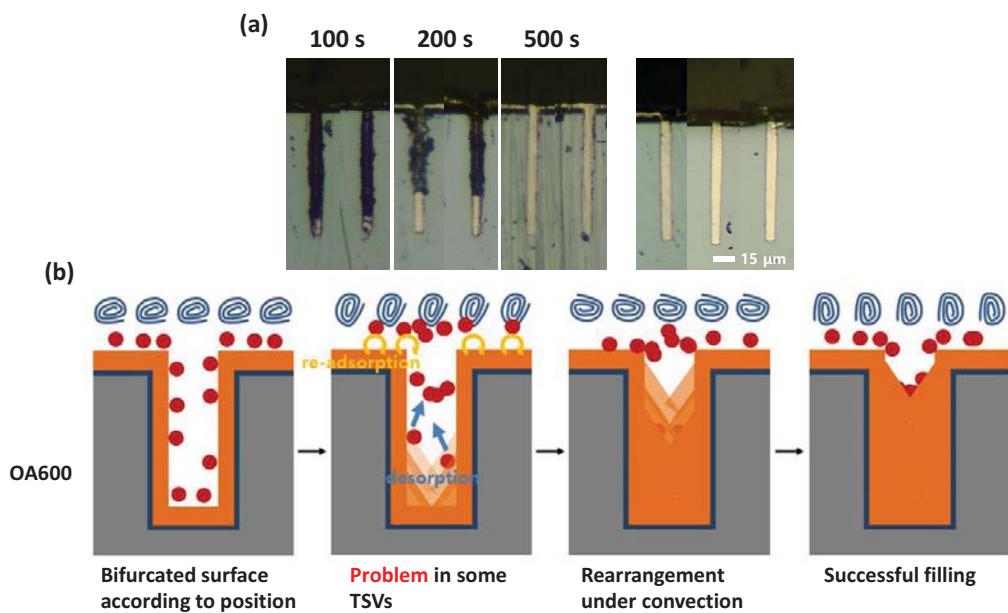


Figure 3.7. (a) Time profile of TSV filling in Cu electrodeposition system with OA600 and (b) schematic diagram of TSV filling mechanism with the behavior of the additive.

제 4 장

결 론

합성첨가제에 대한 전기화학적 거동을 관찰한 결과 도출된 결과는 다음과 같다. OA600 를 구성하는 PEG chain 과 Br⁻ 개별 요소만으로는 완전한 억제 및 채움을 유도할 수 없으며, 이들이 합성된 하나의 문자 화합물로 작용해야 결함 없는 TSV 채움이 가능했다. LSV 분석을 통해 확인된 합성첨가제의 강한 억제력 및 교반 의존 흡착은 PEG1000 과 Br⁻을 동시에 첨가한 경우보다도 뚜렷하게 나타났으며 CV 분석 결과 합성 첨가제의 재흡착 경향 향상이 뛰어남을 확인할 수 있었다. 전압 강하 보정을 거친 LSV 에서의 S-NDR 경향을 측정한 결과, 합성 첨가제를 첨가한 경우 뚜렷한 S-NDR 형태의 전류-전압 거동이 나타났으며 이는 OA600 이 TSV 채움이 진행되는 전류 밀도 영역에서 강한 평탄 능력을 보여준다. OA600 의 농도를 변화시켜가며 교반 조건에 따라 LSV 분석을 진행한 결과, TSV 가 채워지는 과정에서도 바닥에서의 도금이 상부에서의 도금보다 빠르게 일어남을 확인할 수 있었다. 이를 통해 TSV 상단에서는 강한 교반 환경에 의한 합성

첨가제의 억제 및 재흡착으로 인해 구리 전해 도금이 억제되고 TSV 하단에서는 약한 교반환경에서 합성첨가제의 낮은 농도와 느린 재흡착으로 인해 구리 전해 도금이 상대적으로 촉진됨을 설명할 수 있다. 따라서, 단일첨가제만으로 균일하고 결함 없는 TSV 채움을 형성할 수 있는 이유에 대해 실험적으로 증명하였다.

참고문헌

1. J. G. Ryan, R. M. Geffken, N. R. Poulin and J. R. Parasyczak, *Ibm Journal of Research and Development*, **39**, 371 (1995).
2. P. C. Andricacos, C. Uzoh, J. O. Dukovic, J. Horkans and H. Deligianni, *Ibm Journal of Research and Development*, **42**, 567 (1998).
3. R. R. Schaller, *IEEE Spectr.*, **34**, 52 (1997).
4. Executive Summary, IRDS (International Roadmap for Devices and Systems), 2020 edition, International Roadmap for Devices and Systems (2020).
5. K. Ken and W. Avril, DRAM Market Bulletin_20210106, in, DRAMeXchange, <https://www.dramexchange.com/Intelligence/> (2021).
6. M. Motoyoshi, *Proceedings of the Ieee*, **97**, 43 (2009).
7. G. Katti, M. Stucchi, K. De Meyer and W. Dehaene, *Ieee Transactions on Electron Devices*, **57**, 256 (2010).
8. J. Kim, J. S. Pak, J. Cho, E. Song, J. Cho, H. Kim, T. Song, J. Lee, H. Lee, K. Park, S. Yang, M. S. Suh, K. Y. Byun and J. Kim, *Ieee Transactions on Components Packaging and Manufacturing Technology*, **1**, 181 (2011).
9. J. H. Lau, *Microelectronics International*, **28**, 8 (2011).
10. S. Y. Hou, W. C. Chen, C. Hu, C. Chiu, K. C. Ting, T. S. Lin, W. H. Wei, W.

C. Chiou, V. J. C. Lin, V. C. Y. Chang, C. T. Wang, C. H. Wu and D. Yu, *Ieee Transactions on Electron Devices*, **64**, 4071 (2017).

11. TMSC, CoWoS (Chip-on-Wafer-on-Substrate) Services, in, https://www.tsmc.com/english/dedicatedFoundry/services/backend_services/cowos (2017).
12. Intel, Lakefield: Hybrid CPU with Foveros Technology, in, <https://newsroom.intel.com/press-kits/lakefield/#gs.pq9t42> (2019).
13. S. Hynix, Creating New Values in DRAM Using Through-Silicon-Via Technology for Continued Scaling in Memory System Performance and Capacity, in, <https://news.skhynix.com/creating-new-values-in-dram-using-through-silicon-via-technology-for-continued-scaling-in-memory-system-performance-and-capacity/> (2019).
14. L. W. Kong, J. R. Lloyd, K. B. Yeap, E. Zschech, A. Rudack, M. Liehr and A. Diebold, *Journal of Applied Physics*, **110** (2011).
15. Y. H. Zhu, S. L. Ma, X. Sun, J. Chen, M. Miao and Y. F. Jin, *Microelectronic Engineering*, **117**, 8 (2014).
16. T. P. Moffat, D. Wheeler, M. D. Edelstein and D. Josell, *Ibm Journal of Research and Development*, **49**, 19 (2005).
17. P. M. Vereecken, R. A. Binstead, H. Deligianni and P. C. Andricacos, *Ibm Journal of Research and Development*, **49**, 3 (2005).

18. W. P. Dow and H. S. Huang, *Journal of the Electrochemical Society*, **152**, C67 (2005).
19. W. P. Dow, H. S. Huang, M. Y. Yen and H. H. Chen, *Journal of the Electrochemical Society*, **152**, C77 (2005).
20. K. R. Hebert, *Journal of the Electrochemical Society*, **152**, C283 (2005).
21. Y. Jin, K. Kondo, Y. Suzuki, T. Matsumoto and D. P. Barkey, *Electrochemical and Solid State Letters*, **8**, C6 (2005).
22. N. Xiao, D. Y. Li, G. F. Cui, N. Li, D. Tian, Q. Li and G. Wu, *Electrochimica Acta*, **109**, 226 (2013).
23. T. P. Moffat, D. Wheeler, S. K. Kim and D. Josell, *Electrochimica Acta*, **53**, 145 (2007).
24. W. P. Dow, C. C. Li, M. W. Lin, G. W. Su and C. C. Huang, *Journal of the Electrochemical Society*, **156**, D314 (2009).
25. M. J. Kim, H. C. Kim, S. Choe, J. Y. Cho, D. Lee, I. Jung, W. S. Cho and J. J. Kim, *Journal of the Electrochemical Society*, **160**, D3221 (2013).
26. S. M. Huang, C. W. Liu and W. P. Dow, *Journal of the Electrochemical Society*, **159**, D135 (2012).
27. M. X. Tang, S. T. Zhang, Y. J. Qiang, S. J. Chen, L. Luo, J. Y. Gao, L. Feng and Z. J. Qin, *Rsc Advances*, **7**, 40342 (2017).
28. Q. B. Zhang, X. L. Yu, Y. X. Hua and W. Xue, *Journal of Applied*

- Electrochemistry*, **45**, 79 (2015).
29. M. H. Lee, Y. Lee, M. Sung, S. K. Cho, Y. G. Kim and J. J. Kim, *Journal of the Electrochemical Society*, **167**, 7 (2020).
30. M. H. Lee, Y. Lee, J. H. Oh, Y. G. Kim, S. K. Cho and J. J. Kim, *Journal of the Electrochemical Society*, **164**, D1051 (2017).
31. M. J. Kim, Y. Seo, H. C. Kim, Y. Lee, S. Choe, Y. G. Kim, S. K. Cho and J. J. Kim, *Electrochimica Acta*, **163**, 174 (2015).
32. M. J. Kim, Y. Seo, J. H. Oh, Y. Lee, H. C. Kim, Y. G. Kim and J. J. Kim, *Journal of the Electrochemical Society*, **163**, D185 (2016).
33. M. J. Kim, H. C. Kim and J. J. Kim, *Journal of the Electrochemical Society*, **163**, D434 (2016).
34. M. Sung, Y. Yoon, J. Hong, M. J. Kim and J. J. Kim, *Journal of the Electrochemical Society*, **166**, D546 (2019).
35. M. H. Lee, Y. Lee, M. Sung, S. K. Cho, Y. G. Kim and J. J. Kim, *Journal of the Electrochemical Society*, **167**, 102505 (2020).

ABSTRACT

Copper interconnect in integrated circuits was introduced in 1997 to solve the slow signal/power transmission of aluminum interconnect, and now it has become the key technology to try to overcome the limitations of memory process miniaturization. As the demand for next-generation semiconductor packaging increases, the demand for TSV (through-silicon via) technology that connects chips to chips or chips and silicon interposers is also increasing. The copper interconnect process uses electroplating technology, and superconformal electrodeposition, or bottom-up filling, is required to fabricate defect-free copper TSV, and additives play an important role. Various compounds have been studied as inhibitors and accelerators, and while commercial additives exist, the research on levelers essential for shortening the process time of TSV filling and removing defects is still sluggish. In this study, TSV was successfully filled in a single-additive system using PEG600 based synthetic leveler, OA600, identified in the developing synthetic organic levelers, and electrochemical analyses were performed to explain the filling mechanism of OA600. Linear sweep voltammetry (LSV) analysis showed that OA600 exhibited strong inhibition to copper plating and convection-dependent adsorption. In addition, through cyclic voltammetry analysis, it was confirmed that the re-adsorption of OA600 is fast in convective condition, while re-adsorption rarely occurs in flow-free environment. When the LSV curve of OA600 is corrected considering the drop of current and solution resistance, the curve showed an S-shaped NDR (negative differential resistance) pattern, which proves its strong leveling

ability in the current density region where TSV filling proceeds. Analysis under various concentrations and convection conditions proves that OA600 induces bottom-up filling even during the TSV filling. Therefore, strong inhibitory action and rapid re-adsorption of OA600 in the TSV opening and weak adsorption and slow re-adsorption at the bottom of the TSV demonstrate that OA600 induces the bottom-up filling of TSV.

Keyword: synthetic leveler, TSV filling mechanism, single-additive system, Cu electrodeposition

Student number: 2017-25357