creative commons
COMMONS DEED

저작자표시-비영리-변경금지 2.0 대한민국

이용자는 아래의 조건을 따르는 경우에 한하여 자유롭게

- 이 저작물을 복제, 배포, 전송, 전시, 공연 및 방송할 수 있습니다.

다음과 같은 조건을 따라야 합니다:

저작자표시. 귀하는 원저작자를 표시하여야 합니다.

비영리. 귀하는 이 저작물을 영리 목적으로 이용할 수 없습니다.

변경금지. 귀하는 이 저작물을 개작, 변형 또는 가공할 수 없습니다.

- 귀하는, 이 저작물의 재이용이나 배포의 경우, 이 저작물에 적용된 이용허락조건을 명확하게 나타내어야 합니다.
- 저작권자로부터 별도의 허가를 받으면 이러한 조건들은 적용되지 않습니다.

저작권법에 따른 이용자의 권리는 위의 내용에 의하여 영향을 받지 않습니다.

이것은 이용허락규약(Legal Code)을 이해하기 쉽게 요약한 것입니다.

Disclaimer

dCollection

공학박사 학위논문

개방 권선 전동기의 공통모드 전압 제거를 위한 3상 HERIC 인버터 토폴로지 및 제어 알고리즘 연구

2023년 8월

서울대학교 대학원

전기·정보공학부

최 종 훈

개방 권선 전동기의 공통모드 전압 제거를 위한 3상 HERIC 인버터 토폴로지 및 제어 알고리즘 연구

지도 교수 하 정 익

이 논문을 공학박사 학위논문으로 제출함
2023년 6월

서울대학교 대학원
전기·정보공학부
최 종 훈

최종훈의 공학박사 학위논문을 인준함
2023년 6월

위 원 장 설 승 기 (인)

부위원장 하 정 익 (인)

위 원 최 성 휘 (인)

위 원 권 태 석 (인)

위 원 이 용 재 (인)

초 록

본 연구에서는 전자파 장해 및 절연 파괴를 유발하는 공통모드 전류와 베어링 전식 현상의 원인이 되는 축 전압 성분을 공통모드 등가 회로 관점에서 해석하고, 이러한 문제들의 근본적인 원인이 되는 공통모드 전압을 제거하는 인버터 토폴로지 및 제어 방법을 제시한다. 3상 교류 전동기 내부에 존재하는 기생 커패시터를 분석하여 공통모드 등가 회로를 구성하고, 인버터가 생성하는 공통모드 전압 변동에 의해 나타나는 공통모드 전류 및 축 전압을 분석하며, 이를 저감하기 위해 근본적으로 공통모드 전압을 0으로 제어해야 할 필요성을 제기한다.

본 연구에서는 공통모드 전압 제어의 자유도를 높이기 위해 3상 개방 권선 전동기를 대상 전동기로 삼고, 영상분과 공통모드를 통합한 등가 회로를 정의한다. 또한, 기존 영상분 전류 저감 제어 방법을 공통모드 전압 관점에서 분석하여 한계점을 제시한다.

영상분과 공통모드 전압을 동시에 저감하기 위해 3상 HERIC 인버터 구조를 제안하여 개방 권선 전동기 제어에 적용한다. 기존 영상분 전류 저감 제어 방법을 HERIC 인버터에서 구현하기 위한 PWM 방법을 제시한다. HERIC 인버터의 특성에 따른 비선형성 전압 왜곡을 분석하고, 전압 왜곡 보상 방법을 제안하여 영상분 전류 및 공통모드 전압 저감 효과를 달성한다. 마지막으로, 3상 HERIC 인버터 도입으로 인한 인버터 손실의 증감을 이중 3상 인버터와 비교하여 분석하고, 실험적으로 검증한다.

주요어 : 공통모드 전압, 공통모드 전류, 축 전압, 개방 권선 전동기, 영상분 전압, HERIC 인버터

학 번 : 2018-25431

목 차

제 1 장 서 론 1
제 1 절 연구 배경 1
제 2 절 연구 목표 6
제 3 절 논문 구성 8
제 2 장 3상 교류 전동기의 공통모드 등가 회로 9
제 1 절 3상 교류 전동기 제어 시스템 구조 9
제 2 절 3상 교류 전동기의 공통모드 회로 13
제 3 절 베어링 상태에 따른 가변 공통모드 등가 회로 23
제 4 절 기존 공통모드 전압 저감 제어와 축 전압 28
제 3 장 3상 개방 권선 전동기 등가 회로 37
제 1 절 3상 개방 권선 전동기 구조 37
제 2 절 개방 권선 전동기의 공통모드 회로 40
제 3 절 개방 권선 전동기 제어 시스템 43
제 4 절 기존 개방 권선 전동기의 제어 방법 48
제 4 장 제안하는 인버터 토폴로지 및 제어 58
제 1 절 태양광 발전 시스템에서의 공통모드 전압 저감 방법 58
제 2 절 개방 권선 전동기 제어를 위한 3상 HERIC 인버터 77
제 3 절 3상 HERIC 인버터의 영상분 전류 제어 방법 84
제 4 절 3상 HERIC 인버터의 비선형성 전압 왜곡 보상 방법 97
제 5 절 3상 HERIC 인버터의 스위칭 손실 분석 129
제 5 장 결 론 162
제 1 절 연구 결과 162
제 2 절 향후 연구 163
제 6 장 부 록 165
제 1 절 베어링 전류 측정 시스템 165
참고문헌 167

Abstract 176

표 목차

표 2.1 스위칭 신호에 따른 3상 인버터의 공통모드 전압 11
표 3.1 각 인버터의 전압 벡터에 따른 전체 시스템의 영상분 및 공통모드 전압 49
표 3.2 인버터 1이 전기적으로 120° 앞서도록 하는 전압 벡터 조합.... 50
표 3.3 동일한 공통모드 전압을 갖는 전압 벡터 조합 54
표 4.1 스위칭 신호에 따른 단상 풀브릿지 인버터의 차동모드 및 공통모드 전압 60
표 4.2 스위칭 신호에 따른 단상 H5 인버터의 차동모드 및 공통모드 전압..... 66
표 4.3 스위칭 신호에 따른 단상 H6 인버터의 차동모드 및 공통모드 전압..... 70
표 4.4 스위칭 신호에 따른 단상 HERIC 인버터의 차동모드 및 공통모드 전압 75
표 4.5 3상 HERIC 인버터 제작에 이용한 IGBT 스위치의 제정수..... 78
표 4.6 실험에 이용한 전동기의 전기적, 기계적 제정수..... 82
표 4.7 전압 지령과 상 전류의 부호에 따른 3상 HERIC 인버터의 전압 왜곡 및 스위칭 손실 108
표 4.8 우회 회로 스위치를 전부 소호하는 조건에서의 HERIC 인버터 차동모드 및 공통모드 전압..... 113
표 4.9 전압 지령과 상 전류에 따른 3상 HERIC 인버터의 전압 왜곡 및 스위칭 손실..... 121
표 4.10 양의 전압 지령, 양의 상 전류 조건에서 발생하는 HERIC 인버터의 스위칭 손실 133
표 4.11 양의 전압 지령, 음의 상 전류 조건에서 발생하는 HERIC 인버

터의 스위칭 손실 137
표 4.12 음의 전압 지령, 양의 상 전류 조건에서 발생하는 HERIC 인버터의 스위칭 손실 140
표 4.13 음의 전압 지령, 음의 상 전류 조건에서 발생하는 HERIC 인버터의 스위칭 손실 144
표 4.14 양의 전압 지령, 양의 상 전류 조건에서 발생하는 HERIC 인버터의 스위칭 손실 148
표 4.15 음의 전압 지령, 음의 상 전류 조건에서 발생하는 HERIC 인버터의 스위칭 손실 152
표 4.16 전압 지령과 상 전류에 따른 3상 HERIC 인버터의 스위칭 손실 및 손실 증가율 153
표 4.17 다양한 운전 조건에서 측정한 입력 전력 및 인버터 손실의 비교 159

그림 목차

그림 1.1 주파수에 따른 라디오 스펙트럼 2
그림 1.2 전동기 고장 원인 비교 3
그림 2.1 인버터를 채용한 3상 교류 전동기 제어 시스템 10
그림 2.2 3상 교류 전동기 제어 시스템의 접지 조건 13
그림 2.3 이상적인 3상 교류 전동기 제어 시스템의 공통모드 등가 회로 14
그림 2.4 전동기 내부에 존재하는 기생 커패시터 15
그림 2.5 분포 회로 모델로 표현한 공통모드 등가 회로 17
그림 2.6 집중 회로 모델로 표현한 공통모드 등가 회로 18
그림 2.7 프로브로 측정한 전동기 중성점 전압과 공통모드 전류 20
그림 2.8 전동기 회전 상태에서 측정한 전동기 중성점 전압과 축 전압 22
그림 2.9 베어링 단락 모델을 반영한 가변 공통모드 등가 회로 25
그림 2.10 베어링 단락에 의한 방전 가공 베어링 전류 26
그림 2.11 AZSPWM 방법을 적용한 전압 벡터 합성 28
그림 2.12 AZSPWM 방법을 적용한 PWM 파형 및 공통모드 전압 29
그림 2.13 AZSPWM 방법으로 합성 가능한 선형 전압 영역 30
그림 2.14 NSPWM 방법을 적용한 전압 벡터 합성 30
그림 2.15 NSPWM 방법을 적용한 PWM 파형 및 공통모드 전압 31
그림 2.16 NSPWM 방법으로 합성 가능한 선형 전압 영역 32
그림 2.17 RSPWM 방법을 적용한 전압 벡터 합성 32
그림 2.18 RSPWM 방법을 적용한 PWM 파형 및 공통모드 전압 33
그림 2.19 RSPWM 방법으로 합성 가능한 선형 전압 영역 34
그림 2.20 공통모드 전압 저감 기법을 적용하였을 때의 축 전압 35
그림 3.1 3상 개방 권선 전동기 및 제어 시스템 37

그림 3.2 3상 개방 권선 전동기의 dq축 합성 전압 벡터 38
그림 3.3 3상 개방 권선 전동기의 영상분 및 공통모드 등가 회로 41
그림 3.4 단일 전원을 이용한 3상 개방 권선 전동기 제어 시스템..... 43
그림 3.5 단일 전원을 이용한 제어 시스템의 전압 합성 가능 영역 44
그림 3.6 이중 전원을 이용한 3상 개방 권선 전동기 제어 시스템..... 45
그림 3.7 이중 전원을 이용한 제어 시스템의 영상분 및 공통모드 등가 회로..... 45
그림 3.8 부동 커패시터를 이용한 3상 개방 권선 전동기 제어 시스템. 46
그림 3.9 부동 커패시터를 이용한 제어 시스템의 영상분 및 공통모드 등가 회로 47
그림 3.10 영상분 전압이 0이 되는 전압 벡터 조합..... 48
그림 3.11 각 3상 인버터의 PWM 파형 및 공통모드 전압..... 52
그림 3.12 각 상의 상 전압에 의한 영상분 전압 및 양단 전압의 평균에 의한 공통모드 전압..... 53
그림 3.13 전압 구역에 따른 각 3상 인버터의 차동모드 영전압 벡터 V_o 합성을 위한 전압 벡터 조합..... 55
그림 3.14 공통모드 전압 저감 기법을 적용한 각 3상 인버터의 PWM 파형..... 56
그림 3.15 각 상의 상 전압에 의한 영상분 전압 및 양단 전압의 평균에 의한 공통모드 전압..... 57
그림 4.1 태양광 발전 시스템의 구조 58
그림 4.2 변압기를 제거한 단상 풀브릿지 인버터의 계통 연결 구조..... 59
그림 4.3 단극성 PWM 방법을 적용한 PWM 파형과 차동모드 및 공통모드 전압 61
그림 4.4 양극성 PWM 방법을 적용한 PWM 파형과 차동모드 및 공통모드 전압 62

그림 4.5 단상 H5 인버터의 계통 연결 구조 64
그림 4.6 단상 H5 인버터의 차동모드 전압 합성 방법 65
그림 4.7 단상 H5 인버터의 PWM 파형과 차동모드 및 공통모드 전압 67
그림 4.8 단상 H6 인버터의 계통 연결 구조 68
그림 4.9 단상 H6 인버터의 차동모드 전압 합성 방법 69
그림 4.10 단상 H6 인버터의 PWM 파형과 차동모드 및 공통모드 전압 71
그림 4.11 단상 HERIC 인버터의 계통 연결 구조 72
그림 4.12 단상 HERIC 인버터의 차동모드 전압 합성 방법 73
그림 4.13 단상 HERIC 인버터의 PWM 파형과 차동모드 및 공통모드 전압 76
그림 4.14 개방 권선 전동기 제어를 위한 3상 HERIC 인버터 구조 77
그림 4.15 실험 진행을 위해 제작한 3상 HERIC 인버터 78
그림 4.16 3상 교류 전동기의 결선법에 따른 개방 권선 전동기 제작 방법 80
그림 4.17 실험 진행을 위해 제작한 전동기 테스트베드 81
그림 4.18 기존 이중 3상 인버터의 영상분 전류 저감 제어 결과 85
그림 4.19 상 전류 크기에 따른 인버터 비선형성 전압 왜곡 86
그림 4.20 인버터 비선형성 전압 왜곡을 보상한 이중 3상 인버터의 영상분 전류 저감 제어 결과 86
그림 4.21 인버터 비선형성 전압 왜곡을 보상한 이중 3상 인버터의 축전압 및 공통모드 전류 88
그림 4.22 인버터 비선형성 전압 왜곡을 보상한 이중 3상 인버터의 축전압 및 공통모드 전류 89
그림 4.23 3상 HERIC 인버터의 각 상 차동모드 전압의 PWM 파형 ... 91
그림 4.24 단일 반송파를 활용한 단상 HERIC 인버터의 PWM 파형과 차

동모드 및 공통모드 전압 (양의 전압 지령 조건) 92
그림 4.25 단일 반송파를 활용한 단상 HERIC 인버터의 PWM 파형과 차동모드 및 공통모드 전압 (음의 전압 지령 조건) 93
그림 4.26 3상 HERIC 인버터에서의 영상분 전압 및 공통모드 전압.... 94
그림 4.27 3상 HERIC 인버터의 영상분 전류 저감 제어 결과..... 95
그림 4.28 3상 HERIC 인버터의 영상분 전류 저감 제어 결과..... 96
그림 4.29 3상 HERIC 인버터의 U상 PWM 파형과 차동모드 및 공통모드 전압 97
그림 4.30 양의 전압 지령, 양의 상 전류 조건에서 인버터 데드타임 순간의 전압 합성 상태..... 99
그림 4.31 양의 전압 지령, 양의 상 전류 조건에서 데드타임을 반영한 U상 PWM 파형과 차동모드 및 공통모드 전압..... 100
그림 4.32 양의 전압 지령, 음의 상 전류 조건에서 인버터 데드타임 순간의 전압 합성 상태..... 101
그림 4.33 양의 전압 지령, 음의 상 전류 조건에서 데드타임을 반영한 U상 PWM 파형과 차동모드 및 공통모드 전압..... 102
그림 4.34 음의 전압 지령, 양의 상 전류 조건에서 인버터 데드타임 순간의 전압 합성 상태..... 104
그림 4.35 음의 전압 지령, 양의 상 전류 조건에서 데드타임을 반영한 U상 PWM 파형과 차동모드 및 공통모드 전압..... 105
그림 4.36 음의 전압 지령, 음의 상 전류 조건에서 인버터 데드타임 순간의 전압 합성 상태..... 106
그림 4.37 음의 전압 지령, 음의 상 전류 조건에서 데드타임을 반영한 U상 PWM 파형과 차동모드 및 공통모드 전압..... 107
그림 4.38 양의 상 전류 조건에서 정현파 전압 지령에 적용된 전압 왜곡 109

그림 4.39 양의 상 전류 조건에서의 비선형성 전압 왜곡 보상 및 전압 보상 불가 영역 110
그림 4.40 음의 상 전류 조건에서 정현파 전압 지령에 적용된 전압 왜곡 111
그림 4.41 음의 상 전류 조건에서의 비선형성 전압 왜곡 보상 및 전압 보상 불가 영역 112
그림 4.42 양의 전압 지령, 양의 상 전류 조건에서 인버터 데드타임 순간의 전압 합성 상태 114
그림 4.43 양의 전압 지령, 양의 상 전류 조건에서 데드타임을 반영한 U상 PWM 파형과 차동모드 및 공통모드 전압 115
그림 4.44 음의 전압 지령, 음의 상 전류 조건에서 인버터 데드타임 순간의 전압 합성 상태 117
그림 4.45 음의 전압 지령, 음의 상 전류 조건에서 데드타임을 반영한 U상 PWM 파형과 차동모드 및 공통모드 전압 118
그림 4.46 양의 상 전류 조건에서 정현파 전압 지령에 적용된 전압 왜곡 119
그림 4.47 양의 상 전류 조건에서 정현파 전압 지령에 적용된 전압 왜곡 120
그림 4.48 양의 상 전류 조건에서의 비선형성 전압 왜곡 보상 및 기존 전압 보상 불가 영역 122
그림 4.49 음의 상 전류 조건에서의 비선형성 전압 왜곡 보상 및 기존 전압 보상 불가 영역 122
그림 4.50 상 전류 크기에 따른 HERIC 인버터 비선형성 전압 왜곡 . 123
그림 4.51 3상 HERIC 인버터의 영상분 전류 저감 제어 결과 124
그림 4.52 인버터 비선형성 전압 왜곡을 보상한 3상 HERIC 인버터의 축 전압 및 공통모드 전류 126

그림 4.53 인버터 비선형성 전압 왜곡을 보상한 3상 HERIC 인버터의 축 전압 및 공통모드 전류 127
그림 4.54 양의 전압 지령, 양의 상 전류 조건에서의 차동모드 전압 합성 방법 131
그림 4.55 양의 전압 지령, 음의 상 전류 조건에서의 차동모드 전압 합성 방법 135
그림 4.56 음의 전압 지령, 양의 상 전류 조건에서의 차동모드 전압 합성 방법 138
그림 4.57 음의 전압 지령, 음의 상 전류 조건에서의 차동모드 전압 합성 방법 142
그림 4.58 양의 전압 지령, 양의 상 전류 조건에서의 차동모드 전압 합성 방법 146
그림 4.59 음의 전압 지령, 음의 상 전류 조건에서의 차동모드 전압 합성 방법 150
그림 4.60 10 % 정격 속도 조건에 따른 비선형성 전압 왜곡 보상..... 156
그림 4.61 20 % 정격 속도 조건에 따른 비선형성 전압 왜곡 보상..... 156
그림 4.62 30 % 정격 속도 조건에 따른 비선형성 전압 왜곡 보상..... 157
그림 4.63 전동기 토크, 속도 조건에 따른 인버터 손실의 비교..... 160
그림 4.64 전동기 속도 조건에 따른 3상 HERIC 인버터 손실 증가율 161
그림 6.1 베어링 전류 측정 시스템 165

제 1 장 서 론

제 1 절 연구 배경

인버터를 채용하는 교류 전동기 구동 시스템은 고 전압, 고 전력 밀도를 요구하는 산업계의 동향에 발맞춰, SiC MOSFET과 같은 WBG (Wide Band-Gap) 소자를 적극적으로 활용하여 높은 전압 정격, 높은 전압 변동률 및 고주파수 구동 시스템을 목표로 발전하고 있다.

그러나 이러한 발전 방향에 동반되는 부작용으로는 인버터가 생성하는 고주파의 공통모드 전압이 존재한다. 공통모드 전압은 전동기 내부에 존재하는 다양한 기생 커패시터 성분을 통해 공통모드 등가 회로를 구성하게 되어 인버터로부터 전동기를 지나 접지로 연결되는 경로를 생성하여 전동기 구동 시스템 전반에 피해를 끼친다.

공통모드 전압이 야기하는 다양한 문제 중에, 전자파 장해와 절연 파괴를 한 가지 예로 들 수 있다. 이 두 문제는 공통모드 전압이 변동하는 순간에 발생하는 고주파의 공통모드 전류 성분이 직접적인 원인이다.

전자파 장해, 즉 EMI (Electromagnetic Interference)는 고주파수 성분을 갖는 공통모드 전류가 전동기 외함을 통해 접지로 빠져나가게 되었을 때, 구동 시스템 주변의 다양한 전자기기들의 오동작을 유발하는 현상을 의미한다. 특히 전동기 공통모드 등가 회로의 공진점에 따라 수백 kHz ~ 수 MHz의 주파수 성분의 전자파 장해가 발생하는데, 이는 그림 1.1에 도시한 라디오 스펙트럼 중 540 kHz ~ 1.7 MHz의 중파 (MF) 대역에 해당하는 AM 라디오 주파수 대역과 중복된다. 이로 인해, 차량용 전동기 구동 시스템에서는 공통모드 전류로 인한 전자파 장해는 AM 라디오 주파수 대역에서의 전자파 규제를 만족하기 위해 반드시

저감되어야 한다.

전자파 장해 외에도, 공통모드 전류가 접지로 흘러 나가는 경로를 자세히 살펴 보면, 전동기 내부의 권선으로부터 권선 절연 물질을 거쳐 외함으로 고주파 전류가 도통되는 것을 알 수 있다. 이는 고주파 영역에서 권선 절연 물질이 커패시터의 절연체 역할을 하여 교류 전류를 도통하기 때문이며, 고주파 스파이크 형태의 전류가 지나감에 따라 권선 절연 물질의 수명을 지속적으로 단축시키게 된다. 중, 장기적인 관점에서 이는 전동기 절연 파괴를 일으키는 원인이 되므로 공통모드 전압의 변동을 억제하여 공통모드 전류를 저감할 필요가 있다.

공통모드 전압에 기인하는 또 다른 문제에는 베어링 전식 현상이 존재한다 [2]-[6]. 그림 1.2는 EPRI와 IEEE에서 조사한 전동기 고장 원인의 비율을 나타낸다. 앞서 논의한 절연 파괴는 권선에 의한 전동기 고장 문제로 분류할 수 있는데, 이러한 절연 파괴 문제는 해가 지남에 따라 감소하는 추세를 보이는 반면, 베어링에 의한 고장 문제는 여전히 큰 비중을 차지하는 고장 원인임을 알 수 있다. [7]

기계적인 베어링 고장을 제외한 전기적 고장을 베어링 전식으로 칭할 수 있는데, 전식 현상의 종류 또한 다양하게 나타난다. 베어링 플루팅 (Fluting) 현상은 베어링 내, 외륜의 레이스에 베어링 볼의 이동

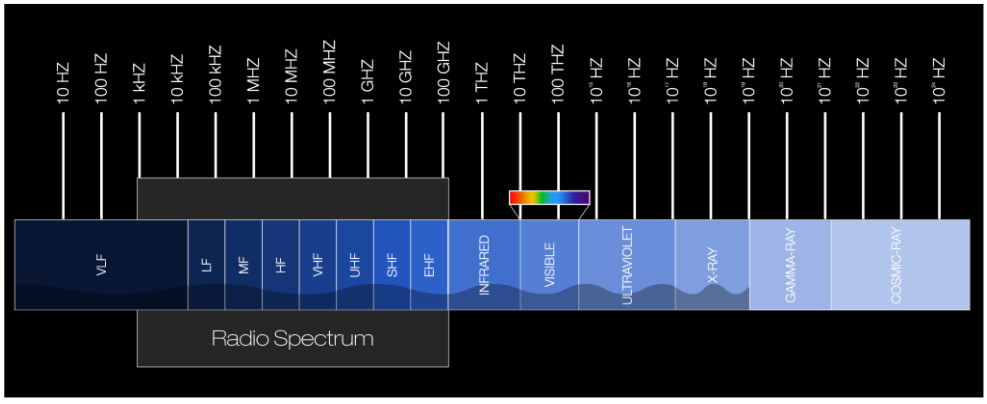


그림 1.1 주파수에 따른 라디오 스펙트럼 [1]

방향에 수직인 방향으로 나타나는 손상 형태이다. 이는 전동기의 자기 불평형으로 인해 전동기 전, 후면 베어링을 거쳐 내부를 순환하는 전류가 만들어내는 자국으로, 주로 대형 전동기에서 발생한다.

베어링 프로스팅 (Frosting) 현상은 베어링 내, 외륜 레이스에 뿌옇게 서리가 낀 형태로 나타나는 손상을 의미한다. 이는 전동기 축에 존재하는 기생 커패시터에 충전되어 있던 전하가 베어링 볼을 통해 외륜으로 빠져나가면서 만들어지는 자국으로, 레이스를 확대하여 살펴보면 작게 패인 자국들이 모여서 뿌옇게 보임을 확인할 수 있다.

프로스팅보다 크게 패인 자국은 베어링 피팅 (Pitting) 현상으로 정의한다. 프로스팅과 마찬가지로 축 전압의 방전에 의해 발생하나, 그 정도가 눈에 띄는 정도로 크게 나타난다.

종전에는 전기적인 요인 외에도, 제조 공정 상의 오차로 발생하는 전동기의 전자기적 불평형과 같은 기계적인 요인에 의한 베어링 전식 현상이 혼재하였으나, 인버터가 점차 고 전압 영역으로 확대됨에 따라 전동기 축 전압 또한 증가하게 되고, 축 전압 방전에 의해 발생하는 프로스팅, 피팅 현상이 베어링 고장의 주 원인으로 대두되고 있다.

베어링 전식을 방지하기 위해 NEMA에서는 축 전압이 야기하는

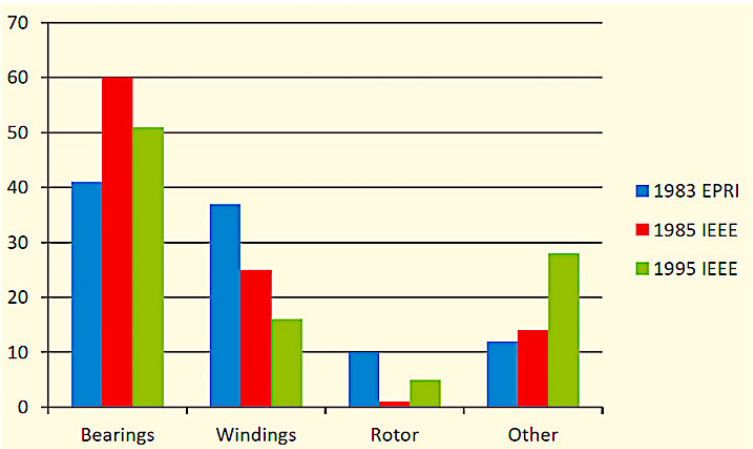


그림 1.2 전동기 고장 원인 비교 [8]

전류 성분이 베어링 전식 현상의 원인임 됨을 규정하고, 베어링 절연에 관한 규제를 제창하였다 [9]. 특히 인버터를 채용한 시스템에서는 공통모드 전압이 축 전압을 형성하는 원인이 됨을 규정하였으나, 현재로서는 인버터 채용과 베어링 수명에 관한 영향성 분석의 연구가 미비함을 밝혔다.

산업계에서 현재 적용하고 있는 전식 대처 방안인 세라믹 베어링은 베어링 볼의 물질을 세라믹으로 하여 베어링 볼을 통한 단락을 근본적으로 방지할 수 있다. 그러나 세라믹 베어링의 단가가 전동기 전체에서 차지하는 비중이 크므로 원가 절감을 위해서는 스틸 베어링의 채용이 필수적이다.

또 다른 산업계 대처로는 접지 브러쉬를 통해 베어링 전류를 우회시키는 방법이 존재한다. 접지 브러쉬는 전동기 외함에 부착되며, 전도성의 브러쉬가 축에 맞닿아 있는 형태가 된다. 접지 브러쉬는 통상 수 Ω의 저항을 가지며, 축과 외함 사이를 직접 연결한다. 접지 브러쉬의 경우에는 축 전류가 브러쉬를 통해 흐르면서 윤활유 잔여물이 굳는 등의 문제가 발생하므로 주기적 교체가 요구된다.

NEMA에서는 베어링 전류의 우회 방안이 결국 우회 장비들의 고장을 야기하므로, 보다 근본적인 축 전압 저감 및 규제 방안을 요구한다. 더욱이 산업계 동향이 점차 고전압, 고주파수 시스템으로 발전함에 따라, 축 전압 영향성 또한 증가하는 것은 불가피한 상황이며, 이를 위해 보다 강력한 우회 장치 또한 지속적으로 요구될 수 밖에 없는 실정이다.

앞서 살펴본 공통모드 전류와 축 전압은 모두 인버터가 생성하는 공통모드 전압에 의한 성분이지만, 그 원인은 서로 다르다. 공통모드 전류의 경우에는 공통모드 전압이 스위칭 소자의 높은 전압 변동률로 인해 빠르게 변화하면서 발생하는 고주파 전류 성분이지만, 축 전압의

크기는 공통모드 전압이 나타내는 최대 크기에 비례하여 증가하는 성분이다. 따라서, 공통모드 전류와 축 전압을 전부 저감하기 위해서는 인버터의 공통모드 전압을 항상 0으로 제어하는 것이 유일한 해가 됨을 알 수 있다.

제 2 절 연구 목표

본 연구에서는 공통모드 전압을 0으로 제어하기 위해, 공통모드 전압 제어 자유도가 높은 3상 개방 권선 전동기에 대해 연구를 진행한다.

개방 권선 전동기는 기존 교류 전동기의 중성점을 개방하여 각 상 권선을 개별적으로 제어할 수 있는 전동기를 의미한다. 개방 권선 전동기는 동일한 인버터 직류단 전압 조건에서 전동기의 기저 속도를 증가시킬 수 있어, 고 출력을 요하는 산업계의 동향에 상응하는 전동기 구조 중 하나이다.

개방 권선 전동기는 세 상의 전류가 독립적이기 때문에, 세 상의 전류의 평균으로 정의되는 영상분 전류가 존재하며, 이 전류는 전동기의 토크 맥동을 유발하는 성분이 된다. 따라서, 기존의 연구 방향은 공통모드 전압보다 영상분 전류를 저감하기 위한 다양한 인버터 토폴로지 및 제어 방법에 치중되었다.

영상분 전압과 공통모드 전압을 동시에 저감하기 위한 연구들도 진행되었는데, 기존 연구에서는 3 레벨 인버터를 채용하여 전압 합성 자유도를 증가시키는 등의 인버터 토폴로지 측면의 해결책 [10]–[13]이나, 공통모드 전압을 순시적으로 0으로 제어하는 대신 영상분 전압을 한 스위칭 주기 내에서 평균적으로 0으로 제어하도록 타협하는 방법 [14]과 같이 제어 측면에서의 해결책을 제안해왔다.

본 연구에서는 영상분 및 공통모드 전압을 동시에 저감하기 위한 3상 HERIC 인버터 토폴로지를 제안한다. 3상 HERIC 인버터는 3 레벨 인버터보다 적은 수의 스위칭 소자를 추가로 도입하여 영상분 전압과 공통모드 전압을 동시에 저감할 수 있다.

또한, 기존 영상분 전류 저감 제어 방법을 3상 HERIC 인버터에

적용하기 위한 PWM 방법을 제안하며, 영상분 및 공통모드 전압 저감 효과를 실험적으로 검증한다. 마지막으로, 새롭게 추가된 스위칭 소자로 인한 인버터 손실의 증가를 분석하고, 기존 제어 시스템 대비 손실 증가율을 실험적으로 측정한다.

제 3 절 논문 구성

본 논문의 구성은 다음과 같다.

제1 장에서는 본 연구를 진행하게 된 배경과 연구 목표에 대해 기술한다.

제2 장에서는 3상 교류 전동기의 구조를 분석하고 공통모드 등가 회로를 제시한다. 인버터에 의해 발생하는 공통모드 전압을 정의하고 전동기 내부의 기생 커패시터를 분석하여 축 전압 및 공통모드 전류의 발생을 분석한다. 또한, 베어링 상태에 따른 가변 공통모드 등가 회로를 분석하여 공통모드 전압 저감의 필요성을 역설한다.

제3 장에서는 개방 권선 전동기의 구조를 통상적인 3상 교류 전동기와의 비교를 통해 분석한다. 개방 권선 전동기에서 새롭게 정의되는 영상분 등가 회로 및 공통모드 등가 회로를 제시하고, 기존 영상분 전류 저감 제어 방법이 공통모드 관점에서 갖는 한계점을 제시한다.

제4 장에서는 개방 권선 전동기의 영상분과 공통모드 전압을 동시에 저감하기 위한 3상 HERIC 인버터 토폴로지를 제안한다. 단상 HERIC 인버터의 동작 원리를 분석하고, 기존 영상분 전류 저감 제어 방법과 융합한 제어 방법을 제시한다. 또한, 영상분 전류 성분을 야기하는 인버터 비선형성에 의한 전압 왜곡을 분석하고 이를 보상하는 방법을 제안한다. 또한, 제안하는 인버터 토폴로지의 도입에 따른 인버터 손실의 증감을 분석하고 실험적으로 검증한다.

제5 장에서는 본 연구 내용의 결론에 대해 기술하며, 향후 연구의 방향성을 논의하며 논문을 마친다.

제 2 장 3상 교류 전동기의 공통모드 등가 회로

본 장에서는 3상 교류 전동기와 인버터를 채용한 전동기 제어 시스템의 구조를 공통모드 관점에서 살펴본다. 본 장 제1 절에서는 인버터에서 발생하는 공통모드 전압원을 정의하고 인버터의 스위칭 상태에 따른 공통모드 전압을 분석한다. 본 장 제2 절에서는 전동기 설계의 측면에서 전동기 내부에 존재하는 기생 커패시터를 정의하고, 이를 반영하여 전동기의 공통모드 등가 회로를 제시한다. 본 장 제3 절에서는 전동기에 탑재된 베어링의 등가 회로 모델을 정의하고, 이를 반영하여 가변 공통모드 등가 회로를 구성하여 축 전압 영향성을 분석한다. 본 장 제4 절에서는 공통모드 전압을 저감하는 기존 연구들을 앞서 분석한 가변 공통모드 등가 회로에 적용하여 공통모드 전압 저감 효과를 확인하고, 축 전압의 관점에서 기존 연구들이 갖는 한계점을 제시한다.

제 1 절 3상 교류 전동기 제어 시스템 구조

통상적인 3상 교류 전동기의 U, V, W 상 권선은 전동기 입력단으로부터 출발하여 고정자 코어의 각 슬롯에 권선 결선법에 따라 배치되고, 마지막으로 모든 상 권선이 한 점으로 결합되어 전기적 중성점을 이룬다.

3상 교류 전동기와 이를 제어하기 위한 3상 인버터 시스템은 그림 2.1과 같이 모델링할 수 있다. 각 상의 상단 스위치의 스위칭 신호를 $S_x\,(x = u, v, w)$, 하단 스위치의 신호를 S_x'로 정의하고, 인버터의 DC 버스의 중성점을 N으로 정의하면 각 상의 극 전압 V_{xn}은 다음과 같이 스위칭 신호에 대한 식으로 표현할 수 있다.

$$S_x + S_x' = 1\ (x = u, v, w) \tag{2.1}$$

$$V_{xn} = \left(\frac{V_{dc}}{2}\right)S_x + \left(-\frac{V_{dc}}{2}\right)S_x' = \frac{V_{dc}}{2}(2S_x - 1) \tag{2.2}$$

X 상의 상단 스위치를 점호(Turn-on)할 경우, S_x는 1이 되며, 소호(Turn-off)할 경우의 값은 0이 된다. 마찬가지로, 하단 스위치에 대해서도 S_x'의 값 또한 점호할 경우 1, 소호할 경우 0으로 정의한다. 이때, 극 전압을 출력함과 동시에 레그의 단락 사고를 막기 위해서는 (2.1)과 같이 상, 하단 스위치 중 하나의 스위치만을 점호하여 두 스위치를 서로 상보적으로 동작시켜야 한다.

DC 링크 커패시터의 전압을 V_{dc}로 정의하면 DC 버스의 중성점 N을 기준으로 상단 스위치가 점호되는 경우 출력되는 극 전압은 $\frac{V_{dc}}{2}$로 결정된다. 반면에, 하단 스위치가 점호되는 경우 출력되는 극 전압은 $-\frac{V_{dc}}{2}$로 결정된다. 이에 따라, X 상의 극 전압 V_{xn}은 (2.2)와 같이 표현할 수 있다.

인버터에서 발생하는 공통모드 전압 V_{cm}은 세 상의 극 전압의 평균으로 정의할 수 있고, 이를 스위칭 신호의 식으로 정리하면 (2.4)와 같다.

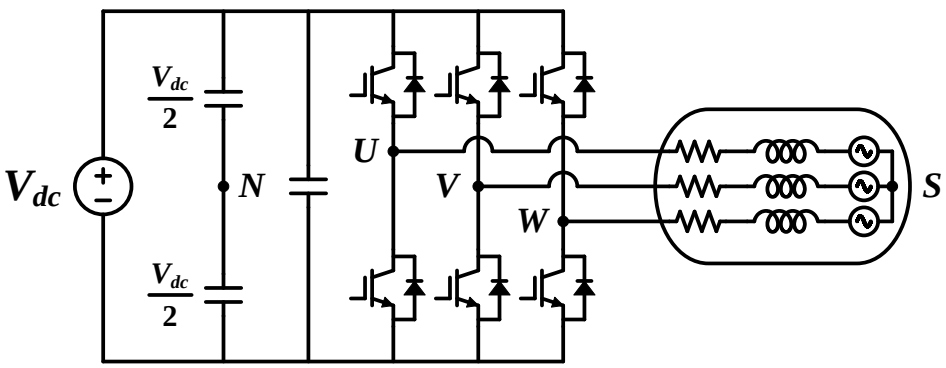


그림 2.1 인버터를 채용한 3상 교류 전동기 제어 시스템

$$V_{cm} = \frac{V_{un} + V_{vn} + V_{wn}}{3} \tag{2.3}$$

$$V_{cm} = \frac{V_{dc}}{3}(S_u + S_v + S_w) - \frac{V_{dc}}{2} \tag{2.4}$$

각 레그의 상단 스위치는 0 또는 1의 상태를 가지므로, 공통모드 전압 V_{cm}은 총 여덟 가지 스위칭 상태에 따라 다른 값을 가지며, 이를 정리하면 표 2.1과 같다. 전동기 구동을 위해 SVPWM (Space Vector PWM) 방법을 적용하여 제어를 수행하는 경우, 인버터에서 발생하는 공통모드 전압은 $\frac{V_{dc}}{3}$씩 변동하며 최소 $-\frac{V_{dc}}{2}$에서 최대 $\frac{V_{dc}}{2}$의 값을 스위칭 주기마다 반복하여 갖는다.

전동기의 중성점을 S라고 정의하였을 때, 각 상의 상 전압 V_{xs}는 극 전압 V_{xn}과 전동기 중성점과 DC 버스 중성점 N사이의 전압 V_{sn}으로

표 2.1 스위칭 신호에 따른 3상 인버터의 공통모드 전압

전압 벡터	스위칭 신호			출력 극 전압			공통모드 전압
	S_u	S_v	S_w	V_{un}	V_{vn}	V_{wn}	V_{cm}
V_0	0	0	0	$-\frac{V_{dc}}{2}$	$-\frac{V_{dc}}{2}$	$-\frac{V_{dc}}{2}$	$-\frac{V_{dc}}{2}$
V_1	1	0	0	$\frac{V_{dc}}{2}$	$-\frac{V_{dc}}{2}$	$-\frac{V_{dc}}{2}$	$-\frac{V_{dc}}{6}$
V_2	1	1	0	$\frac{V_{dc}}{2}$	$\frac{V_{dc}}{2}$	$-\frac{V_{dc}}{2}$	$\frac{V_{dc}}{6}$
V_3	0	1	0	$-\frac{V_{dc}}{2}$	$\frac{V_{dc}}{2}$	$-\frac{V_{dc}}{2}$	$-\frac{V_{dc}}{6}$
V_4	0	1	1	$-\frac{V_{dc}}{2}$	$\frac{V_{dc}}{2}$	$\frac{V_{dc}}{2}$	$\frac{V_{dc}}{6}$
V_5	0	0	1	$-\frac{V_{dc}}{2}$	$-\frac{V_{dc}}{2}$	$\frac{V_{dc}}{2}$	$-\frac{V_{dc}}{6}$
V_6	1	0	1	$\frac{V_{dc}}{2}$	$-\frac{V_{dc}}{2}$	$\frac{V_{dc}}{2}$	$\frac{V_{dc}}{6}$
V_7	1	1	1	$\frac{V_{dc}}{2}$	$\frac{V_{dc}}{2}$	$\frac{V_{dc}}{2}$	$\frac{V_{dc}}{2}$

정의할 수 있다. 또한, 상 전압은 전동기의 고정자 저항 R_s, 고정자 인덕턴스 L_s, 그리고 각 상에 인가되는 전동기 역기전력 e_x에 의해 (2.6)과 같은 관계를 갖는다.

$$V_{xs} = V_{xn} - V_{sn} \ (x = u, v, w) \tag{2.5}$$

$$V_{xs} = (R_s + pL_s)i_x + e_x \ (x = u, v, w) \tag{2.6}$$

전동기 중성점과 DC 버스 중성점 사이의 전압 V_{sn}과 공통모드 전압 V_{cm}과의 관계는 (2.5)와 (2.6)을 각 상 전압에 대해 구한 후, 전부 더한 뒤 정리하여 도출할 수 있다. 이 때, (2.6)의 우변을 세 상의 상 전류 합으로 정리하게 되는 경우, 고정자 인덕턴스의 차동모드 성분이 생성하는 자속은 서로 상쇄되고 누설 인덕턴스 L_{ls} 성분만 남게 되므로 (2.7)과 같이 정리된다.

$$\begin{aligned} 3V_{cm} - 3V_{sn} = (R_s + pL_{ls})(i_u + i_v + i_w) \\ + (e_u + e_v + e_w) \end{aligned} \tag{2.7}$$

3상 교류 전동기가 평형이 이루어져 있다면, 세 상의 역기전력의 합은 0이 되며, 세 상의 상 전류의 평균을 공통모드 전류 i_{cm}으로 정의한다면, 전동기 중성점과 DC 버스 중성점 사이의 전압은 공통모드 전압과 전류의 함수로 (2.10)과 같이 간단하게 표현할 수 있다.

$$e_u + e_v + e_w = 0 \tag{2.8}$$

$$i_{cm} = \frac{i_u + i_v + i_w}{3} \tag{2.9}$$

$$V_{sn} = V_{cm} - (R_s + pL_{ls})i_{cm} \tag{2.10}$$

이상적인 3상 교류 전동기를 가정한다면, 전동기 중성점 S에서는 키르히호프 전류 법칙 (Kirchhoff' s Current Law, KCL)에 의해 세 상의 상 전류 합이 0이 되어 공통모드 전류가 존재하지 않으므로 전동기 중성점에는 인버터의 공통모드 전압과 같은 값이 인가된다.

제 2 절 3상 교류 전동기의 공통모드 회로

제2 장 제1 절에서는 이상적인 3상 교류 전동기의 구조에서 출발하여 전동기 중성점과 DC 버스 중성점 사이의 전압을 공통모드 관점에서 분석하였다. 그러나 실제 환경에서는 전동기 내부에 다양한 기생 커패시터가 존재하며, 이러한 성분이 공통모드 회로에 나타난다. 본 절에서는 전동기가 접지된 조건에서 나타나는 기생 성분들을 모델링하고, 공통모드 등가 회로에 이를 반영하여 중성점 및 축 전압의 변화를 분석한다.

일반적으로 전동기 제어 시스템을 설치함에 있어, 인버터의 DC링크 커패시터의 중성점 N 을 접지점에 연결하고, 전동기의 외함 또한 접지점에 직접 연결하는 그림 2.2와 같은 접지 조건을 상정할 수 있다. 접지 조건과 (2.10)을 고려하여 3상 교류 전동기 제어 시스템의 공통모드 등가 회로는 그림 2.3과 같이 표현할 수 있다. 이상적인 전동기에서는 전동기 중성점에서의 KCL에 의해 공통모드 전류가 존재하지 않는데, 이는 그림 2.3의 공통모드 등가 회로에서 회로를 개방하여 공통모드 전류의 귀환 경로가 존재하지 않는 것으로 해석할 수 있다. 또한, 등가 회로 상에 표현된 저항 및 인덕턴스 성분은 이후의 내용 전개와의 통일성을 위해 R_0 , L_0 로 표현하였으며, 이는 (2.11),

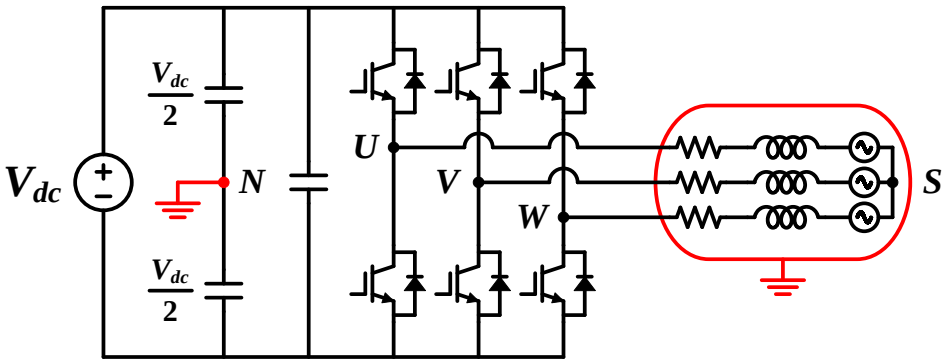


그림 2.2 3상 교류 전동기 제어 시스템의 접지 조건

(2.12)와 같이 고정자 저항, 고정자 누설 인덕턴스를 나타낸다.

$$R_0 = R_s \tag{2.11}$$

$$L_0 = L_{ls} \tag{2.12}$$

이상적인 전동기에서는 전동기 중성점 S가 접지점과 연결되지 않기 때문에 공통모드 등가 회로가 폐회로를 구성하지 못하지만, 실제 환경에서는 전동기 중성점과 접지점이 전동기 내부에 존재하는 다양한 기생 커패시터에 의해 연결되어 공통모드 전류가 귀환할 수 있는 폐회로를 구성한다. [15]-[19]

전동기 설계의 측면에서 고정자 코어의 한 슬롯을 기준으로 권선의 코일 및 레이어, 공극, 회전자를 그림 2.4와 같이 표현하여 기생 커패시터를 분석한다. 통상적인 전동기의 고정자 코어는 전동기 조립 과정에서 외함과 강하게 결합되므로 고정자 코어 또한 접지되어 있다고 가정한다. 전동기의 고정자 권선은 폴리이미드 (Polyimide)와 같은 물질로 에나멜 처리되어 코일 간 절연을 유지하며, 슬롯에 배치될 때 고정자 코어와의 절연을 위해 폴리아마이드 (Polyamide)를 삽입한다. 이와 같은 절연체로 인해 권선과 고정자 코어는 수백 μm의 절연 간격을 두고 절연되나, 고주파 영역에서 이러한 구조는 절연체가 커패시터의

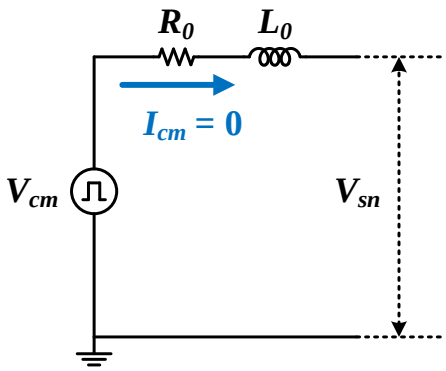


그림 2.3 이상적인 3상 교류 전동기 제어 시스템의
공통모드 등가 회로

절연물질 역할을 하여 권선과 고정자 사이의 기생 커패시터 C_{ws}가 된다. 절연 물질의 종류와 두께, 권선 레이어 수, 슬롯의 형태 및 슬롯 수 등 다양한 요인에 따라 커패시턴스는 달라질 수 있으나, 통상 수 nF의 기생 커패시턴스가 권선과 고정자 사이에 존재한다.

전동기의 회전자는 고정자 권선, 코어와 공극을 사이에 두고 떨어져 있으므로, 이 물체들 사이에도 기생 커패시터가 존재한다. 커패시턴스는 두 도체 사이의 거리에 반비례하므로, 공극을 사이에 두어 발생하는 권선과 회전자 사이, 고정자와 회전자 사이의 기생 커패시터는 권선과 고정자 사이의 기생 커패시터에 비해 작은 값을 갖는다. 고정자와 회전자 사이에 존재하는 기생 커패시터 C_{sr} 은 고정자 코어와 회전자 코어가 배치된 구조에 의해 발생하고, 전동기 설계 변수 중 하나인 공극에 직접적으로 영향을 받으므로 공극 커패시터 C_{gap} 를 포함한다고 볼 수 있다. 또한 전동기에는 고정자와 회전자 사이의 공극을 유지하기

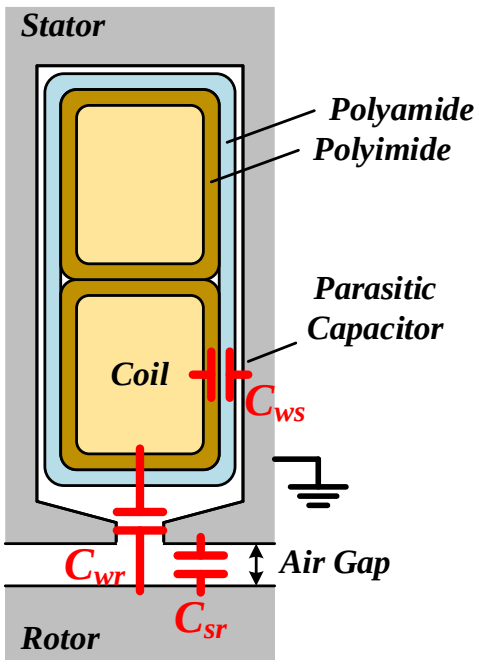


그림 2.4 전동기 내부에 존재하는 기생 커패시터

위해 베어링이 탑재되어 있는데, 베어링의 내, 외륜 사이에는 윤활유가 도포된 베어링 볼이 존재하므로 베어링에 존재하는 기생 커패시터 C_b 또한 고정자와 회전자 사이의 기생 커패시터 중 하나로 볼 수 있다. 전동기의 크기 및 공극의 길이에 따라 크기가 다양하지만, 수 nF의 C_{ws}를 갖는 전동기에서 C_{sr}은 수백 pF 수준의 값을 갖는다.

권선과 회전자 사이에도 기생 커패시터 C_{wr}이 존재하는데, C_{wr}은 앞선 두 기생 성분보다 더 작은 값을 갖는다. 두 물체 사이의 거리는 공극보다 더 멂과 동시에, 고정자 코어의 슬롯의 개폐 유무에 따라서도 커패시턴스가 크게 영향을 받는다. C_{wr}은 C_{sr}과의 비율에 따라 전동기 중성점 전압을 분압하여 축 전압의 크기를 결정하므로 크기는 작으나 유의해야할 기생 성분이다. 반폐 슬롯 (Semi-closed slot) 구조를 가정하였을 때, 권선과 회전자 사이의 기생 커패시터 C_{wr}은 수 nF의 C_{ws}, 수백 pF의 C_{sr}을 갖는 전동기에서 수 pF에서 수십 pF 수준의 값을 갖는다.

전동기 내부에 존재하는 기생 커패시터를 크게 세 종류로 나누어 분석하였는데, 폐회로를 구성하지 못했던 그림 2.3의 이상적인 공통모드 등가 회로는 전동기 중성점과 접지 사이에 세 종류의 기생 커패시터를 추가하여 폐회로를 구성할 수 있고, 이에 따라 공통모드 전류의 귀환 경로가 생겨 공통모드 전류가 흐르게 된다. 인버터의 스위칭 상태에 따라 공통모드 전압은 최소 $-\frac{V_{dc}}{2}$에서 최대 $\frac{V_{dc}}{2}$의 값을 스위칭 주기마다 반복하는 고주파 함수이며, 스위칭 소자의 높은 전압 변동률에 의해 전압 변동 또한 고주파 성분을 포함한다. 이러한 고주파의 공통모드 전압이 전동기에 존재하는 다양한 기생 커패시터를 충, 방전하면서 공통모드 전류가 흐르게 되고, 축 전압이 형성된다.

전동기 내부에 존재하는 기생 커패시터를 포함한 공통모드 등가

회로는 그림 2.5와 같이 분포 회로 모델 (Distributed Circuit Model)로 표현할 수 있다 [20]. 고정자 코어의 각 슬롯에 배치된 권선은 코일마다 고정자 코어와의 기생 커패시터 $C_{ws,k}$, 회전자와의 커패시터 $C_{wr,k}$를 가지며, 회전자와 고정자 사이에는 공극 커패시터 C_{gap}과 베어링 커패시터 C_b가 존재한다.

분포 회로 모델을 통해 과도 상태에서의 전동기 중성점 전압 및 축 전압의 변화 외에도 각 코일이 받는 스트레스 등을 자세하게 분석할 수 있으나, 분석의 복잡도가 증가하므로 본 연구에서는 편의를 위해 그림 2.5의 분포 회로 모델을 집중 회로 모델 (Lumped Circuit Model)로 대체하여 분석한다. 실제 환경에서의 전동기 공통모드 등가 회로를 집중 회로 모델로 표현하면 그림 2.6과 같다.

제2 장 제1 절에서는 이상적인 환경에서 기생 커패시터가 존재하지 않기 때문에, 공통모드 전류가 되돌아올 수 있는 공통모드 등가 회로가 구성되지 않았다. 이에 따라, 전동기 중성점 전압이 공통모드 전압과 동일함을 도출하였으나, 실제 환경에서는 공통모드 전류가 전동기 내부에 존재하는 기생 커패시터를 통해 접지로 빠져나가는 공통모드 등가 회로가 구성된다. 전동기 중성점의 전압과 공통모드 전압의 관계를 분석하기 위해 중성점과 접지 사이에 존재하는 등가 기생 커패시터

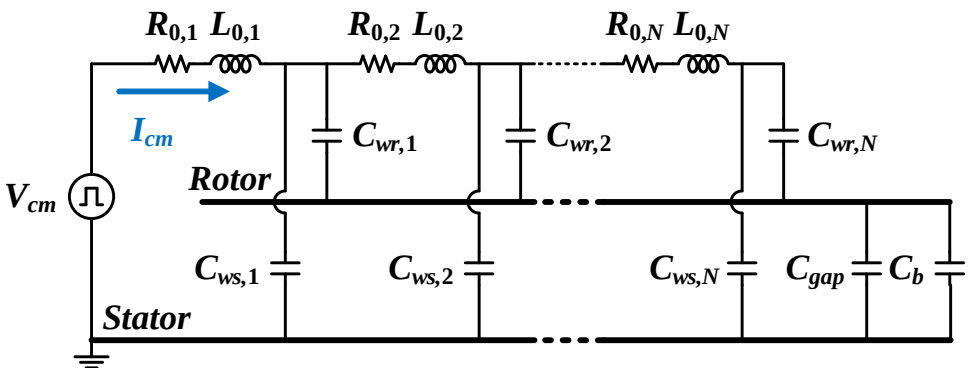


그림 2.5 분포 회로 모델로 표현한 공통모드 등가 회로

C_{cm}는 앞서 정의한 기생 성분들을 이용해 (2.13)과 같이 정의할 수 있다.

$$C_{cm} = C_{ws} + \left(C_{wr} || \left(C_{gap} + C_b\right)\right) \tag{2.13}$$

$$V_{sn} = \frac{1}{s^2 L_0 C_{cm} + sR_0 C_{cm} + 1} V_{cm} \tag{2.14}$$

$$I_{cm} = \frac{sR_0 C_{cm}}{s^2 L_0 C_{cm} + sR_0 C_{cm} + 1} V_{cm} \tag{2.15}$$

$$V_{sh} = \frac{C_{wr}}{C_{wr} + C_{gap} + C_b} V_{sn} \tag{2.16}$$

그림 2.6의 공통모드 등가 회로에 기반하여 주파수 영역에서 공통모드 전압과 중성점 전압의 관계를 (2.14)로 표현할 수 있다. (2.14)에 의해 전동기 중성점 전압은 공통모드 전압에 차단 주파수(Cut-off frequency)가 $\frac{1}{\sqrt{L_0 C_{cm}}}$인 2차 저주파 통과 필터 (Low-pass filter)를 취한 형태로 해석할 수 있다. 전동기의 형상에 따라 다르지만 통상적으로 등가 기생 커패시터 C_{cm}는 수 nF의 값을 가지며, 전동기의 누설 인덕턴스를 고려하면 저주파 통과 필터의 차단 주파수는 수백 kHz의 값을 갖는다. 공통모드 전압은 PWM 스위칭 주기를 한 주기로 하는 계단형 파형을 가지며, 계단형 전압 변동은 스위칭 소자의 전압 변동률을 따른다. (2.14)에 의해 중성점 전압은 공통모드 전압에서 수백

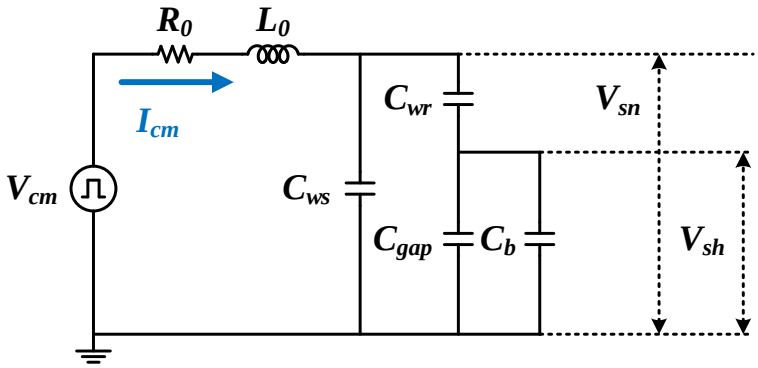
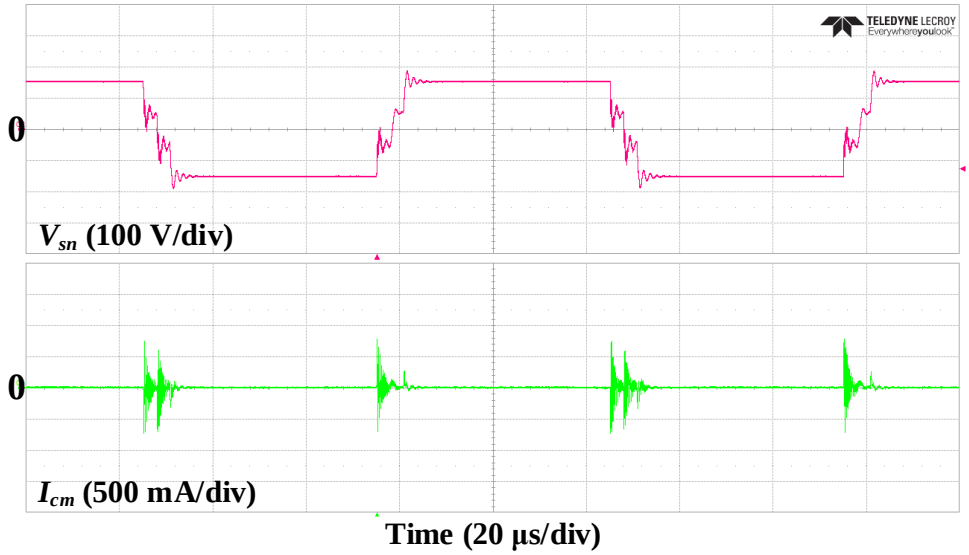


그림 2.6 집중 회로 모델로 표현한 공통모드 등가 회로

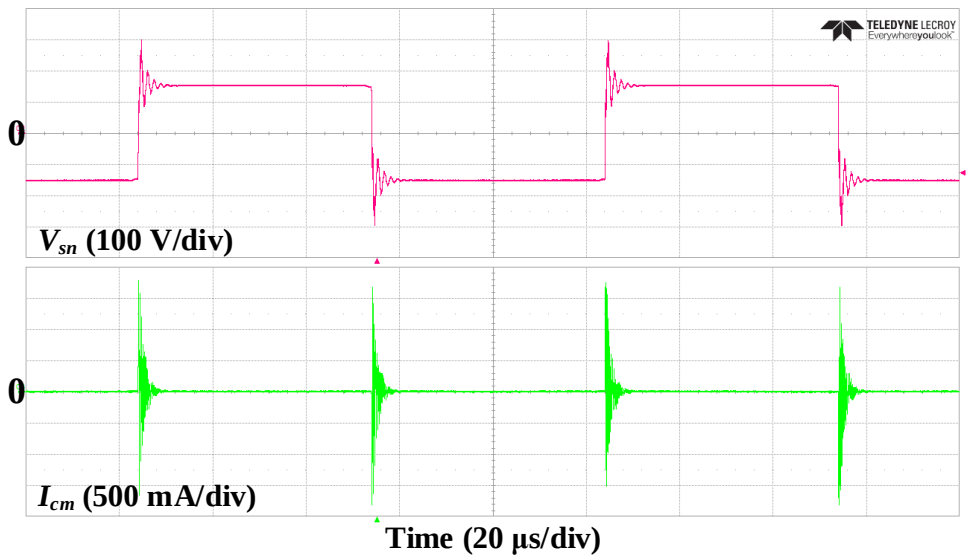
kHz 이하의 성분은 전부 통과시키므로 기본적으로 공통모드 전압과 동일한 계단형의 파형을 갖는다. 이에 더하여, 전압 변동 순간에 발생하는 고주파 성분은 2차 필터의 공진점 부근의 성분이 증폭되므로, 전동기 중성점 전압은 공통모드 전압에 더하여 계단형 변동에서 오버슈트 (Overshoot)를 갖는 파형으로 표현된다.

그림 2.7에서 붉은색으로 도시된 파형은 3상 교류 전동기를 300 V의 DC 링크 전압 조건에서 10 kHz 스위칭 주파수의 SVPWM 방법으로 구동하였을 때의 전동기 중성점 전압을 프로브로 측정한 결과이다. 각 계단 파형의 변동 폭은 약 100 V로 $\frac{V_{dc}}{3}$만큼 변하고, 전체 계단형 파형의 크기는 $-\frac{V_{dc}}{2}$의 −150 V에서 $\frac{V_{dc}}{2}$의 150 V까지 변하는 것을 확인할 수 있다. 또한, 앞서 분석한 바와 같이 계단형 전압 변동의 순간에서 전동기 중성점 전압은 2차 저주파 통과 필터의 공진점 부근 주파수 성분이 증폭되어 오버슈트가 일어나는 것을 확인할 수 있다. 그림 2.7 (b)는 정지 상태에서의 전동기 중성점 전압을 나타내는데, 정지 상태와 같이 지령 전압의 크기가 작은 조건에서는 유효 전압 벡터를 거의 출력하지 않으므로 계단형보다 구형파에 가까운 공통모드 전압을 출력한다. 표 2.1의 V_0와 V_7의 영 전압 벡터만을 이용해 전압 지령을 합성하므로 공통모드 전압은 $-\frac{V_{dc}}{2}$의 −150 V와 $\frac{V_{dc}}{2}$의 150 V를 반복해서 출력하고, 전압 변동의 순간에서 세 상이 전부 스위칭 상태를 변화시키기 때문에 오버슈트 또한 전동기 회전 상태보다 크게 나타나는 것을 관측할 수 있다.

공통모드 전류와 공통모드 전압과의 관계 또한 집중 회로 모델로부터 유도할 수 있는데, 주파수 영역에서 공통모드 전압을 전체 회로의 임피던스로 나눈 값이 공통모드 전류가 되므로 (2.15)와 같이



(a)



(b)

그림 2.7 프로브로 측정한 전동기 중성점 전압과 공통모드 전류
(a) 회전 상태 (b) 정지 상태

관계를 도출할 수 있다. (2.15)에 따르면 공통모드 전류는 공통모드 전압에 대역 통과 필터 (Band-pass filter)를 취한 형태와 같으며, 그 공진 주파수는 앞선 분석과 동일하게 $\frac{1}{\sqrt{L_0 C_{cm}}}$ 로 결정된다. 공통모드 전압은 스위칭 주기를 한 주기로 갖는 계단형 파형을 갖는데, 스위칭 주기의 성분은 대역 통과 필터에 의해 감쇄되지만, 스위칭 소자의 전압 변동률을 따르는 고주파의 계단형 전압 변동은 대역 통과 필터에 의해 증폭된다. 이에 따라, 공통모드 전류는 공통모드 전압의 변화에 반응하는 고주파 교류 성분을 갖는다.

그림 2.7에 전동기 중성점 전압과 함께 녹색으로 공통모드 전류를 도시하였는데, 전동기 중성점 전압과 비교하여 공통모드 전류는 대역 통과 필터의 특성을 반영하여 스위칭 주파수 성분은 존재하지 않고, 공통모드 전압 변동의 순간에서만 전류가 존재하는 것을 확인할 수 있다.

전동기 중성점은 접지점 외에 회전자와도 기생 커패시터를 통해 연결되어 있기 때문에 회전자 코어를 포함하는 전동기 축 또한 공통모드 전압에 간접적으로 영향을 받게 된다. 축 전압의 크기는 권선과 회전자 사이의 기생 커패시터 C_{wr} 과 회전자와 고정자 사이의 기생 커패시터 C_{sr}의 두 기생 커패시턴스의 비율로 결정되며 (2.16)로 정리할 수 있다. 회전자와 연관된 기생 커패시터들의 크기는 공극의 길이 및 슬롯 개폐 구조에 따라 달라지므로 축 전압과 전동기 중성점 전압의 비율을 정확히 산정하기 어려우나, 통상적으로 전동기 중성점 전압의 십 ~ 수십 분의 일 정도의 크기를 갖는다.

그림 2.8에는 회전하고 있는 전동기 축의 전압을 직접 측정한 파형을 전동기 중성점 전압과 함께 도시하였다. 측정 조건은 그림 2.7의 실험 조건과 동일하다. 그림 2.6의 공통모드 등가 회로에서 표현한 축 전압과 같이, 축 전압은 오버슈트를 포함하고 있는 전동기 중성점

전압을 분압한 파형을 갖는 것을 확인할 수 있다.

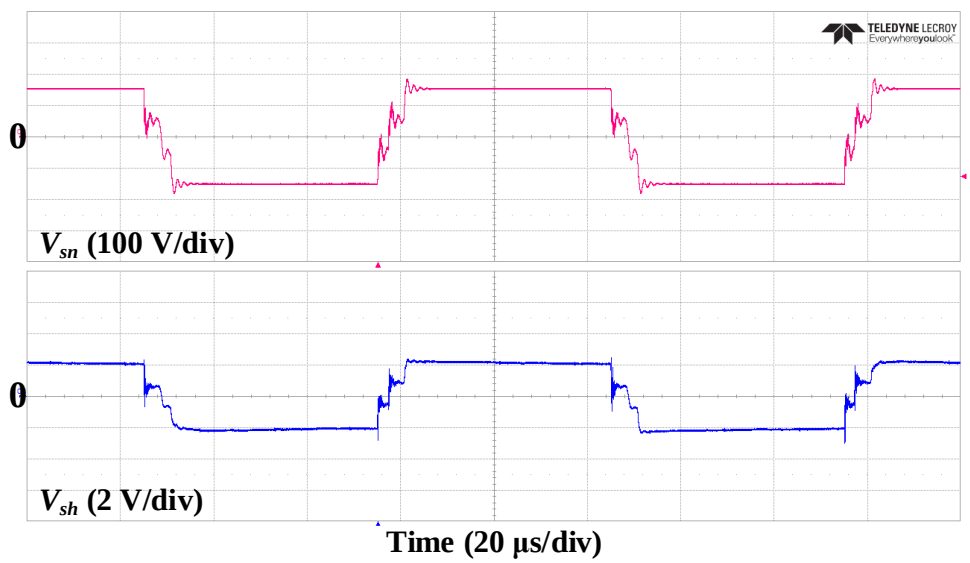


그림 2.8 전동기 회전 상태에서 측정한 전동기 중성점 전압과 축 전압

제 3 절 베어링 상태에 따른 가변 공통모드 등가 회로

제2 장 제2 절에서는 전동기 내부 구조에서 기인하는 기생 커패시터를 분석하고, 기생 커패시터를 포함한 공통모드 등가 회로를 정의하였다. 또한, 공통모드 전압에 의해 발생하는 중성점 전압, 공통모드 전류와 축 전압의 관계를 앞서 정의한 공통모드 등가 회로를 통해 관계식으로 정리하였다. 본 절에서는 전동기 운전 조건에 따른 베어링 상태를 분석하여 베어링 모델을 정의하고, 베어링 모델링을 공통모드 등가 회로에 반영하여 축 전압을 분석한다.

베어링에는 다양한 종류가 있으나, 전동기에 주로 사용되는 볼 베어링은 기본적으로 회전체가 부드럽게 회전할 수 있도록 내, 외륜 사이에 윤활유가 도포된 볼을 삽입하여 회전 마찰을 감소시키는 역할을 한다. 일반적으로 전동기 베어링의 내륜은 회전자와, 외륜은 고정자와 연결되며, 윤활유를 통해 절연된 베어링 볼을 사이에 배치하였기에 고정자와 회전자는 직접 연결되지 않으므로, 앞서 공통모드 등가 회로 분석에서도 베어링 커패시터 C_b 로 모델링하였다. 그러나 실제로 전동기에 탑재된 베어링은 운전 조건에 따라 커패시터만으로 모델링하기에 복잡한 특성을 갖는다 [21]-[25].

볼 베어링은 볼의 구성에 따라서도 베어링 종류를 구분할 수 있는데, 세라믹 볼 베어링을 한 가지 예시로 들 수 있다. 세라믹 볼 베어링은 철제 내, 외륜 사이에 세라믹 볼을 삽입한 구조인데, 세라믹은 강도 및 열 내성이 뛰어나며 절연 성능 또한 우수한 특성을 가지므로 고장이 잦은 베어링의 문제를 해소할 수 있다. 그러나 우수한 특성만큼 비용적 측면에서 부담이 될 수 밖에서 없으며, 전동기 전체의 제작 비용 중 무시할 수 없는 부분을 차지한다.

세라믹 볼 이전부터 기본적으로 사용된 볼 베어링에는 스틸 볼

베어링이 존재한다. 스틸 볼 베어링은 내륜, 외륜, 볼이 전부 도체인 철로 구성되므로 단락에 주의하여야 한다. 회전에 따른 마찰을 저감함과 동시에 내, 외륜의 단락을 방지하기 위해 베어링 볼에는 비전도성 윤활유가 도포된다.

베어링 내, 외륜의 단락을 방지하기 위해 절연 특성이 있는 볼을 사용하거나 윤활유를 사용하기 때문에, 공통모드 등가 회로에서 고정자와 회전자 사이에 공극의 기생 커패시터 외에 베어링의 기생 커패시터를 추가하여 모델링할 수 있었으나, 베어링의 단락을 고려할 경우 모델링의 복잡도가 증가한다. 특히 스틸 볼 베어링의 경우에는 스틸 볼이 도체인 철로 구성되어 있으므로 윤활유가 고르게 도포되지 못한 상황에서 단락 문제가 발생할 수 있다.

마찰 저감을 위해 스틸 볼 표면에 도포된 윤활유가 볼에 윤활막을 형성하는데, 회전자가 일정 속도 이상으로 회전하고 있는 상황에서는 윤활막이 내륜-볼-외륜으로 통하는 회로의 도통을 차단하므로, 베어링을 커패시터로 모델링할 수 있다. 그러나 베어링은 전동기에 압입 공정을 통해 장착되므로 베어링 볼에 강한 힘이 작용하고 있으며, 전동기 축의 무게가 가하는 힘에 의해서도 외력이 작용하고 있다. 이로 인해, 전동기의 속도가 충분히 빠르지 않거나 혹은 정지 상태인 경우에는 베어링에 가해지는 외력에 의해 베어링 볼에 도포된 윤활유가 밀려나게 되어 윤활막이 얇아지거나 없어지게 된다. 윤활막이 없어짐에 따라 베어링 내륜과 외륜은 볼을 통해 맞닿게 되는데, 그 정도에 따라 내, 외륜 사이에 크기가 가변하는 저항으로 베어링을 모사할 수 있다. 이를 반영하여 그림 2.9는 운전 조건에 따라 윤활 상태에 의해 단락이 발생하게 되는 베어링 모델을 추가한 공통모드 등가 회로를 나타낸다.

앞선 제2 장 제2 절에서의 분석에서 축 전압은 전동기 중성점 전압을 기생 커패시터들의 비율에 따라 분압하여 결정됨을 유도하였다.

공통모드 전압이 0이 아닌 이상, 전동기 축에도 0이 아닌 축 전압이 존재하게 되고, 이 전압은 베어링 기생 커패시터 C_b에도 충전된 상태가 된다. 이 때, 공통모드 전압이 변하는 순간에 베어링 기생 커패시터에 축 전압이 충, 방전되며 베어링 전류가 발생하게 되는데, 이러한 전류는 베어링 볼 및 레이스 표면에 전기적 손상을 가한다. 축 전압의 충, 방전에 의한 베어링 전류는 통상적으로 수 ~ 수십 mA 수준의 크기를 가지며, 베어링에 지속적인 손상을 입힌다.

이 외에도, 특정 운전 조건을 만족하여 베어링 단락이 발생하게 될 경우, 베어링 기생 커패시터에 충전되어 있던 전하가 방전되며 순간적으로 큰 전류가 도통되는데, 이러한 전류는 방전 가공 (Electrical Discharge Machining, EDM)의 형태로 방출된다. EDM 전류는 충, 방전 전류와 달리 수십 ~ 수백 mA 수준의 크기를 가지므로 베어링에 강한 손상을 입힐 수 있다. 또한, 이러한 전류들에 의해 베어링이 전기적으로 손상을 입는 것을 통틀어 베어링의 전식 현상이라 일컫는다.

베어링으로 흐르는 전류로 인해 전식 현상이 발생하는데, 전류의 크기가 작은 경우에는 내륜과 외륜의 레이스 표면에 뿌옇게 광택이 지워진 형태로 손상이 발생한다. 이는 확대해서 관찰하면 수많은 작은 패인 자국들로 이루어져 있으며, 이를 프로스팅 (Frosting) 현상으로

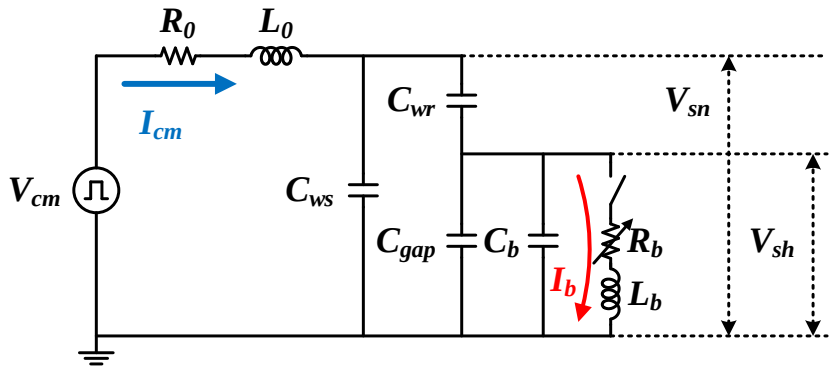


그림 2.9 베어링 단락 모델을 반영한 가변 공통모드 등가 회로

명명한다. 전류의 크기가 커지게 되면 프로스팅 현상이 더욱 심해져 레이스 표면에 눈에 띄는 패인 자국이 발생하며 손상이 일어나는데, 이를 피팅 (Pitting) 현상으로 명명한다. 전류의 크기에 따라 레이스 표면에 다양한 전식 현상이 발생하며 베어링에 지속적인 손상을 가하게 되지만, 고 전력 및 고 전력 밀도를 달성하려는 산업계 동향에 따라 축 전압의 크기 또한 지속적으로 증가하고 있어 이로 인한 베어링 전류의 크기도 증가하고 있다. 이에 따라 지속적인 손상 외에도 베어링 볼이 깨지게 되는 수준의 베어링 단락 사고도 베어링 상태나 전류 크기에 따라 발생하게 되므로 베어링 단락에 의한 축 전압의 방전에 더욱 유의하여야 한다.

그림 2.10은 전동기 중성점 전압, 공통모드 전류, 축 전압과 함께 베어링 전류를 직접 측정한 결과를 나타낸다. 일반적인 실험 환경에서는 베어링의 외륜은 전동기 외함이며 내륜은 전동기 축이기 때문에, 베어링을 통해 흐르는 전류를 적절한 전류 측정 장비를 이용해 측정하는 것이 불가능하다. 기존의 연구들에서는 전동기 사이에 절연 구조물을 추가하고 도선을 연결하여 그 도선 사이에 흐르는 전류를 측정하여

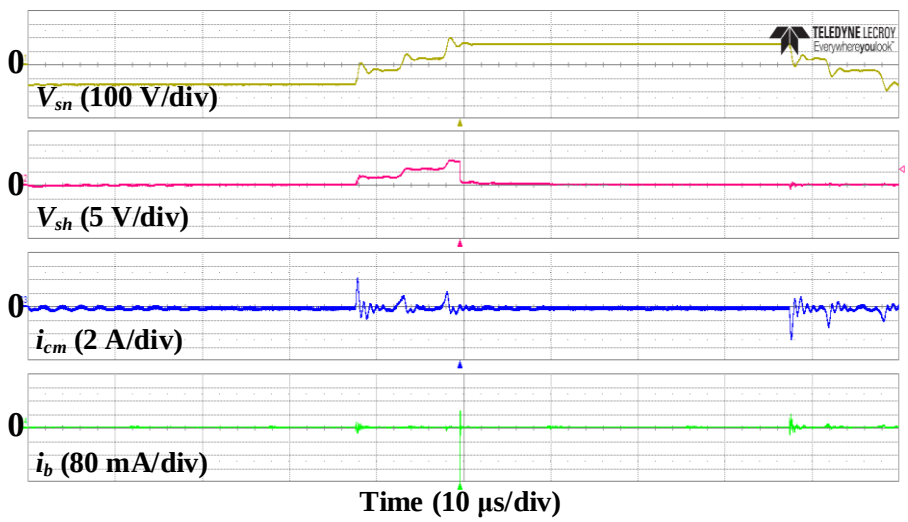


그림 2.10 베어링 단락에 의한 방전 가공 베어링 전류

베어링 전류를 간접적으로 측정하였다. 그러나 이러한 형태의 전동기 가공은 전동기 구조의 변화를 야기하기 때문에 내부의 기생 커패시터에도 영향을 미쳐 공통모드 등가 회로에 변화를 줄 수 있다. 이에 따라 본 연구에서는 전동기 내부에 절연 물질을 추가하는 등의 구조 변화 없이, 축 전류 도통 경로를 통제하여 베어링 전류를 측정할 수 있는 실험 시스템을 구축하였고, 실험 환경에 대한 설명을 부록에서 다루도록 한다.

그림 2.10에 도시하였 듯이, 베어링 단락 상태가 유지되는 상황에서는 공통모드 전압과 무관하게 축 전압은 전부 방전되어 0으로 유지된다. 그러나 단락이 해소된 상태에서 공통모드 전압이 변하는 경우, 축 전압도 함께 변하게 됨을 확인할 수 있고, 그 순간에 맞춰 수 A 수준의 공통모드 전류와 수 ~ 수십 mA 수준의 베어링 전류가 고주파의 전류 성분 형태로 나타남을 알 수 있다.

그러나 그림 2.10의 중앙에 표시된 순간에서는 공통모드 전압이 일정하게 유지되고 있지만, 외부 요인에 의해 베어링이 단락되며 EDM 전류가 흐르는 상황을 나타낸다. 이러한 EDM 전류는 공통모드 전압의 변동과 무관하며, 0이 아닌 축 전압에 기인하여 이 축 전압이 방전되면서 수백 mA의 전류가 베어링을 거쳐 지나간다. 따라서, EDM 전류를 방지하기 위해서는 축 전압을 0으로 유지할 필요가 있으며, 이는 더 나아가 공통모드 전압을 근본적으로 0으로 유지해야 함을 역설한다.

제 4 절 기존 공통모드 전압 저감 제어와 축 전압

제2 장 제3 절에서 실험적으로 확인할 수 있었던 공통모드 전류 및 축 전압 성분을 야기하는 근본적인 원인은 인버터가 생성하는 고주파의 공통모드 전압임을 앞서 역설하였다. 기존의 연구자들은 하드웨어 및 소프트웨어 측면에서 공통모드 효과를 억제하기 위해 다양한 시도를 거쳤다. 대표적으로 공통모드 등가 회로 상에 능동 [26], [27] 및 수동 필터 [28]-[32]를 설계하여 인버터의 공통모드 전압 성분이 전동기에 전달되지 않도록 하는 연구들이 진행되었다. 그러나 이러한 필터 구조는 전동기 구동 시스템의 특성 및 용량에 따라 설계가 달라지며, 필터 부피로 인해 고 전력 밀도 달성에 장애물이 된다. 따라서, 본 절에서는 근본적으로 인버터의 공통모드 전압을 저감하기 위해, PWM 방법을 통한 공통모드 전압 저감 제어 기법들을 분석하고, 앞서 제시한 가변 공통모드 등가 회로에서의 축 전압의 관점에서 기존 연구의 한계점을 제시한다.

기존에 연구되었던 PWM 기법을 이용한 3상 교류 전동기의

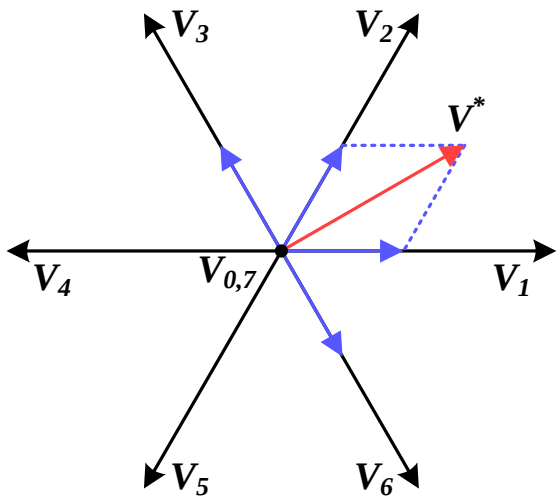


그림 2.11 AZSPWM 방법을 적용한 전압 벡터 합성

공통모드 전압 저감 제어 방법은 공통모드 전압의 변동이 작은 스위칭 조합을 선택하거나, 공통모드 전압이 동일한 전압 벡터만을 활용하여 출력 전압을 합성하는 방식으로 연구되었다. 이러한 제어 방법들은 차동모드로 영전압을 인가하는 영벡터들의 공통모드 전압이 $\frac{V_{dc}}{2}$ 의 크기를 갖는다는 점에서 출발하여 영벡터를 사용하지 않는 다양한 PWM 방법을 제시하였다.

Active Zero State PWM (AZSPWM) 방법은 명칭에서 알 수 있듯이, 유효벡터를 활용하여 평균적으로 영전압을 합성하는 PWM 방법을 의미한다 [33]-[35]. 그림 2.11에서 도시한 출력 전압을 합성하기 위해 서로 반대 방향을 갖는 두 벡터 V_3 , V_6 을 동일한 시간동안 인가하여 평균적으로 영전압을 합성한다. 모든 유효 벡터들의 공통모드 전압의 크기는 $\frac{V_{dc}}{6}$이므로 SVPWM 대비 공통모드 전압의 변동폭을 $\frac{1}{3}$로 감소시킬 수 있다.

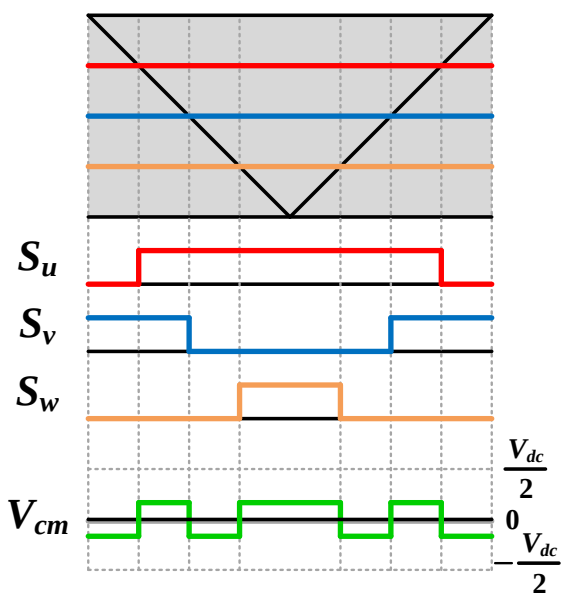


그림 2.12 AZSPWM 방법을 적용한 PWM 파형 및 공통모드 전압

그림 2.12는 그림 2.11에 도시한 출력 전압을 합성하기 위한 인버터 각 상의 PWM 파형과 공통모드 전압을 나타낸다. 공통모드 전압의 크기가 저감되므로 축 전압 또한 감소하나, 공통모드 전압이 변동하는 순간은 SVPWM의 경우와 동일하게 발생하므로, 공통모드 전류의 관점에서는 이점을 갖지 않는다. 이를 보완하기 위해 전압

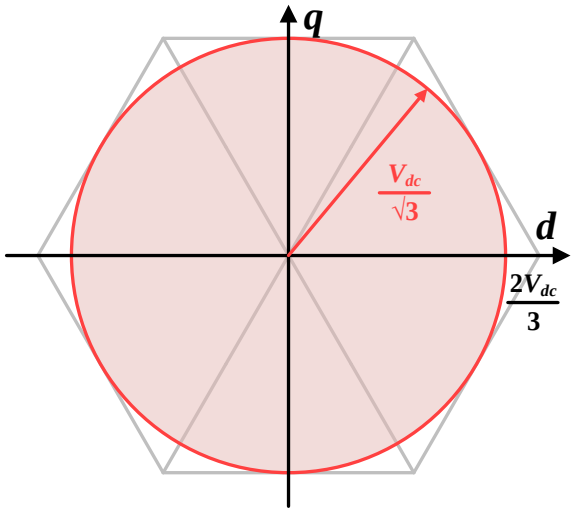


그림 2.13 AZSPWM 방법으로 합성 가능한 선형 전압 영역

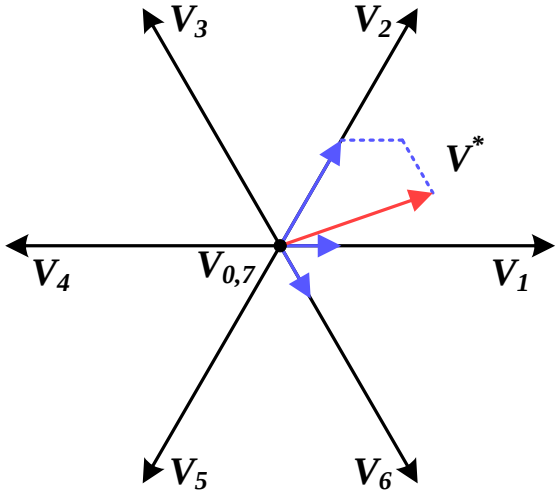


그림 2.14 NSPWM 방법을 적용한 전압 벡터 합성

벡터의 순서를 변경하여 전압 변동 횟수를 저감하는 변형 AZSPWM 방식 또한 연구되었지만 [36], 전류의 고조파 왜곡이 기존 AZSPWM 대비 증가하는 상충 관계를 갖는다 [37].

그림 2.13은 AZSPWM 방법을 적용하여 합성 가능한 선형 전압 영역을 전압 육각형 내에 도시한다. SVPWM의 영벡터 인가 시간 동안 유효 벡터를 절반씩 인가하는 방식이므로 SVPWM과 동일한 선형 영역을 갖는다는 장점이 있다.

Near State PWM (NSPWM) 방법은 그림 2.14와 같은 출력 전압을 합성하기 위해, 영전압 벡터를 대신해 인접한 두 유효벡터를 이용한다 [38], [39]. 그림 2.14에서 표현한 전압 벡터를 합성하는 경우를 가정하여 인버터 각 상의 PWM 파형과 공통모드 전압을 나타내면 그림 2.15와 같다. AZSPWM과 비교하여 공통모드 전압의 크기는 동일하지만, 사용하는 전압 벡터의 수가 적으므로 전압 변동의 횟수가 적다는 장점이 있다. 또한, NSPWM은 인접한 세 유효벡터를 사용하여 전압을

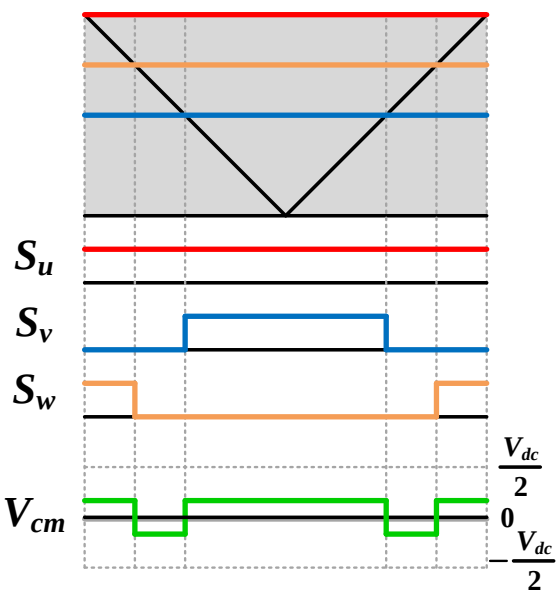


그림 2.15 NSPWM 방법을 적용한 PWM 파형 및 공통모드 전압

합성하므로, 영전압 벡터를 적게 사용하는 고 변조 지수 영역으로 갈수록 SVPWM보다 전류의 고조파 왜곡을 적게 가져갈 수 있다.

그러나 AZSPWM과 같이 평균적으로 영전압을 합성할 수 있는 벡터 조합이 존재하지 않고, 세 유효 벡터의 인가 시간의 합이 반드시 전체 스위칭 주기가 되어야 하기 때문에, 합성 가능 전압의 하한치가

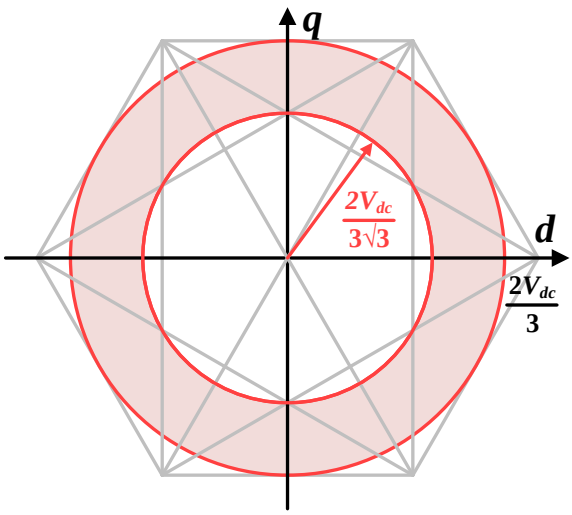


그림 2.16 NSPWM 방법으로 합성 가능한 선형 전압 영역

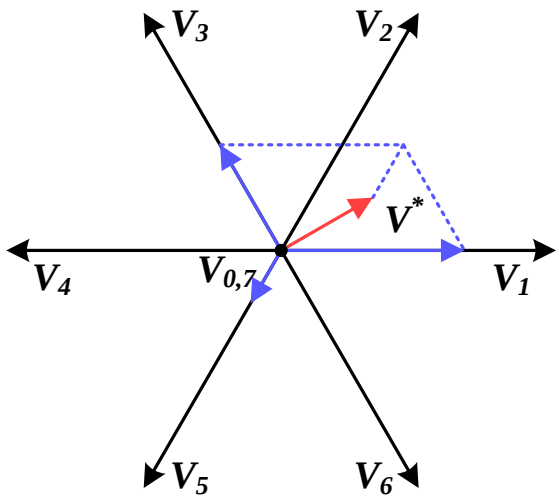


그림 2.17 RSPWM 방법을 적용한 전압 벡터 합성

존재한다. 이에 따라, 선형 전압 영역은 그림 2.16과 같이 전압 변조 지수가 높은 영역으로 제한되어 저속 운전에서 적용할 수 없다는 단점이 존재한다.

Remote State PWM (RSPWM) 방법은 공통모드 전압이 동일한 전압 벡터 조합으로만 전압을 합성하는 방법으로 [40], 이를 전압 육각형 상에서 표현하면 서로 인접하지 않는 벡터들로 조합이 이루어지는 점에서 Remote state라고 명명되었다. 그림 2.17에 도시한 전압 벡터를 합성하기 위해 공통모드 전압이 동일한 벡터 조합 V_1, V_3, V_5 또는 V_2, V_4, V_6를 활용한다.

그림 2.18은 그림 2.17의 전압 벡터를 합성하기 위한 PWM 파형 및 공통모드 전압을 나타낸다. 공통모드 전압이 스위칭 주기 내에서 변화하지 않으므로 앞서 소개한 두 PWM 방법보다 공통모드 전류의 관점에서 이점을 갖는다. 그러나 사용하는 전압 벡터 간의 거리가 타 PWM 방법보다 멀기 때문에 전류의 고조파 왜곡이 증가한다. 또한, 세

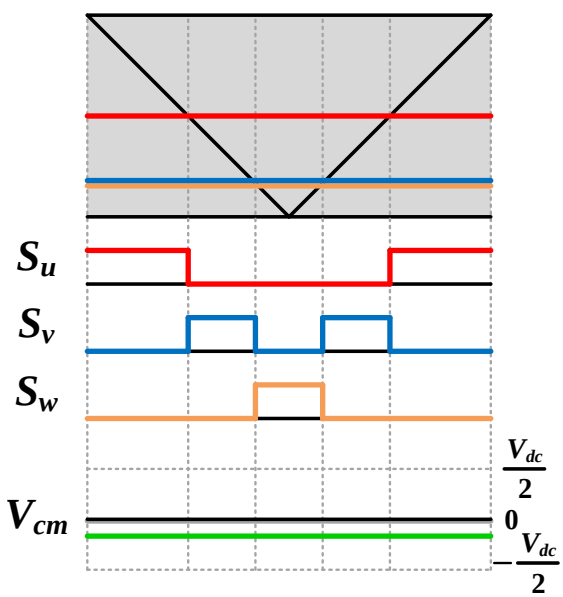


그림 2.18 RSPWM 방법을 적용한 PWM 파형 및 공통모드 전압

전압 벡터의 인가 시간의 합이 스위칭 주기와 동일해야 하지만, 세 전압 벡터의 합은 영전압 벡터와 같기 때문에 유효 전압의 인가 시간이 제한된다. 이에 따라, 그림 2.20과 같이 전압 벡터 조합으로 결정되는 삼각형의 내접원 안에서만 선형적으로 전압을 합성할 수 있다. NSPWM 방법과 반대로 고속 영역에서 적용이 제한되는 PWM 방식이나, 전압 벡터 조합을 V_1, V_3, V_5와 V_2, V_4, V_6를 모두 사용하여 선형 전압 영역을 확장하는 연구도 진행되었다.

앞서 분석한 다양한 공통모드 전압 저감 PWM 방법들은 공통모드 전압의 변동 범위를 감소시키거나 심지어 일정하게 유지할 수 있기 때문에, 공통모드 등가 회로에 존재하는 기생 커패시터를 충, 방전하며 흐르는 공통모드 전류를 크게 저감할 수 있다. 그러나 공통모드 전압이 변하지 않더라도 0이 아닌 공통모드 전압이 존재하는 한, 축 전압 또한 존재하는 것이 제2 장 제2 절에서의 분석에 의해 자명하다. 베어링의 상태에 따라 가변하는 공통모드 등가 회로는 베어링 단락 조건에서 0이 아닌 축 전압이 존재하는 경우, 베어링 볼을 통해 축 전압이 방전되며 베어링 전류가 흐르게 되어 베어링 고장의 원인이 된다.

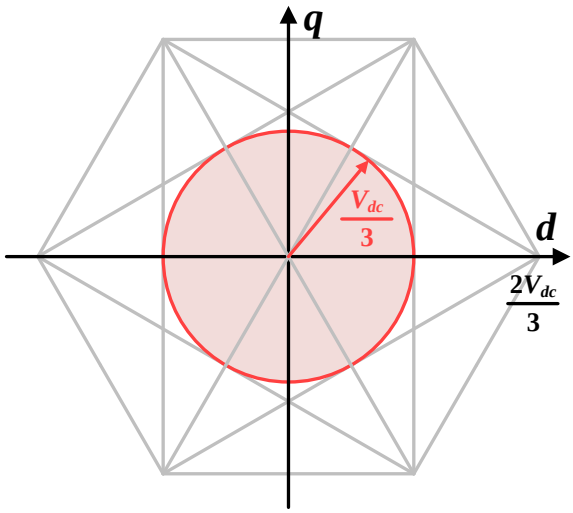
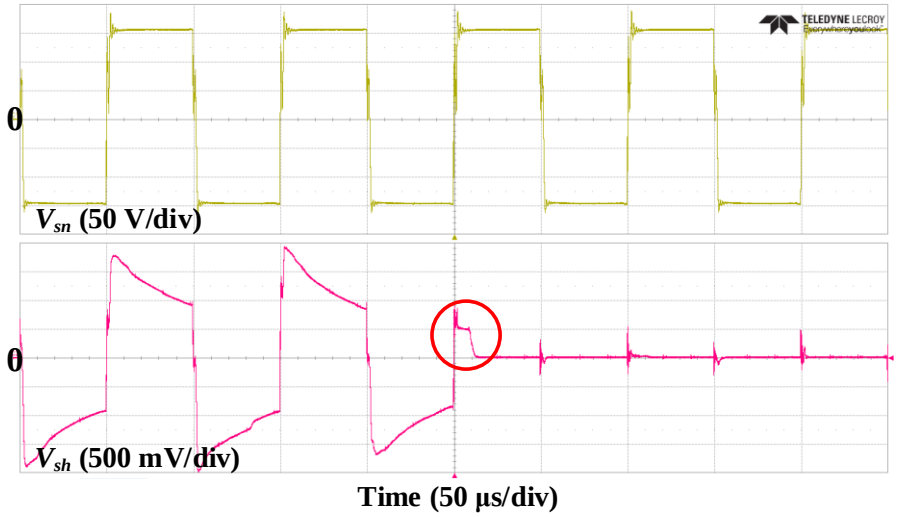
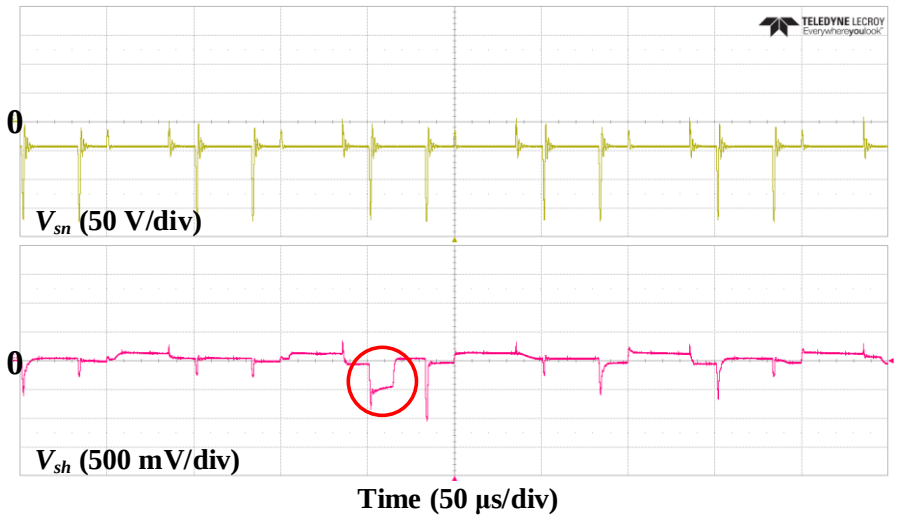


그림 2.19 RSPWM 방법으로 합성 가능한 선형 전압 영역

그림 2.20은 공통모드 전압이 변하지 않는 RSPWM을 적용하여 중성점 전압과 축 전압을 측정한 결과를 SVPWM을 적용하였을 때와 비교하여 나타낸다. 그림 2.20 (a)는 SVPWM을 적용한 상태에서 전동기를 저속으로 운전하고 있는 상황을 나타내는데, 전압 변조 지수가 작으므로 공통모드 전압이 구형파에 가깝게 형성된다. 축 전압의



(a) SVPWM 적용 시



(b) RSPWM 적용 시

그림 2.20 공통모드 전압 저감 기법을 적용하였을 때의 축 전압

경우에는 단락이 발생하기 전에 베어링 저항의 크기가 점차 줄어들면서 축 전압이 천천히 방전되는 형태로 나타나며, 붉은 원으로 표시한 순간에서 베어링 단락에 의해 축 전압이 순간적으로 방전됨을 알 수 있다. 그림 2.20 (b)는 동일한 실험을 RSPWM을 적용한 상태에서 측정한 결과인데, 공통모드 전압의 크기는 항상 $\frac{V_{dc}}{6}$로 유지됨을 확인할 수 있다. 그러나 축 전압은 베어링의 단락 상태에 따라 공통모드 전압과 다른 형태를 보임을 알 수 있는데, 붉은 원으로 표시한 순간을 살펴보면, 베어링 단락이 해소된 상태에서 $\frac{V_{dc}}{6}$ 크기의 공통모드 전압에 의해 축 전압이 충전되고, 베어링 단락이 발생하면서 축 전압이 다시 빠르게 방전되는 상황을 나타낸다.

그림 2.20를 통해 확인할 수 있는 것은, 공통모드 전류를 저감하기 위해 공통모드 전압의 변동을 제거하는 것과 별개로, 방전 가공 형태로 발생하는 베어링 전류를 저감하기 위해서는 공통모드 전압을 0으로 제어하여 축 전압을 항시 0으로 유지하여야 한다. 그러나, 표 2.1에 도시하였 듯이 3상 인버터가 출력하는 공통모드 전압 중에는 0이 존재하지 않으므로, 전압의 크기 대신 전압 변동을 억제하는 기존의 연구들이 최선의 저감 방법이었다.

제2 장에서의 분석에 기반하여, 가변 공통모드 등가 회로에서 모든 전류 성분을 억제하기 위해서는 공통모드 전압을 0으로 유지하며 동시에 이를 변화시키지 않는 새로운 제어 시스템 및 제어 방법에 대한 연구가 필요하다.

제 3 장 3상 개방 권선 전동기 등가 회로

제 1 절 3상 개방 권선 전동기 구조

제2 장에서의 분석에 따르면 영구자석 및 유도 전동기 등의 전동기의 종류와 무관하게 3상 교류 전동기의 각 상 고정자 권선은 고정자 코어의 슬롯에 배치된 후에 한 점으로 연결되어 중성점을 이룬다. 개방 권선 전동기의 명칭은 이러한 기존 전동기 구조에서 중성점을 해체하여 각 상 권선을 별도의 인덕터로 접근할 수 있게 된 것에서 유래하였다 [10]. 세 상 권선의 극 전압의 평균값으로 종속되는 중성점 전압으로 인해 상 전압이 제한되는 기존 전동기 구조에 비해, 개방 권선 전동기는 양단의 전압을 독립적으로 인가할 수 있어 전압 영역을 확장할 수 있으므로, 고 전력밀도를 요하는 산업계의 추세에 맞춰 활발히 연구되고 있다.

기존 3상 교류 전동기의 입력 단자를 U, V, W라고 정의하였을 때, 개방 권선 전동기는 각 상 권선의 양단을 X_1, X_2로 정의한다. 3상 교류 전동기의 상 전압 식을 변형하여 (3.1), (3.2)와 같이 개방 권선 전동기의 상 전압 식을 도출할 수 있다.

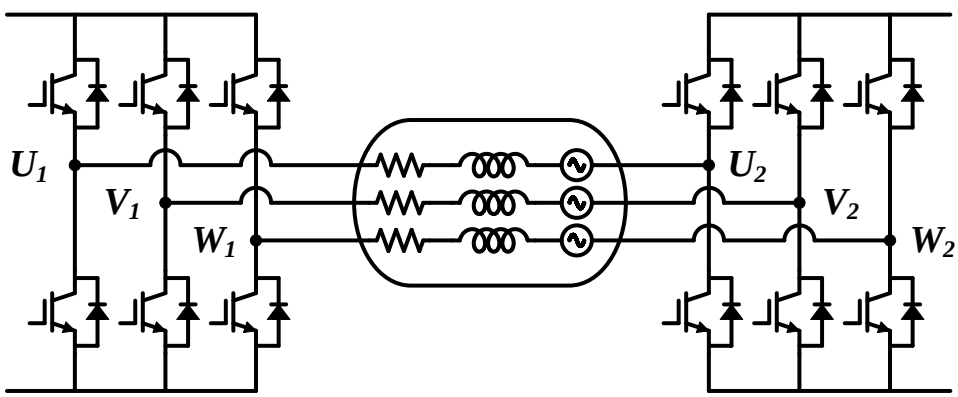


그림 3.1 3상 개방 권선 전동기 및 제어 시스템

$$V_{x1x2} = V_{x1} - V_{x2}\ (x = u, v, w) \tag{3.1}$$

$$V_{x1x2} = (R_s + pL_s)i_x + e_x\ (x = u, v, w) \tag{3.2}$$

마찬가지로, 3상 교류 전동기의 dq 축 전압 식으로부터 개방 권선 전동기의 dq 축 전압 식을 유도할 수 있다. 각 3상 인버터의 고정자 좌표계 dq 축 전압을 (3.3)으로 정의하면, 개방 권선 전동기 양단에 인가되는 dq축 전압은 (3.4)와 같이 정의되므로 두 3상 인버터의 dq축 전압의 차이로 유도된다.

$$\begin{aligned} V_{dqi}^s &= V_{di}^s + jV_{qi}^s \\ &= \frac{2}{3}\left(V_{ui} + e^{j\frac{2}{3}\pi}V_{vi} + e^{-j\frac{2}{3}\pi}V_{wi}\right)\ (i = 1,2) \end{aligned} \tag{3.3}$$

$$\begin{aligned} V_{dq}^s &= V_d^s + jV_q^s \\ &= \frac{2}{3}\left(V_{u1u2} + e^{j\frac{2}{3}\pi}V_{v1v2} + e^{-j\frac{2}{3}\pi}V_{w1w2}\right) \\ &= V_{dq1}^s - V_{dq2}^s \end{aligned} \tag{3.4}$$

개방 권선 전동기에서 합성할 수 있는 dq 축 전압을 전압

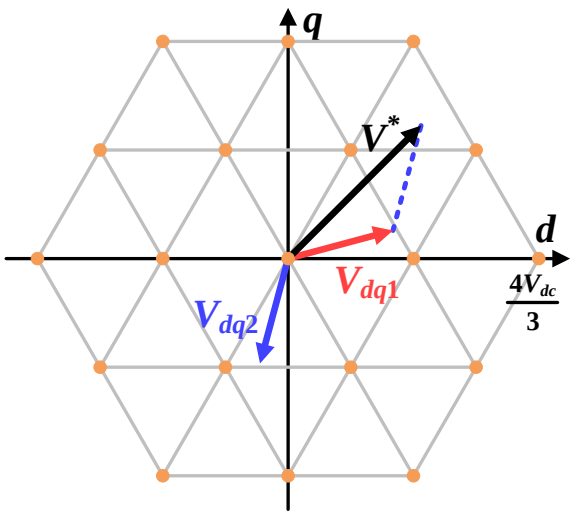


그림 3.2 3상 개방 권선 전동기의 dq축 합성 전압 벡터

육각형으로 표현하면 그림 3.2와 같이 도시할 수 있다. 또한, 각 인버터는 8개의 스취칭 상태로부터 서로 다른 7개의 dq축 전압 벡터를 가질 수 있기 때문에, 전체 시스템은 64개의 스위칭 상태로부터 서로 다른 19개의 dq축 전압 벡터를 가질 수 있다.

개방 권선 전동기가 기존 3상 교류 전동기와 가장 뚜렷한 차이를 나타내는 부분은 영상분 회로의 존재이다. 이상적인 모델을 가정하면 3상 교류 전동기의 세 상 전류의 합은 중성점에서의 KCL에 따라 0이 된다. 그러나 개방 권선 전동기에서는 전동기 중성점이 존재하지 않기 때문에 세 상의 상 전류 합이 0이 되지 않으며, 이 때 세 상의 상 전류의 평균값을 인버터 1에서 인버터 2로 흐르는 영상분 전류로 정의한다. 기존 3상 교류 전동기에서 공통모드 전류로 정의하였던 식은 개방 권선 전동기에서는 영상분 전류로 정의됨에 유의하여야 한다.

$$i_0 = \frac{i_u + i_v + i_w}{3} \tag{3.5}$$

각 3상 인버터의 공통모드 전압을 V_{cm1}, V_{cm2}로 정의하면, 영상분 전압 식을 (3.2)로부터 유도할 수 있다.

$$V_{cmi} = \frac{V_{ui} + V_{vi} + V_{wi}}{3} \tag{3.6}$$

$$V_0 = V_{cm1} - V_{cm2} = (R_s + pL_{ls})i_0 \tag{3.7}$$

이에 따라, 영상분 전류를 제어하기 위해서는 두 인버터의 공통모드 전압의 차이를 제어해야 함을 (3.7)로부터 도출할 수 있다.

제 2 절 개방 권선 전동기의 공통모드 회로

제2 장 제1 절에서는 개방 권선 전동기의 구조에 의해 발생하는 영상분 등가 회로를 기존 3상 교류 전동기의 전압식을 기반으로 정의하였다. 본 절에서는 전동기가 접지됨에 따라 발생하는 공통모드 등가 회로를 개방 권선 전동기 시스템에서 정의한다.

기존의 연구에서는 제2 장 제1 절의 내용 전개와 같이 3상 교류 전동기의 공통모드 정의에서 출발하여 개방 권선 전동기의 영상분을 정의하였기에, 개방 권선 전동기의 공통모드에 대한 정의가 영상분에 대한 정의와 혼재되어 있다. 본 논문에서는 앞으로 전개할 내용의 일관성을 위해 영상분과 공통모드 성분을 다음과 같이 정의한다.

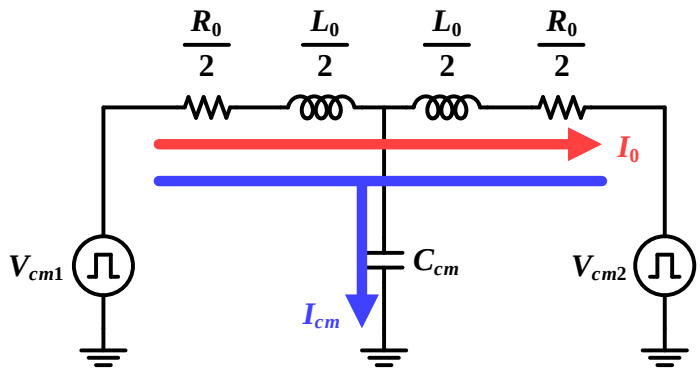
제2 장 제1 절에서 (3.6)과 같이 각 인버터의 공통모드 전압을 정의하였을 때, 영상분 전압은 두 인버터의 공통모드 전압의 차이로 정의되었다. 입력단에 공통적으로 인가되는 전압 성분을 공통모드 전압으로 정의하여, 기존 3상 교류 전동기에서 공통모드 전압은 각 상 극 전압의 평균값으로 정의하였으므로, 이를 빌려 개방 권선 전동기 전체 시스템의 공통모드 전압은 각 상의 양단 극 전압의 평균 즉, 각 인버터의 공통모드 전압의 평균값으로 정의한다.

$$V_{cm} = \frac{V_{cm1} + V_{cm2}}{2} \tag{3.8}$$

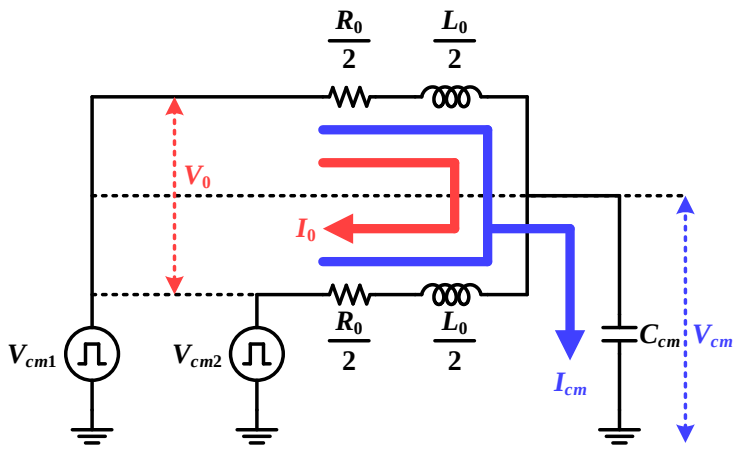
그림 3.3 (a)는 각 3상 인버터의 공통모드 전압을 기준으로 개방 권선 전동기의 영상분과 공통모드 등가 회로를 동시에 표현한다. 제2 장에서 표현한 3상 교류 전동기의 공통모드 등가 회로와 유사한 형태를 나타내나, (3.7)에서 도출된 바와 같이, 두 개의 전압원이 존재하는 차이를 보인다. 영상분 전압 V_0는 두 인버터의 공통모드 전압의 차이로 정의되었으며, 영상분 임피던스에 따라 영상분 전류가 인버터 1에서 인버터 2로 흐른다. 이 때, 영상분 임피던스는 (3.7)에 의해 3상 교류

전동기와 동일하게 고정자 저항과 고정자 누설 인덕턴스 성분 (2.11), (2.12)로 표현된다.

영상분 전압과 별개로 전체 시스템의 공통모드 전압 V_{cm}은 인버터 1과 2의 공통모드 전압의 평균으로 정의되며, 공통모드 전압이 기생 커패시터의 등가 모델인 공통모드 커패시터를 통해 접지로 공통모드 전류를 흐르게 한다. 이에 따라 영상분 회로를 양분한 뒤 그 사이에 공통모드 커패시터 C_{cm}을 배치하여 공통모드 등가 회로를 구성한다. 그림 3.3 (a)를 시각적 편의를 고려하여 재구성하면 그림 3.3 (b)와



(a)



(b)

그림 3.3 3상 개방 권선 전동기의 영상분 및 공통모드 등가 회로

같이 도시할 수 있다.

개방 권선 전동기에 대한 연구는 기존 3상 교류 전동기에서는 존재하지 않던 영상분 전류에 대한 제어를 주요 연구 주제로 삼아 발전되었으나, 개방 권선 전동기의 공통모드 회로에 대한 연구는 비교적 생소하게 다뤄졌다. 공통모드 회로에 따른 공통모드 전류 및 축 전압은 전력전자 분야의 최근 연구 동향인 고전압 및 고주파수 스위칭 시스템으로 갈수록 문제가 되고 있으므로 더 이상 무시할 수 없는 주제가 되었다.

그러나 앞서 분석하였듯이 영상분과 공통모드 전압을 동시에 제어하기 위해서는 두 인버터의 공통모드 전압의 차와 합을 전부 0으로 제어해야 한다는 결론에 도달한다. 즉, 인버터 1과 2의 공통모드 전압을 각각 0으로 제어해야 하나, 제2 장에서의 분석에 따라 어떠한 스위칭 상태에서도 3상 인버터의 공통모드 전압은 0이 될 수 없으므로, 개방 권선 전동기를 구동하기 위한 새로운 접근법이 요구된다.

제 3 절 개방 권선 전동기 제어 시스템

개방 권선 전동기를 구동하기 위한 제어 시스템 구조는 크게 단일 전원(Single source)을 이용한 제어 시스템, 이중 전원(Dual source)을 이용한 제어 시스템, 부동 커패시터(Floating capacitor)를 이용한 제어 시스템의 세 종류로 분류할 수 있다. 각 제어 시스템은 DC 링크 전압원 구성의 차이에 따라 명명되었으며, 시스템 별로 다른 영상분 회로를 갖는다. 본 절에서는 각 시스템 구조를 영상분 및 공통모드 등가 회로, 전압 영역 확장 성능을 중심으로 비교한다.

우선, 단일 전원을 이용한 제어 시스템은 그림 3.4와 같이 두 인버터가 하나의 전압원으로 서로 연결된 형태로 나타낼 수 있으므로, 이중 3상 인버터 시스템으로도 칭하며, 이를 다시 표현하면 각 상을 풀브릿지 인버터로 제어할 수 있는 시스템으로 볼 수 있다. 이러한 구조는 두 인버터가 공통의 접지점으로 연결되므로 그림 3.3 (b)와 같이 영상분 전류가 흐를 수 있는 회로가 구성되고 영상분 전압의 변화에 의해 영상분 전류가 흐른다.

각 인버터의 dq축 전압의 차이가 전체 출력 전압이 되므로, 개방 권선 전동기는 그림 3.2와 같이 이론상 기존 3상 전동기 제어 시스템 대비 2배의 전압 영역 확장을 달성할 수 있다. 그러나 단일 전원을 사용하는 제어 시스템에서는 영상분 전압이 0이 아닌 전압 벡터를

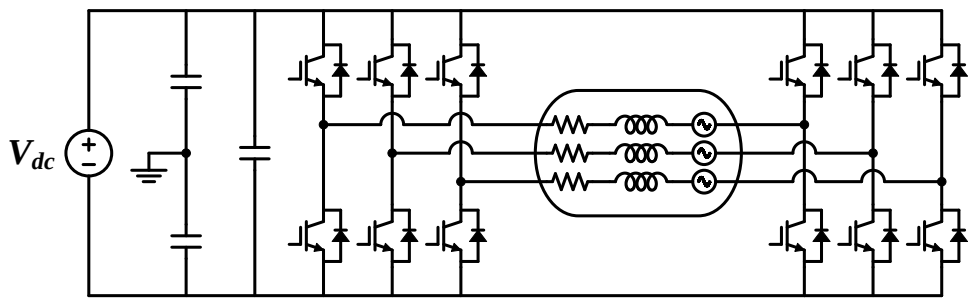


그림 3.4 단일 전원을 이용한 3상 개방 권선 전동기 제어 시스템

이용해 전동기를 제어할 경우 다량의 영상분 전류가 흐르게 되므로 전압 벡터의 조합을 제한하여 사용하는 것이 일반적이다. 영상분 전류의 제어를 위해 영상분 전압이 0으로 결정되는 벡터 조합만을 사용할 경우, 19개의 서로 다른 dq 축 전압 벡터 중 그림 3.5에 표시한 7개의 벡터만을 사용할 수 있으나, 영상분 전압을 순시적으로 0으로 제어할 수 있다. 그림 3.5에 표현한 새로운 전압 육각형을 기준으로 선형 전압 영역에서 기존 3상 대비 $\sqrt{3}$배의 전압 영역 확장이 가능하다.

공통모드의 관점에서 앞서 소개한 영상분 전류 저감 제어를 분석하면, 두 인버터의 공통모드 전압이 동일한 벡터만을 사용하기 때문에, 영상분 전압은 (3.9)와 같이 0으로 제어할 수 있으나, 전체 시스템의 공통모드 전압은 (3.10)과 같이 인가되므로, 3상 교류 전동기의 경우와 동일한 공통모드 전압을 인가하며, 이 값은 제2장에서의 분석과 같이 0이 될 수 없다.

$$V_0 = V_{cm1} - V_{cm2} = 0 \tag{3.9}$$

$$V_{cm} = \frac{V_{cm1} + V_{cm2}}{2} = V_{cm1} = V_{cm2} \neq 0 \tag{3.10}$$

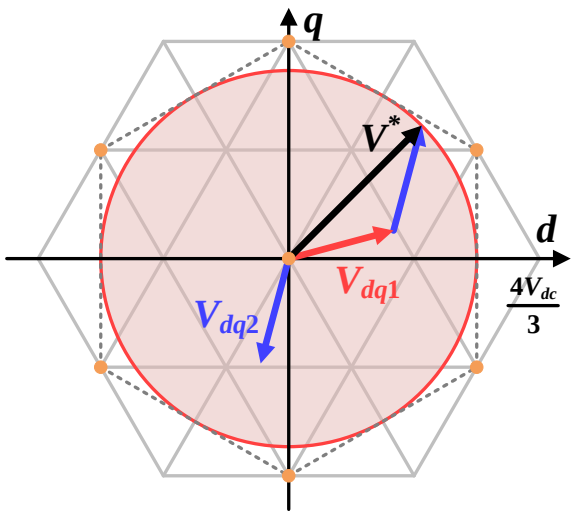


그림 3.5 단일 전원을 이용한 제어 시스템의 전압 합성 가능 영역

이중 전원을 이용하는 제어 시스템 [41]-[44]은 그림 3.6과 같이 나타낼 수 있다. 이러한 구조는 두 DC 링크 전압의 크기를 다르게 사용할 수 있는 자유도를 가진다. [45] 또한, 한 인버터만이 접지점을 갖기 때문에 영상분 및 공통모드 회로가 그림 3.7과 같이 구성되어 영상분 전류가 귀환할 수 있는 회로가 구성되지 않으므로 영상분 전압을 자유롭게 인가할 수 있다. 이에 따라 그림 3.2에서 표시된 19개의 전압 벡터를 모두 사용할 수 있으므로, 단일 전원을 사용하는 시스템과 비교하여 전압 육각형을 완전히 이용할 수 있다. 전압 영역의 확장은 동일한 DC 링크 전압을 이용할 경우 2배, 인버터 2의 DC 링크 전압을 다르게 이용한다면 그 전압의 크기만큼 전압 영역을 확장할 수 있으므로 다른 구조들에 비해 가장 큰 전압 영역 확장을 달성할 수 있다.

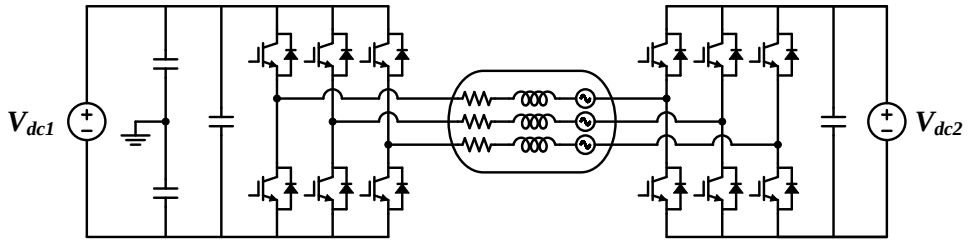


그림 3.6 이중 전원을 이용한 3상 개방 권선 전동기 제어 시스템

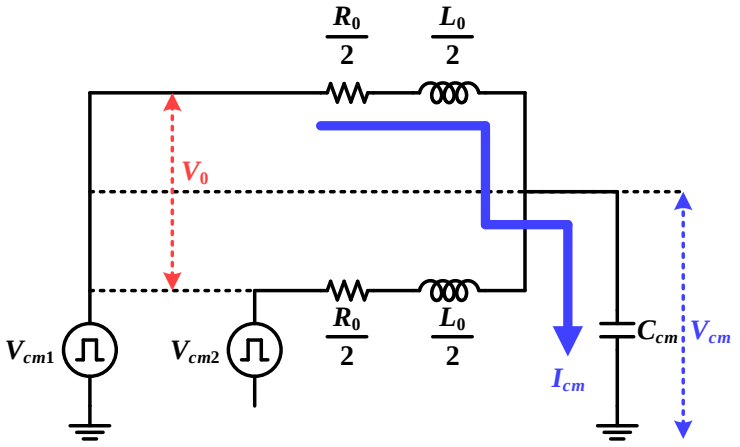


그림 3.7 이중 전원을 이용한 제어 시스템의
영상분 및 공통모드 등가 회로

그러나 실제 환경에서 제어 시스템을 구성함에 있어서, 고전압원인 인버터 2의 DC 링크를 인버터 1과 외함이 연결된 접지로부터 분리하여 인버터 2를 주변과 절연하여 사용하는 것은 접지 안전에 있어 이중 전원 시스템을 적용하기 어렵게 만드는 요인 중 하나이다. 또한, 공통모드의 관점에 있어서도 접지로 연결된 인버터 1과 전동기는 그림 3.7과 같이 공통모드 회로를 구성하고, 인버터 1의 공통모드 전압은 0이 될 수 없기 때문에, 공통모드 전류 및 축 전압이 잔존한다.

마지막으로, 그림 3.8은 부동 커패시터를 이용하여 개방 권선 전동기를 제어하는 구조를 나타낸다. [46]-[50] 부동 커패시터를 사용하는 시스템은 앞서 분석한 이중 전원을 사용하는 시스템과 유사하나, 인버터 2에 독립 전압원이 존재하지 않는다. 부동 커패시터를 채용함에 따라 영상분 및 공통모드 등가 회로는 그림 3.9와 같이 영상분 전류가 되돌아올 수 있는 경로가 존재하지 않는다. 또한, 부동 커패시터의 전압은 스위치 소자와 커패시터의 정격이 허용하는 선에서 가변하여 사용할 수 있으므로, 전압 영역 확장이 자유롭다.

그러나 부동 커패시터에 별도의 유효 전력을 공급하는 전원이 존재하지 않으므로, 인버터 2에서는 전동기에 무효전력만을 공급해야 하는 제한이 존재한다. 또한, 인버터 2의 전압을 제어하기 위해 인버터 1에서 부동 커패시터의 전압 제어를 수행해야 하므로 제어 복잡도를 증가시키는 요인이 된다. 이러한 제한으로 인해 실제로 확장할 수 있는

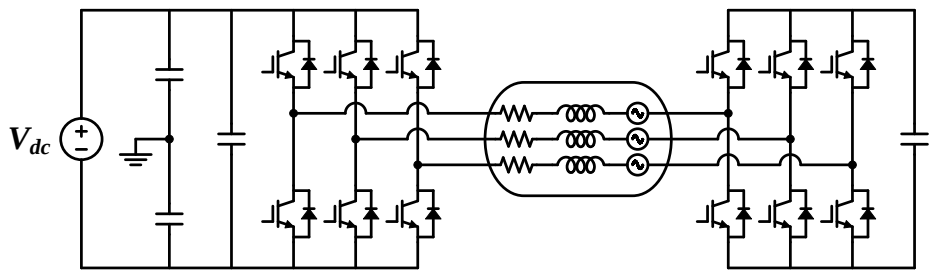


그림 3.8 부동 커패시터를 이용한 3상 개방 권선 전동기 제어 시스템

전압 영역은, 인버터 1에서 유효 전력을, 인버터 2에서 무효 전력을 부담한다는 가정 하에 $\sqrt{1+\left(\frac{V_{dc2}}{V_{dc1}}\right)^2}$배로 증가한다. 단일 전원 시스템과의 비교를 위해 부동 커패시터의 전압을 인버터 1과 동일하게 유지한다 가정하면, 각 인버터가 유, 무효 전력을 각각 부담하므로 $\sqrt{2}$배가 되어 단일 전원 시스템에서 영상분 전류 저감 제어를 하는 경우보다 전압 영역 확장 성능이 떨어진다. 공통모드의 관점에서는 이중 전원 시스템과 동일하게 인버터 1에서 발생하는 공통모드 전압이 등가 회로에 영향을 주므로 공통모드 전류 및 축 전압이 잔존한다.

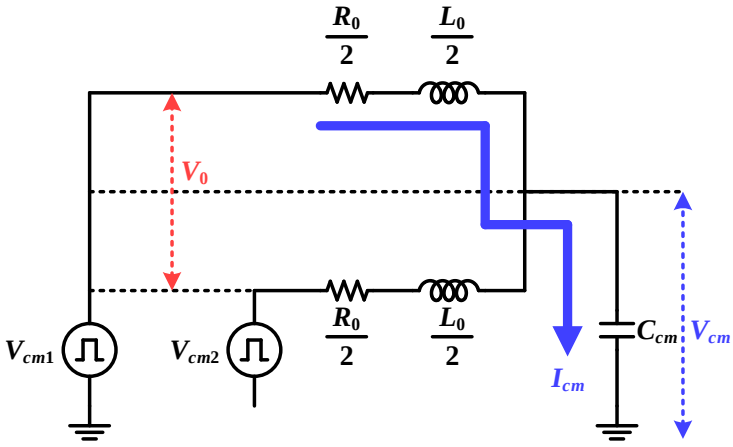


그림 3.9 부동 커패시터를 이용한 제어 시스템의
영상분 및 공통모드 등가 회로

제 4 절 기존 개방 권선 전동기의 제어 방법

본 절에서는 다음 장에서 새롭게 제안할 인버터 토폴로지를 분석하기에 앞서, 새로운 토폴로지의 기반이 되는 단일 전원을 이용한 개방 권선 전동기 제어 시스템에서 사용하는 영상분 전류 저감 제어 기법을 분석하고, 기존 제어 방법을 적용하였을 때 발생하는 공통모드 전압의 변화를 분석한다.

단일 전원을 채용하는 시스템에서는 영상분 전압이 0인 7개의 전압 벡터를 사용하여 순시적으로 영상분 전압을 0으로 제어함을 제3 장 제3 절에서 분석하였다. 영상분 전압이 0인 합성 전압 벡터를 V_O, $V_{A\sim F}$로

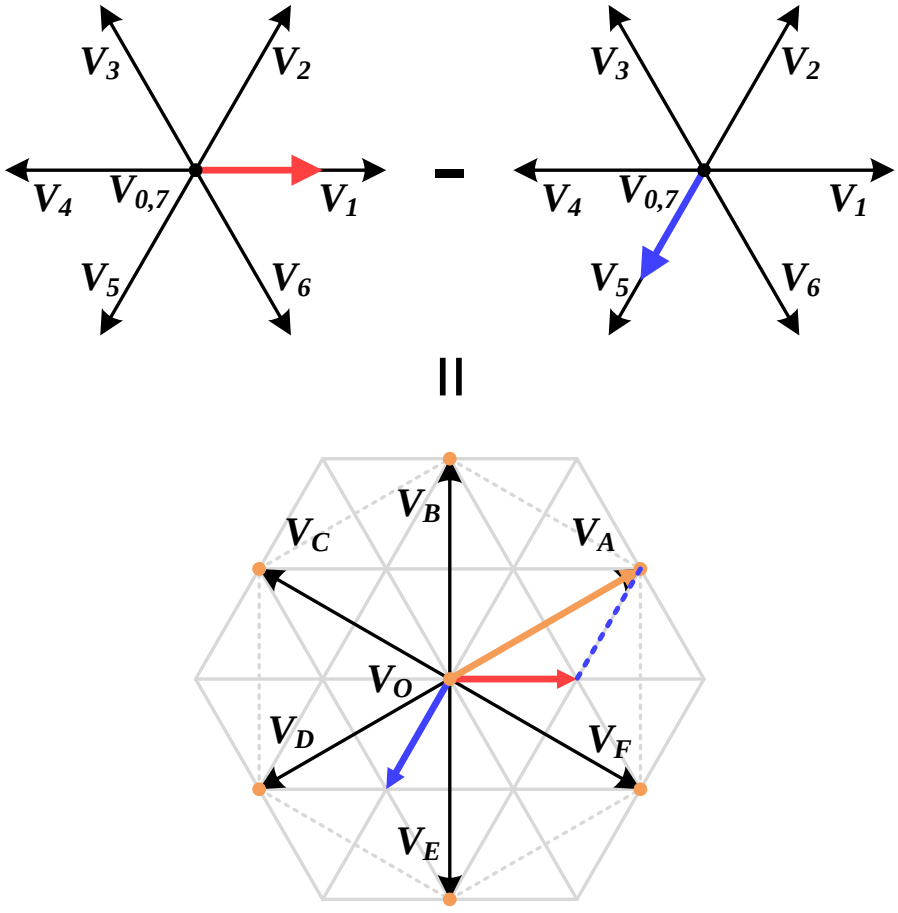


그림 3.10 영상분 전압이 0이 되는 전압 벡터 조합

정의하고 그림 3.10과 같이 표현할 수 있다. 그림 3.10의 전압 벡터를 합성하기 위한 각 인버터의 스위칭 상태의 조합을 표 3.1과 같이 정리할 수 있다.

표 3.1 각 인버터의 전압 벡터에 따른 전체 시스템의 영상분 및 공통모드 전압

합성 벡터	인버터 1 전압 벡터	인버터 2 전압 벡터	V_{cm1}	V_{cm2}	V_0	V_{cm}
V_O	V_0	V_0	$-\frac{V_{dc}}{2}$	$-\frac{V_{dc}}{2}$	0	$-\frac{V_{dc}}{2}$
	V_1	V_1	$-\frac{V_{dc}}{6}$	$-\frac{V_{dc}}{6}$	0	$-\frac{V_{dc}}{6}$
	V_3	V_3				
	V_5	V_5				
	V_2	V_2	$\frac{V_{dc}}{6}$	$\frac{V_{dc}}{6}$	0	$\frac{V_{dc}}{6}$
	V_4	V_4				
	V_6	V_6				
	V_7	V_7	$\frac{V_{dc}}{2}$	$\frac{V_{dc}}{2}$	0	$\frac{V_{dc}}{2}$
V_A	V_1	V_5	$-\frac{V_{dc}}{6}$	$-\frac{V_{dc}}{6}$	0	$-\frac{V_{dc}}{6}$
	V_2	V_4	$\frac{V_{dc}}{6}$	$\frac{V_{dc}}{6}$	0	$\frac{V_{dc}}{6}$
V_B	V_2	V_6	$\frac{V_{dc}}{6}$	$\frac{V_{dc}}{6}$	0	$\frac{V_{dc}}{6}$
	V_3	V_5	$-\frac{V_{dc}}{6}$	$-\frac{V_{dc}}{6}$	0	$-\frac{V_{dc}}{6}$
V_C	V_3	V_1	$-\frac{V_{dc}}{6}$	$-\frac{V_{dc}}{6}$	0	$-\frac{V_{dc}}{6}$
	V_4	V_6	$\frac{V_{dc}}{6}$	$\frac{V_{dc}}{6}$	0	$\frac{V_{dc}}{6}$
V_D	V_4	V_2	$\frac{V_{dc}}{6}$	$\frac{V_{dc}}{6}$	0	$\frac{V_{dc}}{6}$
	V_5	V_1	$-\frac{V_{dc}}{6}$	$-\frac{V_{dc}}{6}$	0	$-\frac{V_{dc}}{6}$
V_E	V_5	V_3	$-\frac{V_{dc}}{6}$	$-\frac{V_{dc}}{6}$	0	$-\frac{V_{dc}}{6}$
	V_6	V_2	$\frac{V_{dc}}{6}$	$\frac{V_{dc}}{6}$	0	$\frac{V_{dc}}{6}$
V_F	V_6	V_4	$\frac{V_{dc}}{6}$	$\frac{V_{dc}}{6}$	0	$\frac{V_{dc}}{6}$
	V_1	V_3	$-\frac{V_{dc}}{6}$	$-\frac{V_{dc}}{6}$	0	$-\frac{V_{dc}}{6}$

표에 정리된 유효 벡터 $V_{A\sim F}$는 각각 두 개의 벡터 조합을 선택할 수 있는 자유도를 갖는다. 유효 전압 벡터 $V_{A\sim F}$를 합성하는 모든 벡터 조합은 공통적으로 인버터 1과 2의 전압 벡터가 120°의 위상차를 가진다는 특징이 존재하며, 영전압 벡터 V_O를 합성하는 조합은 두 인버터가 같은 전압 벡터를 출력한다는 특징이 있다.

다양한 벡터 조합을 고려할 수 있으나, 표 3.2와 같이 유효 벡터 $V_{A\sim F}$를 합성하는 경우에는 인버터 1의 전압 벡터가 인버터 2의 전압 벡터보다 120° 앞서도록 하며, 영전압 벡터 V_O를 합성하는 경우에는 인버터 1과 2가 전부 영전압 벡터를 인가하는 조합을 선택하여 개방권선 전동기를 제어하는 방법을 고려할 수 있다. 전체 시스템의 관점에서 (3.11)과 같이 SVPWM 방식으로 평균 전압 벡터를 합성하는 경우를 예로 들어 각 인버터의 PWM 방식을 설명한다.

$$V_O \rightarrow V_A \rightarrow V_B \rightarrow V_O \rightarrow V_B \rightarrow V_A \rightarrow V_O \qquad (3.11)$$

표 3.2 인버터 1이 전기적으로 120° 앞서도록 하는 전압 벡터 조합

합성 벡터	인버터 1 전압 벡터	인버터 2 전압 벡터	V_{cm1}	V_{cm2}	V_0	V_{cm}
V_O	V_0	V_0	$-\frac{V_{dc}}{2}$	$-\frac{V_{dc}}{2}$	0	$-\frac{V_{dc}}{2}$
	V_7	V_7	$\frac{V_{dc}}{2}$	$\frac{V_{dc}}{2}$	0	$\frac{V_{dc}}{2}$
V_A	V_1	V_5	$-\frac{V_{dc}}{6}$	$-\frac{V_{dc}}{6}$	0	$-\frac{V_{dc}}{6}$
V_B	V_2	V_6	$\frac{V_{dc}}{6}$	$\frac{V_{dc}}{6}$	0	$\frac{V_{dc}}{6}$
V_C	V_3	V_1	$-\frac{V_{dc}}{6}$	$-\frac{V_{dc}}{6}$	0	$-\frac{V_{dc}}{6}$
V_D	V_4	V_2	$\frac{V_{dc}}{6}$	$\frac{V_{dc}}{6}$	0	$\frac{V_{dc}}{6}$
V_E	V_5	V_3	$-\frac{V_{dc}}{6}$	$-\frac{V_{dc}}{6}$	0	$-\frac{V_{dc}}{6}$
V_F	V_6	V_4	$\frac{V_{dc}}{6}$	$\frac{V_{dc}}{6}$	0	$\frac{V_{dc}}{6}$

(3.11)과 표 3.2를 참고하여 각 인버터의 스위칭 순서를 표현하면 와 같으며, 각 인버터 또한 SVPWM 방식으로 전압을 합성하며, 합성하는 평균 전압 벡터는 크기가 서로 같으며 120°의 위상차를 갖는다.

$$\text{인버터 1: } V_0 \rightarrow V_1 \rightarrow V_2 \rightarrow V_7 \rightarrow V_2 \rightarrow V_1 \rightarrow V_0 \tag{3.12}$$

$$\text{인버터 2: } V_0 \rightarrow V_5 \rightarrow V_6 \rightarrow V_7 \rightarrow V_6 \rightarrow V_5 \rightarrow V_0 \tag{3.13}$$

따라서, 표 3.2와 같은 조합을 통해 개방 권선 전동기를 구동하는 방법은 인버터 1과 2를 각각 크기가 같으며, 인버터 1이 전기적으로 120° 앞서는 전압 지령을 인가하도록 SVPWM 방법으로 제어하는 것과 동치다. 서로 동치인 관계를 이용하여 실제 제어 알고리즘을 구현하는 데에 있어서는, 각 3상 인버터의 dq축 전압 지령을 (3.14), (3.15)와 같이 도출하여 상 전압 지령을 인가하면 영상분 전압을 자동적으로 0으로 제어할 수 있다. 또 다른 벡터 조합으로, 인버터 1이 전기적으로 120° 뒤서도록 제어할 수 있으나, 본 논문에서는 생략하도록 한다.

$$V_{dq1}^{s} = \frac{1}{\sqrt{3}} V_{dq}^{s} e^{-j\frac{\pi}{6}} \tag{3.14}$$

$$V_{dq2}^{s} = V_{dq1}^{s} - V_{dq}^{s} = V_{dq1}^{s} e^{-j\frac{2\pi}{3}} \tag{3.15}$$

인버터 1과 2가 합성하는 전압 지령의 PWM 파형을 도시하면 그림 3.11과 같다. 두 인버터의 전압 지령은 120°의 위상차를 가지므로 PWM 비교값은 같지만, 상 순서가 밀린 형태로 나타난다. 또한, 비교값이 같으므로 인버터 1과 2가 같은 순간에 한 상에서 스위칭이 발생하므로 각 인버터의 공통모드 또한 동시에 증가하거나 감소한다. 인버터의 공통모드가 동시에 변하므로 두 값의 차이인 영상분 전압은 순시적으로 0으로 유지된다.

개방 권선 전동기는 이중 3상 인버터를 제어하는 관점으로 해석할 수도 있으나, 세 대의 풀브릿지 인버터를 제어하는 관점에서도 해석할 수 있다. 영상분 전압과 공통모드 전압을 각 상을 기준으로 정리하여 (3.16), (3.17)과 같이 표현할 수 있으므로, 그림 3.11에서 표현한 두 3상 인버터의 PWM 파형을 변형하여 각 상의 상 전압 V_{x1x2}과 양단 전압의 평균 V_{x12n}을 도시하면 그림 3.12와 같다. 0이 아닌 상 전압을 인가하는 경우, 다른 한 상에서 반대 크기의 상 전압을 인가하며, 나머지 한 상은 영전압을 합성하는 방식으로 영상분 전압이 순시적으로 0으로 유지됨을 시각적으로 확인할 수 있다. 그러나 상 별 평균 전압으로부터 계산된 공통모드 전압은 기존 3상 교류 전동기의 SVPWM 적용 시 공통모드 전압과 유사한 개형을 나타내는 문제가 잔존한다.

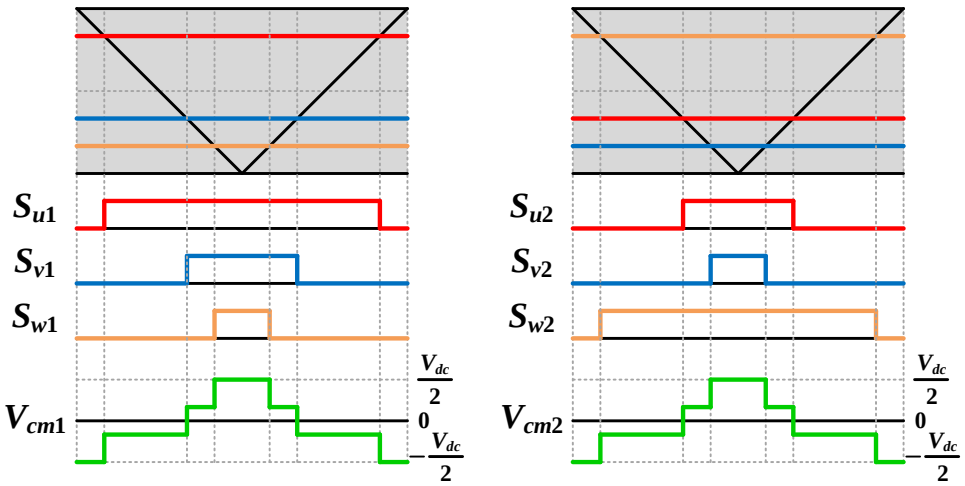


그림 3.11 각 3상 인버터의 PWM 파형 및 공통모드 전압

$$V_0 = V_{cm1} - V_{cm2}$$

$$= \frac{V_{u1n} + V_{v1n} + V_{w1n}}{3} - \frac{V_{u2n} + V_{v2n} + V_{w2n}}{3}$$

$$= \frac{(V_{u1n} - V_{u2n}) + (V_{v1n} - V_{v2n}) + (V_{w1n} - V_{w2n})}{3} \quad (3.16)$$

$$= \frac{V_{u1u2} + V_{v1v2} + V_{w1w2}}{3}$$

$$V_{cm} = \frac{V_{cm1} + V_{cm2}}{2}$$

$$= \frac{\frac{V_{u1n} + V_{v1n} + V_{w1n}}{3} + \frac{V_{u2n} + V_{v2n} + V_{w2n}}{3}}{2}$$

$$= \frac{(V_{u1n} + V_{u2n}) + (V_{v1n} + V_{v2n}) + (V_{w1n} + V_{w2n})}{6} \quad (3.17)$$

$$= \frac{V_{u12n} + V_{v12n} + V_{w12n}}{3}$$

$$V_{x12n} = \frac{V_{x1n} + V_{x2n}}{2} \ (x = u, v, w) \quad (3.18)$$

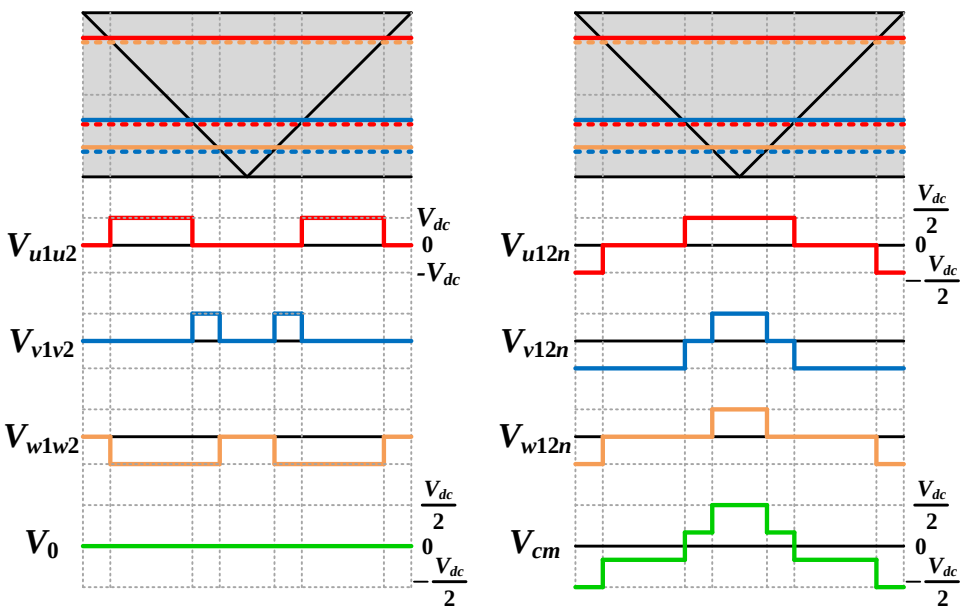


그림 3.12 각 상의 상 전압에 의한 영상분 전압 및
양단 전압의 평균에 의한 공통모드 전압

개방 권선 전동기에서도 영상분 전류의 제어와 함께 공통모드 전압의 저감에 대해 연구한 기존 논문도 존재하는데, [51]에서는 공통모드 전압을 동시에 저감하기 위한 PWM 방법을 제시한다. 기본적인 알고리즘은 표 3.1에서 도시하였듯이 동일한 합성 전압 벡터를 인가하기 위한 벡터 조합의 자유도를 활용한다. 앞서 분석한 제어 전략에서는 전체 시스템을 120° 위상차를 갖는 SVPWM으로 구동하기 위해 벡터 조합을 표 3.2와 같이 선택하였다. [51]에서는 유효 벡터를 합성하는 벡터 조합 중, 전체 시스템의 공통모드 전압이 $-\frac{V_{dc}}{6}$인 벡터 조합만을 선택한다. 또한, 영전압을 합성하는 8개의 벡터 조합 중에서도 유효 벡터와 동일한 공통모드 전압을 인가하는 3개의 조합을 선택하여 표 3.3과 같은 조합을 고려할 수 있다.

두 인버터의 공통모드 전압의 차이는 0이며 평균은 $-\frac{V_{dc}}{6}$이어야 한다는 두 가지 조건에 의해, 각 인버터는 $-\frac{V_{dc}}{6}$의 공통모드 전압을

표 3.3 동일한 공통모드 전압을 갖는 전압 벡터 조합

합성 벡터	인버터 1 전압 벡터	인버터 2 전압 벡터	V_{cm1}	V_{cm2}	V_0	V_{cm}
V_O	V_1 V_3 V_5	V_1 V_3 V_5	$-\frac{V_{dc}}{6}$	$-\frac{V_{dc}}{6}$	0	$-\frac{V_{dc}}{6}$
V_A	V_1	V_5	$-\frac{V_{dc}}{6}$	$-\frac{V_{dc}}{6}$	0	$-\frac{V_{dc}}{6}$
V_B	V_3	V_5	$-\frac{V_{dc}}{6}$	$-\frac{V_{dc}}{6}$	0	$-\frac{V_{dc}}{6}$
V_C	V_3	V_1	$-\frac{V_{dc}}{6}$	$-\frac{V_{dc}}{6}$	0	$-\frac{V_{dc}}{6}$
V_D	V_5	V_1	$-\frac{V_{dc}}{6}$	$-\frac{V_{dc}}{6}$	0	$-\frac{V_{dc}}{6}$
V_E	V_5	V_3	$-\frac{V_{dc}}{6}$	$-\frac{V_{dc}}{6}$	0	$-\frac{V_{dc}}{6}$
V_F	V_1	V_3	$-\frac{V_{dc}}{6}$	$-\frac{V_{dc}}{6}$	0	$-\frac{V_{dc}}{6}$

합성하는 전압 벡터만을 사용해야 한다. 이는 제2 장에서 소개하였던 RSPWM 방식과 동일하며, 표 3.3에서 각 인버터가 합성하는 전압 벡터가 RSPWM 방식에서 사용하는 벡터 조합임을 확인할 수 있다.

앞서 SVPWM 방식의 제어 전략을 소개하기 위해 이용한 예시를 다시 적용해보면, (3.11)과 같은 합성 벡터를 전체 시스템에 인가하는 경우, [51]에 의하면 각 인버터의 스위칭 상태를 (3.19), (3.20)과 같이 결정하는 것이 하나의 제어 방법이 될 수 있다.

$$\text{인버터 1: } V_5 \rightarrow V_1 \rightarrow V_3 \rightarrow V_5 \rightarrow V_3 \rightarrow V_1 \rightarrow V_5 \qquad (3.19)$$

$$\text{인버터 2: } V_5 \rightarrow V_5 \rightarrow V_5 \rightarrow V_5 \rightarrow V_5 \rightarrow V_5 \rightarrow V_5 \qquad (3.20)$$

표 3.3에 정리된 것과 같이, 유효 벡터를 합성하는 조합은 유일하나, 영전압 벡터를 합성하는 조합은 두 인버터 모두 V_1을 인가하거나, V_3, V_5를 인가하는 것이 가능하다. 이 때, 영전압 벡터를 위한 조합을 어떻게 선택하는가에 따라 (3.20)과 같이 한 쪽의 3상 인버터를 하나의 스위칭 상태로 고정할 수 있으므로, [51]에서는 합성 전압 지령의 전압

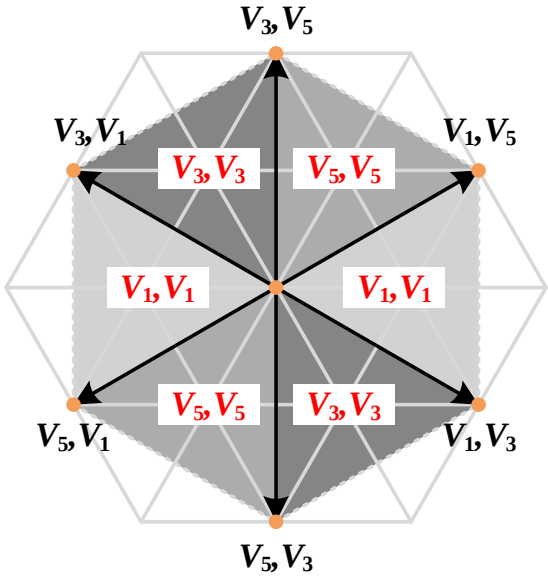


그림 3.13 전압 구역에 따른 각 3상 인버터의
차동모드 영전압 벡터 V_0 합성을 위한 전압 벡터 조합

각에 따라 그림 3.13과 같이 벡터 조합을 선택한다.

SVPWM 방법과의 비교를 위해, 동일한 전압 지령을 합성하는 경우를 예시로 들어 공통모드 전압 저감 기법을 적용한 PWM 파형을 그림 3.14와 같이 도시한다. 영전압 벡터를 합성하는 조합을 그림 3.13을 참조하여 적용하였기 때문에, 인버터 2에서는 스위칭 상태가 변하지 않으며, 인버터 1에서만 상 별로 네 번의 스위칭이 발생하므로 전체 스위칭 횟수는 SVPWM 방법과 동일하다.

3상 교류 전동기에 적용할 수 있는 RSPWM과 비교하였을 때, 인버터 1의 스위칭 개형은 RSPWM과 유사하나, 영전압을 합성할 수 없는 RSPWM에 비해 개방 권선 전동기에서는 인버터 2의 스위칭 상태에 따라 영전압 합성이 가능하다. 따라서, 선형 변조 영역이 저속 영역으로 제한되는 RSPWM과 달리, 선형 변조 영역을 SVPWM 방식과 동일하게 유지하며 공통모드 전압을 저감할 수 있다.

삼중 풀브릿지 인버터 관점에서 PWM 방식을 해석하기 위해 두 3상 인버터의 PWM 파형을 변형하여 각 상의 상 전압 V_{x1x2}과 양단 전압의 평균 V_{x12n}을 도시하면 그림 3.15와 같다. 상 전압의 파형은

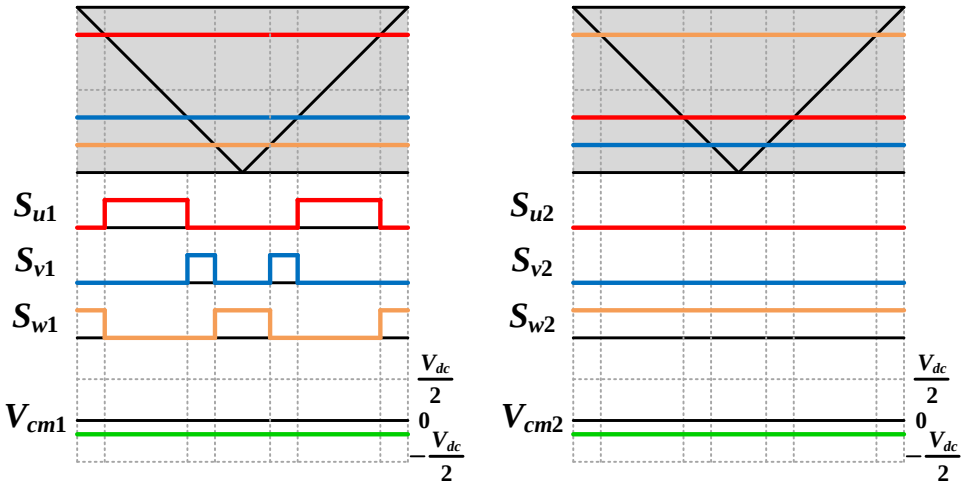


그림 3.14 공통모드 전압 저감 기법을 적용한
각 3상 인버터의 PWM 파형

SVPWM의 예시와 동일하지만, 상 별 평균 전압에서 차이를 보이며 전체 시스템의 공통모드 전압이 $-\frac{V_{dc}}{6}$로 고정되어 변하지 않는다.

따라서, [51]에서는 개방 권선 전동기에 공통모드 전압 저감 기법을 적용하여 영상분 전압을 0으로 유지하는 동시에, 공통모드 전압의 크기를 기존 제어 방식에 비해 $\frac{1}{3}$로 저감하고 공통모드 전압의 변화 순간을 제거하는 제어 방법을 제시하였다.

그러나 제2 장에서의 분석에 의해, 공통모드 전압이 변하지 않으므로 공통모드 전류 저감의 효과를 얻을 수 있지만, 0이 아닌 공통모드 전압이 존재하므로 베어링 단락에 의한 축 전압 방전 및 베어링 전류 문제는 여전히 해결해야할 과제로 남아 있다.

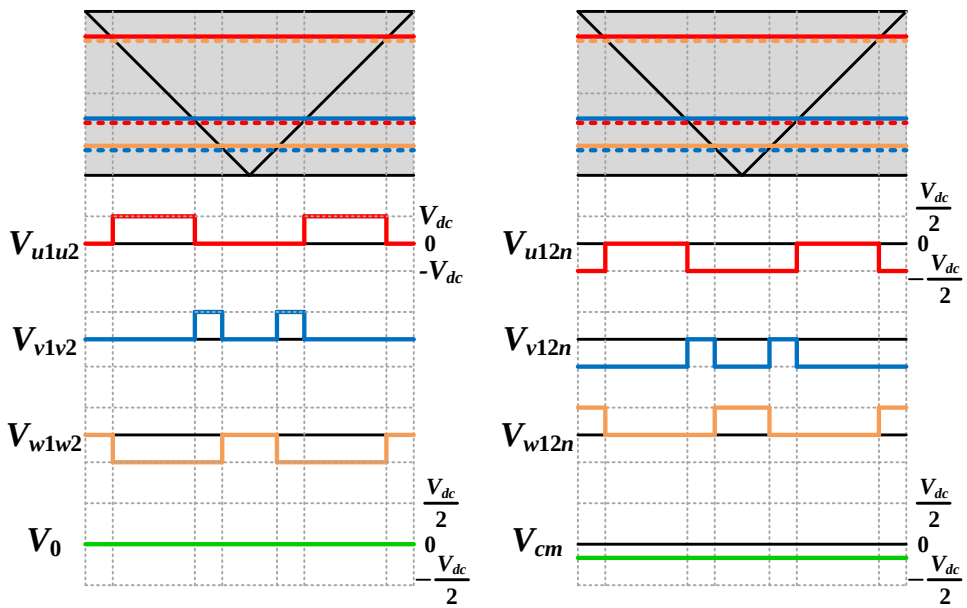


그림 3.15 각 상의 상 전압에 의한 영상분 전압 및
양단 전압의 평균에 의한 공통모드 전압

제 4 장 제안하는 인버터 토폴로지 및 제어

제 1 절 태양광 발전 시스템에서의 공통모드 전압 저감 방법

개방 권선 전동기의 공통모드 전압을 저감하기 위한 인버터 토폴로지를 제안하기에 앞서, 태양광(PV) 발전 시스템에서의 공통모드 전압 저감 기술에 대해 소개한다. 태양광 발전 시스템은 기본적으로 태양광 패널의 직, 병렬 연결로 구성된 태양광 모듈이 만드는 DC 전력을 AC 계통으로 전달하는 구조이며, 태양광 모듈과 계통 사이의 전력 변환 회로는 사용자의 목적에 따라 다양하게 구성될 수 있다. [52]-[54] 본 논문에서는 [54]에서 제시한 그림 4.1과 같은 구조를 예시로 들어 설명한다.

태양광 패널의 DC 전압원은 태양광 인버터의 DC 링크에 전력을 공급하기 위해 패널과 인버터가 직접 연결되거나, 혹은 승압을 위한 DC-DC 컨버터 구조가 추가될 수 있다. 태양광 인버터는 AC 계통에 연결됨에 있어, 공통모드 전압으로 인한 지전류를 막기 위해 변압기를 채용하는 것이 일반적이다. 변압기 구조는 그림 4.1과 같이 AC 측에서 저주파 변압기를 이용할 수도 있고, DC 측에서 DC-DC 컨버터와

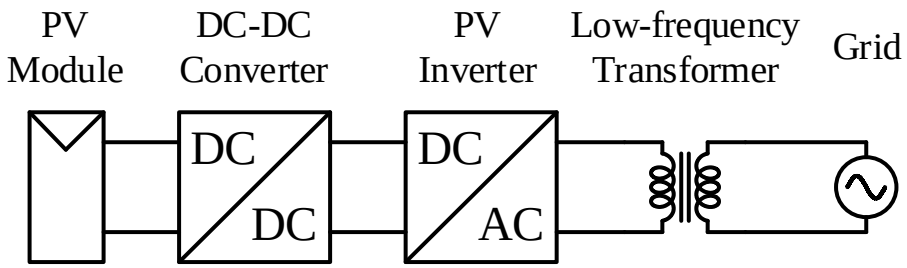


그림 4.1 태양광 발전 시스템의 구조

결합하여 고주파 변압기를 채용하는 구조도 가능하다. 그러나 두 구조 모두 공통적으로 변압기에서 발생하는 전력 손실이 시스템 전체의 효율에 미치는 영향이 크며, 특히 저주파 변압기는 저전력 규모에서 과도하게 부피를 차지하여 전력 밀도를 낮추는 요인이 된다.

시스템 부피와 효율의 측면에서 변압기가 부담이 됨에 따라, 높은 전력 밀도와 효율을 달성할 수 있다는 측면에서 변압기를 채용하지 않는 인버터 시스템에 대한 연구적 관심이 증대되었다. 그러나 변압기를 제거한 시스템에서는 인버터와 계통이 서로 절연되지 않기 때문에, 인버터가 생성하는 공통모드 전압이 접지를 통해 닫힌 회로를 구성하게 된다. 공통모드 전압의 변화가 야기하는 지전류가 변압기를 채용하지 않는 시스템에서 가장 큰 문제로 대두되었고, 이를 해결할 수 있는 인버터 토폴로지 및 제어 방법이 주된 연구 방향성으로 자리 잡았다.

태양광 인버터의 가장 기본적인 형태인 단상 풀브릿지 인버터에서 변압기를 제거한 시스템을 모의하면 그림 4.2와 같이 표현할 수 있다. 각 스위치의 스위칭 신호를 $S_{1\sim4}$, 첫번째 레그의 극 전압을 V_{p1}, 두번째 레그의 극 전압을 V_{p2} 라고 정의하면 차동모드 전압 V_{dm} 과 공통모드 전압 V_{cm}은 (4.1), (4.2)와 같이 극 전압의 함수로 나타낼 수 있다.

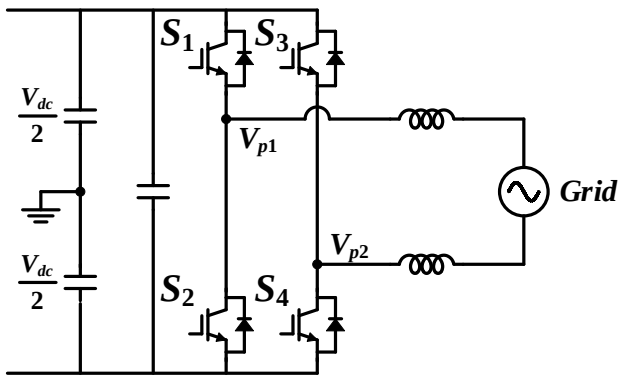


그림 4.2 변압기를 제거한 단상 풀브릿지 인버터의 계통 연결 구조

$$V_{dm} = V_{p1} - V_{p2} \tag{4.1}$$

$$V_{cm} = \frac{V_{p1} + V_{p2}}{2} \tag{4.2}$$

(4.1), (4.2)와 같이 정의된 풀브릿지 인버터에서 합성할 수 있는 차동모드 전압과 공통모드 전압을 스위칭 신호에 따라 정리하면 표 4.1과 같이 도시할 수 있다. 각 레그의 극 전압은 두 개의 상태를 가질 수 있으므로 풀브릿지 인버터는 총 네 개의 조합을 갖는다. 유효 차동모드 전압을 인가하는 경우에는 크기가 V_{dc} 인 전압을 부하에 인가하며, 두 극 전압의 평균이 0이므로 공통모드 전압이 발생하지 않는다. 차동모드에 영전압을 인가하는 경우에는 각 극 전압의 크기가 $\frac{V_{dc}}{2}$이므로 공통모드 전압 또한 $\frac{V_{dc}}{2}$의 크기를 가지며 부호가 서로 반대인 두 조합이 발생한다.

단상 풀브릿지 인버터의 전압 합성을 위한 PWM 방법은 기본적으로 단극성 (Unipolar) PWM과 양극성 (Bipolar) PWM 방법이 있다. 단극성 PWM 방법은 영전압을 이용하는 전압 합성 방식으로,

표 4.1 스위칭 신호에 따른 단상 풀브릿지 인버터의 차동모드 및 공통모드 전압

스위칭 신호				출력 극 전압		차동모드 전압	공통모드 전압
S_1	S_2	S_3	S_4	V_{p1}	V_{p2}	V_{dm}	V_{cm}
0	1	0	1	$-\frac{V_{dc}}{2}$	$-\frac{V_{dc}}{2}$	0	$-\frac{V_{dc}}{2}$
0	1	1	0	$-\frac{V_{dc}}{2}$	$\frac{V_{dc}}{2}$	$-V_{dc}$	0
1	0	0	1	$\frac{V_{dc}}{2}$	$-\frac{V_{dc}}{2}$	V_{dc}	0
1	0	1	0	$\frac{V_{dc}}{2}$	$\frac{V_{dc}}{2}$	0	$\frac{V_{dc}}{2}$

전압 지령 V_{ref}가 주어졌을 때, 수식과 같이 각 레그의 듀티 비 (Duty ratio)를 결정한다. 이에 따라 한 스위칭 주기내에서 각 레그의 상단 스위치의 스위칭 신호를 그림 4.3과 같이 반송파와 각 레그의 비교값과 함께 표현할 수 있다.

$$D_1 = 0.5 + \frac{V_{ref}}{2V_{dc}} \tag{4.3}$$

$$D_2 = 0.5 - \frac{V_{ref}}{2V_{dc}} \tag{4.4}$$

단극성 PWM 방법에서는 전압 지령이 양수일 경우, 그림 4.3과 같이 음전압을 합성하지 않고 양전압 V_{dc}와 영전압만을 활용하여 평균 전압을 합성한다. 단극성 PWM 방법은 영전압을 활용하여 평균 전압을 합성하므로 뒤에 분석할 양극성 PWM에 비해 전류 맥동이 적다는 장점을 갖는다. 그러나 그림 4.3과 같이 영전압을 합성하는 순간에 크기가 $\frac{V_{dc}}{2}$인 공통모드 전압이 발생하므로 변압기가 존재하지 않는 그림

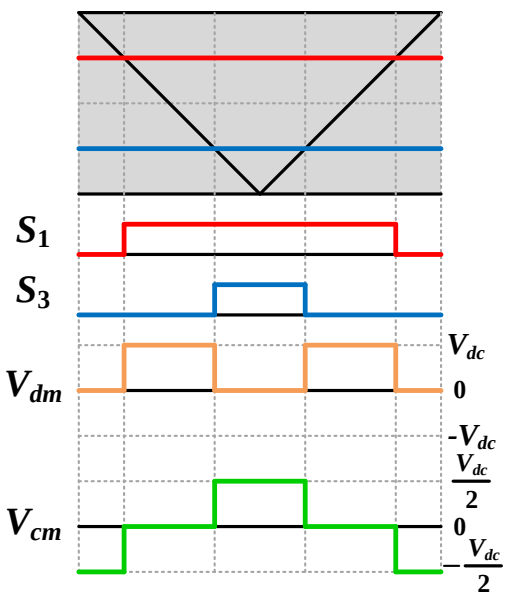


그림 4.3 단극성 PWM 방법을 적용한 PWM 파형과
차동모드 및 공통모드 전압

4.2와 같은 조건에서는 접지를 통해 연결되는 공통모드 회로에 의해 지전류가 발생한다.

공통모드 전압의 관점에서 단극성 PWM 방법보다 이점을 갖는 양극성 PWM 방법은 평균 전압 합성에 있어 영전압을 활용하지 않는다. 표 4.1에 도시한 네 개의 스위칭 조합 중, 공통모드 전압이 0인 조합 즉, 유효 차동모드 전압을 합성하는 조합만을 이용한다. 유효 차동모드 전압을 합성하는 경우는 표에 정리된 것과 같이 S_1과 S_4가 항상 같은 스위칭 신호를 출력하고, S_2 와 S_3가 같은 신호를 출력한다. 양극성 PWM은 두 레그의 극 전압이 항상 반대의 값을 가지므로 하나의 비교값을 사용하며, 전압 지령 V_{ref} 에 대해 두 레그의 듀티 비는 (4.5)와 같이 결정된다.

$$D = 0.5 + \frac{V_{ref}}{2V_{dc}} \tag{4.5}$$

양극성 PWM 방법을 적용하였을 때, 한 스위칭 주기 내에서 각

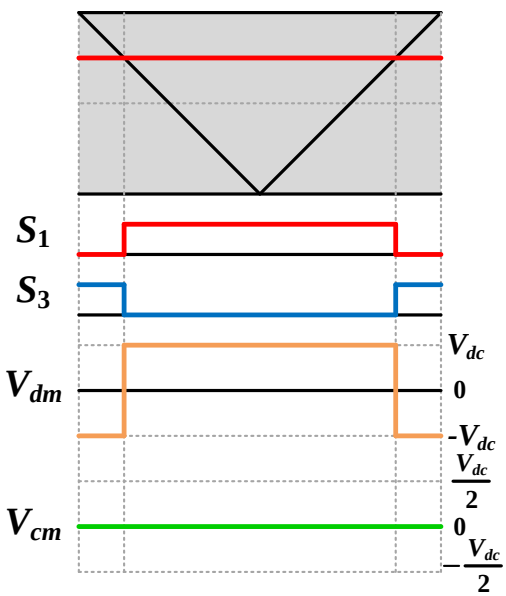


그림 4.4 양극성 PWM 방법을 적용한 PWM 파형과
차동모드 및 공통모드 전압

레그의 상단 스위치의 스위칭 신호를 반송파, 비교값과 함께 도시하면 그림 4.4와 같이 나타낼 수 있다. 하나의 비교값에 대해 두 레그의 상단 스위치는 서로 상반된 스위칭 신호를 출력하고, 이에 따라 차동모드 전압은 영전압 없이 V_{dc}와 $-V_{dc}$의 전압만으로 평균 전압을 합성한다. 양극성 PWM을 적용하여 공통모드 전압이 0인 스위칭 조합만을 사용하므로 공통모드 전압이 스위칭 주기 내에서 변하기 않는 것을 그림 4.4에서 확인할 수 있다. 그러나 항상 유효 차동모드 전압만을 합성하므로 전류의 변화가 단극성 PWM에 비해 증가하여 전류 맥동이 증가하는 단점이 수반된다. 양극성 PWM 방법은 인버터 토폴로지를 변화시키지 않고 제어적으로 공통모드 전압을 저감할 수 있지만, 영전압 합성이 불가능해짐에 따라 발생하는 전류 맥동, 손실, 노이즈 등의 트레이드-오프를 가지므로 변압기를 대체할 수 있는 효과적인 해결책이 되지 못한다.

이와 같이 기본적인 풀브릿지 인버터 구조를 채용한 시스템에서는 변압기를 제거하기 어려우므로, 공통모드 전압 저감 연구의 흐름은 인버터 토폴로지의 변화에 초점을 두어 다양한 인버터 토폴로지를 개발하였다. 멀티-레벨 인버터와 같은 다양한 인버터 토폴로지가 존재하나, 본 논문에서는 풀브릿지 인버터와 동일한 유효 차동모드 전압을 합성하는 동시에, 영전압을 합성하는 순간에 공통모드 전압을 저감하는 구조를 추가한 토폴로지를 소개한다.

첫번째로, 기존 풀브릿지 인버터의 구조에서 DC 링크의 상단 혹은 하단에 하나의 스위치를 추가한 H5 인버터 구조를 예로 들 수 있다 [55]. DC 링크 상단을 기준으로 설계한 H5 인버터는 그림 4.5와 같이 나타낼 수 있고, 새롭게 추가된 스위치 S_5가 DC 링크 상단과 풀브릿지 인버터의 상단을 연결하는 구조이다.

H5 인버터의 전압 합성 방법은 그림 4.6과 같이 차동모드 전압에 따라 크게 세 가지로 나눌 수 있다. 양전압과 음전압을 합성하는 경우에는 기존 풀브릿지 인버터와 동일하게 상단, 하단 스위치를 상보적으로 점호하며, 대각선에 위치하는 두 스위치를 동시에 점호하여 크기가 V_{dc} 인 전압을 부하에 인가한다. 이 때, 스위치 S_5 는 부하로 흐르는 차동모드 전류의 귀환 경로를 구성하기 위해 항상 점호되어 있어야 한다.

영전압을 합성하는 경우에는 상단 스위치만, 혹은 하단 스위치만을 점호하여 영전압을 합성하는 기존 풀브릿지 인버터와 다르게 상단 스위치만 점호하여 전압을 인가한다. 하단 스위치만을 이용해 영전압을 합성하는 경우, 두 레그의 극 p_1, p_2가 스위치 S_2, S_4를 통해 단락되고, 단락된 지점은 인버터의 DC 링크 하단과 연결되어 있으므로 $-\frac{V_{dc}}{2}$ 의 전압이 인가된다. 스위치 S_5 가 DC 링크 상단과 인버터의 상단을 연결한다는 점에서 착안하여 상단 스위치만을 활용하여 영전압을 합성하면, 두 레그의 극 p_1, p_2가 스위치 S_1, S_3를 통해 단락된다. 이 때, 스위치 S_5를 소호하면, 각 레그의 극은 DC 링크로부터 분리되어 부동 상태 (floating state)가 된다. 부동 상태인 두 레그의 극 전압은 소호 중인 세 스위치 S_2, S_4, S_5의 출력 커패시턴스 C_{oss}에 의해 분압되어

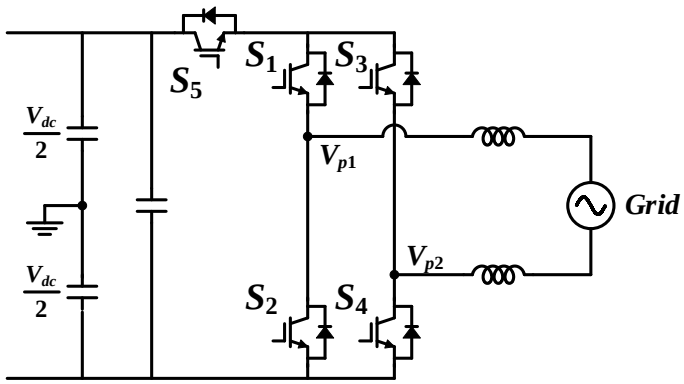
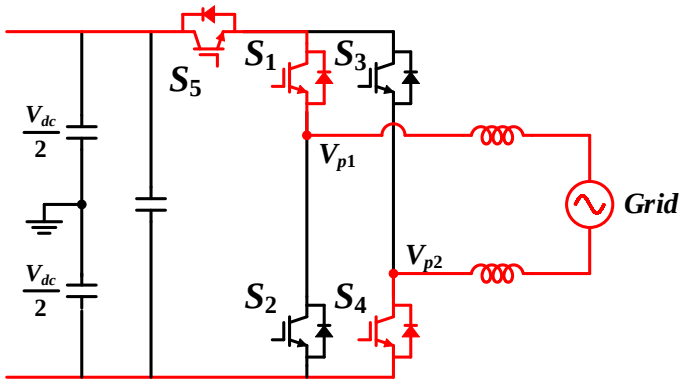
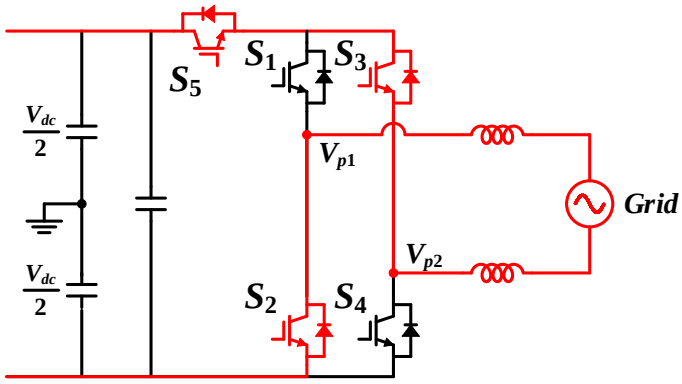


그림 4.5 단상 H5 인버터의 계통 연결 구조

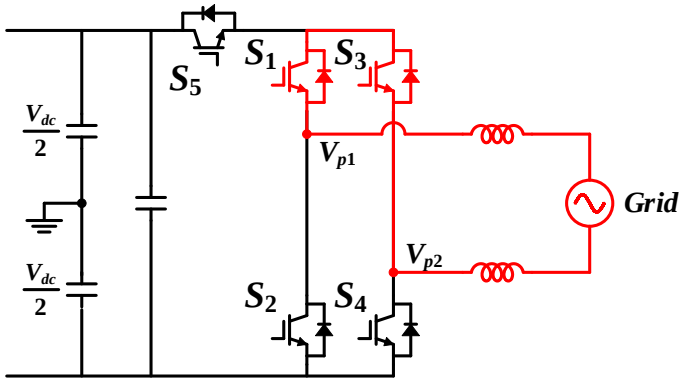
(4.6)과 같이 결정된다.



(a)



(b)



(c)

그림 4.6 단상 H5 인버터의 차동모드 전압 합성 방법
(a) 양전압 (b) 음전압 (c) 영전압

$$V_{cm} = V_{p1} = V_{p2} = -\frac{V_{dc}}{2} + V_{dc}\frac{C_{oss5}}{C_{oss2} + C_{oss4} + C_{oss5}} \qquad (4.6)$$

모든 스위치를 동일한 소자로 하여 인버터를 구성하였다고 가정하면, 차동모드 영전압을 합성하는 순간에 발생하는 공통모드 전압은 $-\frac{V_{dc}}{6}$가 되며, 이를 정리하여 표 4.2와 같이 도시할 수 있다.

전압 지령 V_{ref}를 합성하기 위해 H5 인버터에서는 그림 4.7과 같이 두 개의 반송파를 활용하는 PWM 방법을 이용한다. 전압 지령이 양수일 경우에는 양전압과 영전압만을 이용하므로 표 4.2에 의해 첫번째 레그의 스위칭 신호는 S_1을 점호하는 것으로 고정된다. 마찬가지로, 전압 지령이 음수일 경우에는 두번째 레그의 스위칭 신호는 S_3를 점호하는 것으로 고정된다 이중 반송파와 비교할 두 레그의 비교값은 (4.7)과 같이 결정된다.

$$D = 0.5 + \frac{V_{ref}}{2V_{dc}} \qquad (4.7)$$

(4.7)에 의해, 전압 지령이 양수이면 비교값이 상단 반송파와 교차하고, 음수이면 하단 반송파와 교차한다. 표 4.2와 일치하도록 스위칭 상태를 변화시키키 위해, 상단 반송파와 비교값이 만나는

표 4.2 스위칭 신호에 따른 단상 H5 인버터의 차동모드 및 공통모드 전압

스위칭 신호					출력 극 전압		차동모드 전압	공통모드 전압
S_1	S_2	S_3	S_4	S_5	V_{p1}	V_{p2}	V_{dm}	V_{cm}
0	1	1	0	1	$-\frac{V_{dc}}{2}$	$\frac{V_{dc}}{2}$	$-V_{dc}$	0
1	0	0	1	1	$\frac{V_{dc}}{2}$	$-\frac{V_{dc}}{2}$	V_{dc}	0
1	0	1	0	0	$-\frac{V_{dc}}{6}$	$-\frac{V_{dc}}{6}$	0	$-\frac{V_{dc}}{6}$

경우에는 두번째 레그의 스위칭 상태를 변화시키고, 하단 반송파와 만나는 경우에는 첫번째 레그의 스위칭 상태를 변화시킨다.

그림 4.7은 한 스위칭 주기 내에서 두 레그의 상단 스위치 S_1, S_3와 스위치 S_5의 스위칭 신호를 나타낸다. 풀브릿지 인버터의 단극성 PWM 방법에 비해 차동모드 전압의 스위칭 상태 변화 횟수가 적으므로 출력 전류의 맥동은 증가하나, 공통모드 전압에서 확인할 수 있듯이 영전압 합성 순간에서 공통모드 전압의 크기가 기존 대비 $\frac{1}{3}$로 저감된다.

H5 인버터는 기존 단상 풀브릿지 인버터의 구조에서 하나의 스위치 S_5를 추가함으로써 공통모드 전압을 저감할 수 있는 가장 간단한 인버터 토폴로지이다. 또한, 추가한 스위치 S_5의 특성을 적절히 선택하여 출력 커패시턴스의 비율을 풀브릿지 측 스위치의 2배로 설정한다면 공통모드 전압을 0으로 저감할 수 있다. 그러나 출력 커패시턴스 조건에 의해 스위치의 선택이 제한된다는 단점이 존재하며, 유효 차동모드 전압을

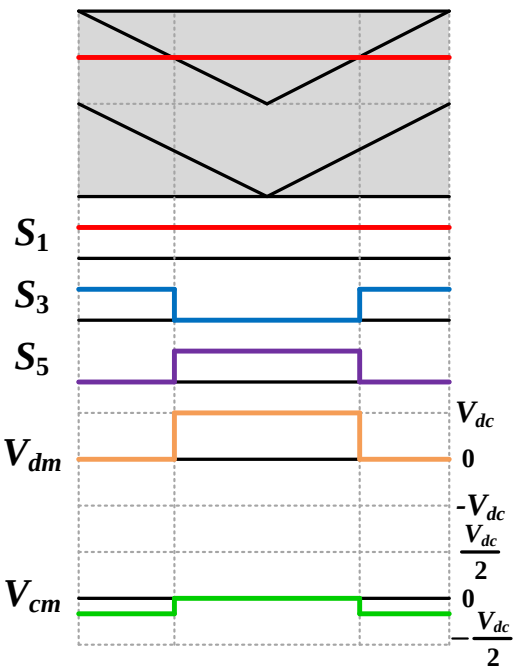


그림 4.7 단상 H5 인버터의 PWM 파형과
차동모드 및 공통모드 전압

합성하는 순간에는 스위치 S_5는 반드시 도통해야 하므로 추가적인 도통 손실이 발생한다.

공통모드 전압을 저감할 수 있는 다른 토폴로지로 H6 인버터를 예로 들 수 있다 [56]. H6 인버터는 풀브릿지 인버터에서 두 개의 스위치 S_5, S_6와 두 개의 다이오드 D_7, D_8을 추가한 토폴로지로, 그림 4.8과 같은 구조를 갖는다. 두 개의 다이오드 D_7, D_8은 스위치 S_5, S_6의 환류 다이오드의 역전압을 DC 링크 커패시터의 전압의 반으로 고정하는 역할을 한다. H5 인버터가 풀브릿지 인버터와 동일하게 한 레그의 상, 하단 스위치가 상보적으로 동작하는 것과 달리, H6 인버터에서는 더 이상 상, 하단 스위치를 상보적으로 동작시키지 않는다.

H6 인버터의 전압 합성 방법은 차동모드 전압에 따라 세 가지로 나누어 분석할 수 있다. 양전압을 합성하는 경우에는 풀브릿지 인버터와 동일하게 스위치 S_1, S_4을 점호하고, 두 레그와 DC 링크를 연결하기 위해 스위치 S_5, S_6를 추가적으로 점호하여 부하에 V_{dc}의 전압을 인가한다. 반대로 음전압을 합성하는 경우에는 스위치 S_2, S_3, S_5, S_6를 점호하여 부하에 $-V_{dc}$의 전압을 인가한다.

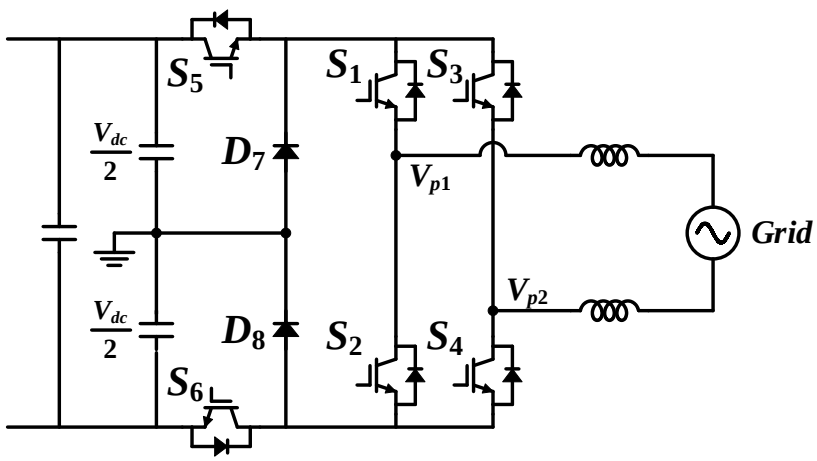
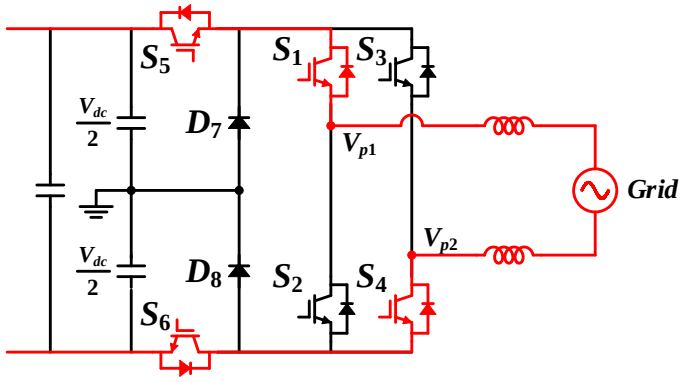
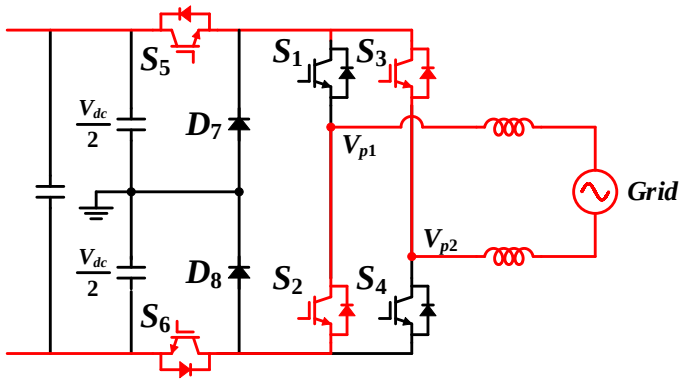


그림 4.8 단상 H6 인버터의 계통 연결 구조

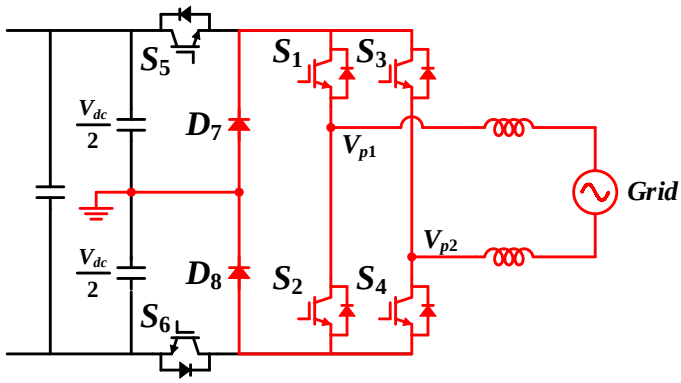
차동모드 영전압을 인가하기 위해서는 그림 4.9 (c)와 같이 스위치



(a)



(b)



(c)

그림 4.9 단상 H6 인버터의 차동모드 전압 합성 방법
(a) 양전압 (b) 음전압 (c) 영전압

S_5, S_6를 소호하여 DC 링크와 레그를 분리한다. 그리고 레그의 상, 하단 스위치를 전부 점호하여 레그의 극 전압이 영전압을 출력하도록 한다. 전압 지령이 양수이면 전압 합성을 위해 양전압과 영전압을 인가하게 되고, 이에 따라, 한 스위칭 주기 내에서 스위치 S_1, S_4는 항상 도통하며 스위치 S_2, S_3와 스위치 S_5, S_6는 서로 상보적으로 동작한다. 반대로, 음수의 전압 지령을 합성하는 경우에는, 한 스위칭 주기 내에서 스위치 S_2, S_3는 항상 도통하며 스위치 S_1, S_4와 스위치 S_5, S_6는 서로 상보적으로 동작한다. 차동모드 전압에 따라서 각 스위치의 스위칭 신호와 공통모드 전압을 정리하면 표 4.3과 같이 도시할 수 있다.

H5 인버터와 마찬가지로, H6 인버터에서도 전압 합성을 위해 이중 반송파를 활용하는 PWM 방법을 적용한다. 양전압과 영전압을 인가하는 비율은 H5 인버터와 동일하므로 H6 인버터의 각 레그의 비교값은 (4.8)과 같이 결정된다.

$$D = 0.5 + \frac{V_{ref}}{2V_{dc}} \tag{4.8}$$

이중 반송파와 비교값을 이용해, 전압 지령이 양수인 경우를 가정하여 한 스위칭 주기 내에서의 각 스위칭 신호와 차동모드 전압,

표 4.3 스위칭 신호에 따른 단상 H6 인버터의 차동모드 및 공통모드 전압

스위칭 신호						출력 극 전압		차동모드 전압	공통모드 전압
S_1	S_2	S_3	S_4	S_5	S_6	V_{p1}	V_{p2}	V_{dm}	V_{cm}
0	1	1	0	1	1	$-\frac{V_{dc}}{2}$	$\frac{V_{dc}}{2}$	$-V_{dc}$	0
1	0	0	1	1	1	$\frac{V_{dc}}{2}$	$-\frac{V_{dc}}{2}$	V_{dc}	0
1	1	1	1	0	0	0	0	0	0

공통모드 전압을 표현하면 그림 4.10과 같다. H6 인버터에서는 각 레그의 상, 하단 스위치가 더 이상 상보적으로 동작하지 않으므로 모든 스위치의 스위칭 신호를 나타냈다. 앞서 분석한대로, 스위치 S_1, S_4는 항상 도통하며 스위치 S_2, S_3와 스위치 S_5, S_6는 서로 상보적으로 동작하여 평균적으로 양전압을 합성한다. 이 때, 표 4.3에서 도시한 것과 같이 H6 인버터는 어떠한 스위칭 조합에서도 공통모드 전압이 0으로 유지되므로, 한 스위칭 주기 내에서 공통모드 전압이 0으로 유지되는 것을 확인할 수 있다.

H6 인버터는 H5 인버터와 달리 공통모드 전압을 항상 0으로

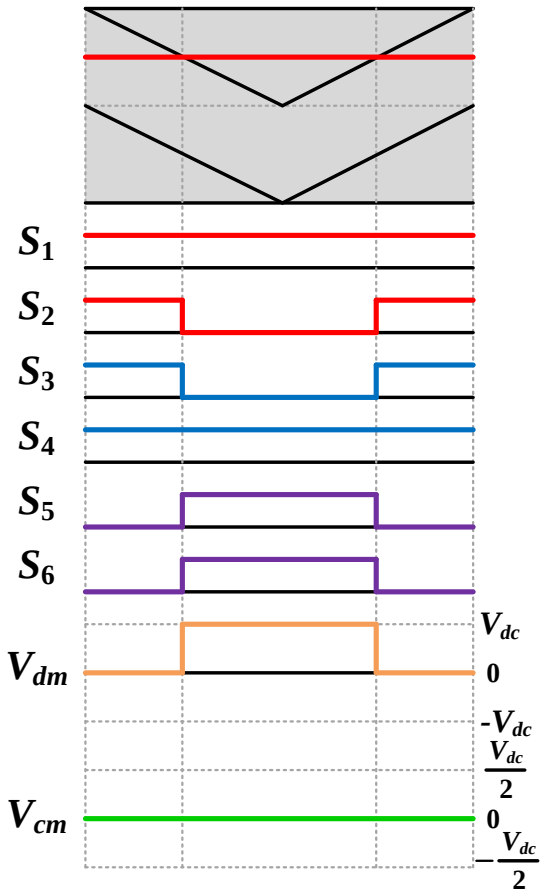


그림 4.10 단상 H6 인버터의 PWM 파형과
차동모드 및 공통모드 전압

제어할 수 있는 인버터 토폴로지이다. 풀브릿지 인버터 구조로부터 두 개의 스위치를 추가하므로 H5 인버터보다 비용적인 측면에서 단점이 될 수 있으나, 스위치 S_5, S_6의 환류 다이오드의 역전압은 $\frac{V_{dc}}{2}$가 되므로 전압 정격이 낮은 스위치를 채용할 수 있다. 또한, H6 인버터에서는 유효 전압 및 영전압을 합성하기 위해 항상 네 개의 스위치가 도통하므로 도통 손실이 증가한다는 단점이 존재한다.

DC 링크와 인버터 레그를 분리하는 형태로 공통모드 전압을 저감하는 H5, H6 인버터 토폴로지와 달리, 앞으로 소개할 HERIC 인버터 토폴로지는 인버터의 두 극 사이에 새로운 구조를 추가하는 방식으로 공통모드 전압을 저감한다 [57].

공통모드 전압 저감을 목표로 제안된 HERIC 인버터는 Highly Efficient and Reliable Inverter Concept의 약자로서, 단상 풀브릿지 인버터 구조에서 양방향 스위치를 인버터의 두 극 사이에 추가하여 우회 회로를 만들어 공통모드 전압을 제어하는 인버터로, 그림 4.11과 같은 구조를 갖는다.

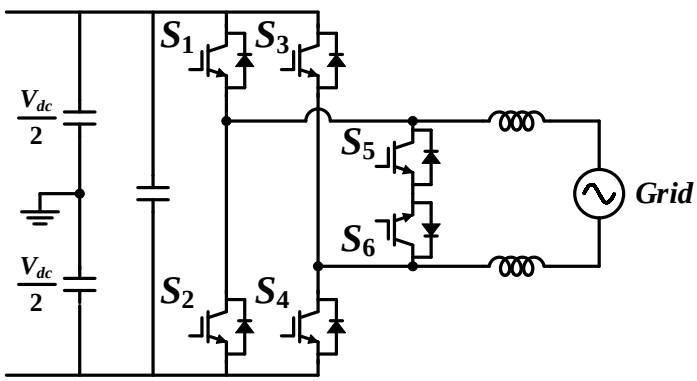
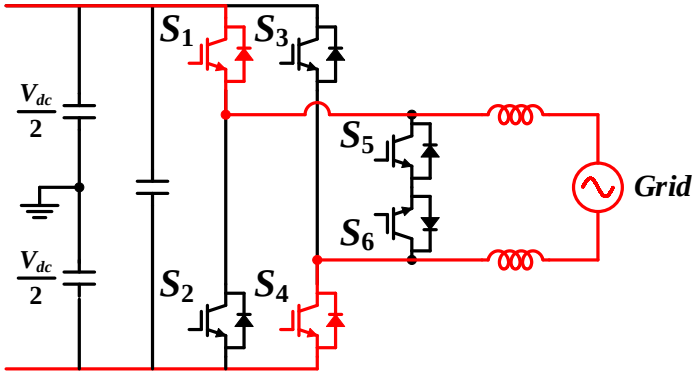
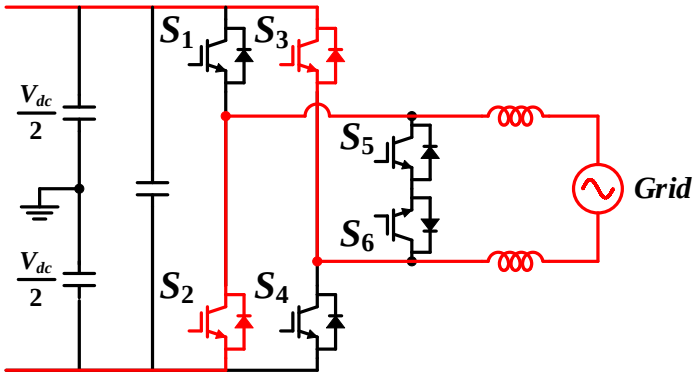


그림 4.11 단상 HERIC 인버터의 계통 연결 구조

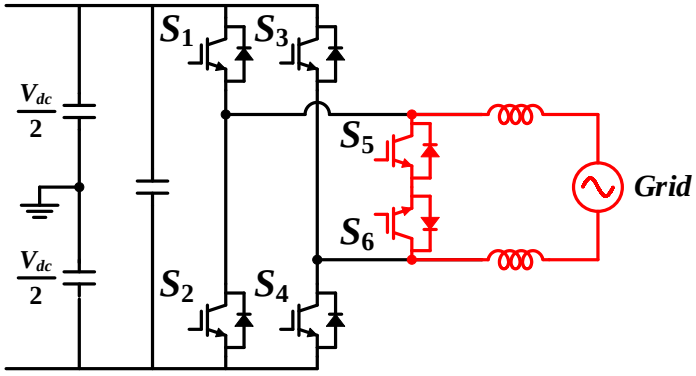
HERIC 인버터의 전압 합성 방법을 차동모드 전압에 따라 그림



(a)



(b)



(c)

그림 4.12 단상 HERIC 인버터의 차동모드 전압 합성 방법
(a) 양전압 (b) 음전압 (c) 영전압

4.12와 같이 나누어 분석한다. 부하에 차동모드 양전압을 인가하는 경우, 스위치 S_1과 S_4를 점호하여 V_{dc}의 전압을 인가하고, 음전압의 경우에는 스위치 S_2와 S_3를 점호하여 $-V_{dc}$의 전압을 인가한다. 두 경우 모두 풀브릿지 인버터와 동일한 형태로 전압을 합성하며 앞서 소개한 H5, H6 인버터보다 도통하는 스위치의 수가 적다는 장점을 갖는다.

이 때, HERIC 인버터는 풀브릿지 인버터와 비교하여 한 개의 스위치를 추가적으로 점호하는 차이를 보이는데, 유효 전압을 합성하는 순간에 우회 회로에 존재하는 양방향 스위치 중 하나의 스위치를 점호한다. 양전압을 인가하는 중에는 스위치 S_5에 V_{dc}의 역전압이 인가되고, 스위치 S_6는 다이오드를 통해 도통된 상태이므로 스위치 S_6를 점호해도 동작 상의 차이를 나타내지 않는다. 마찬가지로 음전압을 인가하는 경우에는 스위치 S_5를 점호한다. 이와 같이 우회 회로 스위치 중 하나를 점호하면, 유효 전압을 합성하는 데에 있어서는 풀브릿지 인버터와 차이를 보이지 않지만, 후술할 영전압 합성 순간으로 스위칭 상태를 변경할 때 이미 점호된 스위치의 스위칭 손실을 저감하며, 데드타임 순간에서의 전압 왜곡이 증가하는 것을 막을 수 있다.

풀브릿지 인버터와의 동작 상의 차이는 차동모드 영전압을 인가하는 조건에서도 나타나는데, HERIC 인버터에서는 양방향 스위치 S_5와 S_6를 점호하고 나머지 스위치를 전부 소호하여 영전압을 합성한다. 이에 따라, 부하는 인버터로부터 분리되어 단락 회로를 구성하여 차동모드 및 공통모드 전압 모두 영전압을 합성할 수 있다. 차동모드 전압에 따라 세 가지의 스위칭 상태를 정리하면 표 4.4와 같이 도시할 수 있다.

HERIC 인버터 또한 H5, H6 인버터와 동일하게 이중 반송파를 활용하는 PWM 방법을 이용한다. 전압 지령이 양수임을 가정하면 양전압과 영전압을 이용해 평균적으로 지령을 합성하므로 앞선 H5, H6 인버터와 동일한 비교값을 취한다.

$$D = 0.5 + \frac{V_{ref}}{2V_{dc}} \tag{4.9}$$

이중 반송파와 비교값을 이용해, 전압 지령이 양수인 경우를 가정하여 한 스위칭 주기 내에서의 HERIC 인버터의 각 스위칭 신호와 차동모드 전압, 공통모드 전압을 표현하면 그림 4.13과 같다. HERIC 인버터에서도 H6 인버터와 마찬가지로 각 레그의 상, 하단 스위치가 더 이상 상보적으로 동작하지 않으므로 모든 스위치의 스위칭 신호를 도시하였다. 앞서 분석한대로, 영전압을 합성하는 순간에는 스위치 S_5, S_6으로 이루어진 양방향 스위치를 도통하여 우회 회로로 전류가 흐른다. 양전압을 합성하는 순간에는 기본적으로 스위치 S_1, S_4를 점호하여 V_{dc}의 차동모드 전압을 인가하고, 우회 회로의 스위치 S_6를 추가적으로 점호하여 한 스위칭 주기 내에서 스위치 S_6가 항상 점호하도록 제어한다. 이 때, 표 4.4에서 도시한 것과 같이 HERIC 인버터는 어떠한 스위칭 조합에서도 공통모드 전압이 0으로 유지되므로, 한 스위칭 주기 내에서 공통모드 전압이 0으로 유지되는 것을 확인할 수 있다.

앞선 분석대로, HERIC 인버터는 H6 인버터와 동일하게 공통모드 전압을 이론적으로 0으로 제어할 수 있는 인버터 토폴로지이나, 별도의

표 4.4 스위칭 신호에 따른 단상 HERIC 인버터의 차동모드 및 공통모드 전압

스위칭 신호						출력 극 전압		차동모드 전압	공통모드 전압
S_1	S_2	S_3	S_4	S_5	S_6	V_{p1}	V_{p2}	V_{dm}	V_{cm}
0	1	1	0	1	0	$-\frac{V_{dc}}{2}$	$\frac{V_{dc}}{2}$	$-V_{dc}$	0
1	0	0	1	0	1	$\frac{V_{dc}}{2}$	$-\frac{V_{dc}}{2}$	V_{dc}	0
0	0	0	0	1	1	0	0	0	0

스위치를 추가했던 다른 토폴로지에는 없는 장점을 갖는다. 그림 4.12에 도시하였듯이 스위칭 상태와 무관하게 항상 두 개의 스위치만 도통하므로 추가적인 도통 손실이 발생했던 다른 토폴로지에 비해 도통 손실 측면에서 이점을 갖는다.

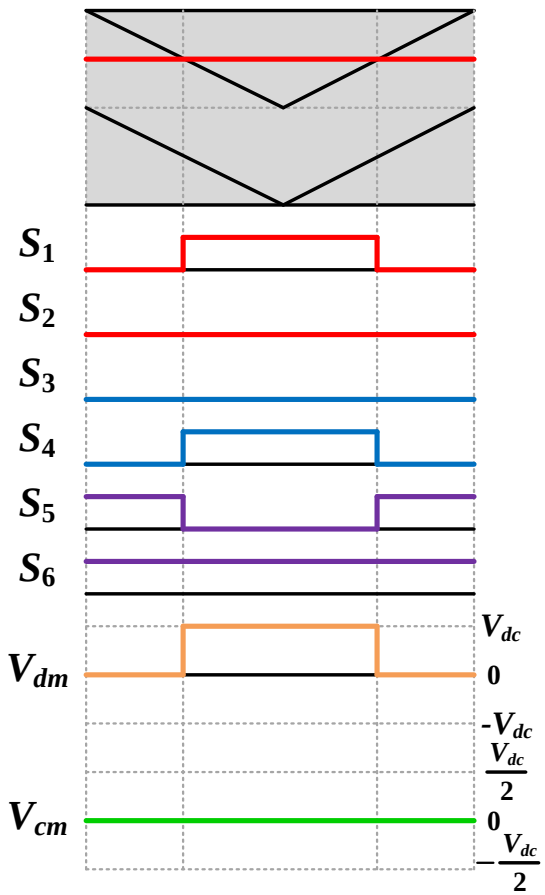
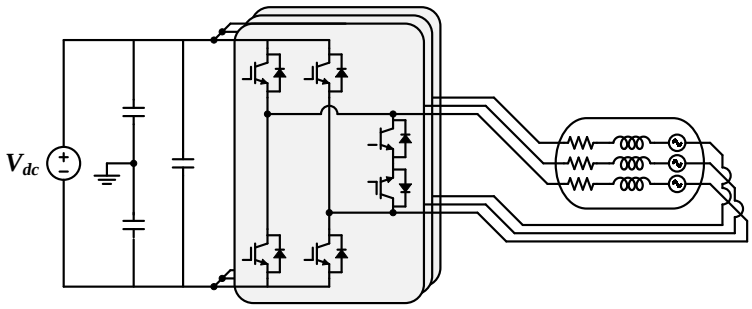


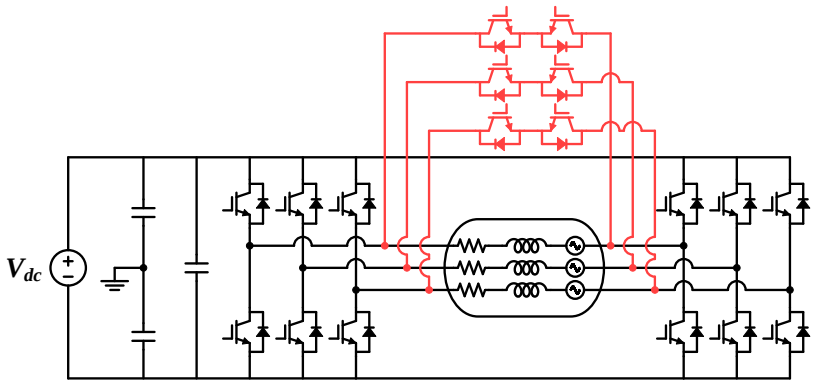
그림 4.13 단상 HERIC 인버터의 PWM 파형과
차동모드 및 공통모드 전압

제 2 절 개방 권선 전동기 제어를 위한 3상 HERIC 인버터

제4 장 제1 절에서는 태양광 발전 시스템에 적용 가능한 다양한 공통모드 전압 저감 인버터 토폴로지를 소개하였다. 그 중에서 HERIC 인버터는 추가된 스위치가 도통 손실의 증가를 야기하는 H5, H6 인버터와 달리, 손실 측면에서 손해 없이 공통모드 전압을 저감할 수 있다. 이와 더불어, 3상 개방 권선 전동기는 각 상 권선을 단상 시스템으로 제어할 수 있으므로, 본 연구에서는 개방 권선 전동기의 각 상에 앞서 분석한 HERIC 인버터 구조를 채용한다. 전체 제어 시스템의



(a) 제안하는 인버터 구조



(b) 이중 3상 인버터 시스템과의 구조 차이

그림 4.14 개방 권선 전동기 제어를 위한 3상 HERIC 인버터 구조

구조는 그림 4.14와 같고, 기존 단일 전원을 이용한 이중 3상 인버터 제어 시스템과 비교하였을 때, 6개의 스위치를 추가하여 양방향 스위치로 이루어진 우회 회로를 각 상에 연결한 형태와 같다.

본 연구에서는 단일 전원을 이용한 개방 권선 전동기 제어 시스템에 3상 HERIC 인버터 구조를 적용하여 영상분 전류 저감 제어 및 공통모드 전압 저감 효과를 분석한다. 또한, 3상 HERIC 인버터를 제작하고 3상 유도 전동기의 권선을 해체하여 제작한 3상 개방 권선 유도 전동기에 대해 실험을 진행하여 제안하는 인버터 토폴로지의

표 4.5 3상 HERIC 인버터 제작에 이용한 IGBT 스위치의 제정수

컬렉터-이미터 전압 V_{CE}	650 V
컬렉터 전류 I_C $(T_c = 100°C)$	20 A

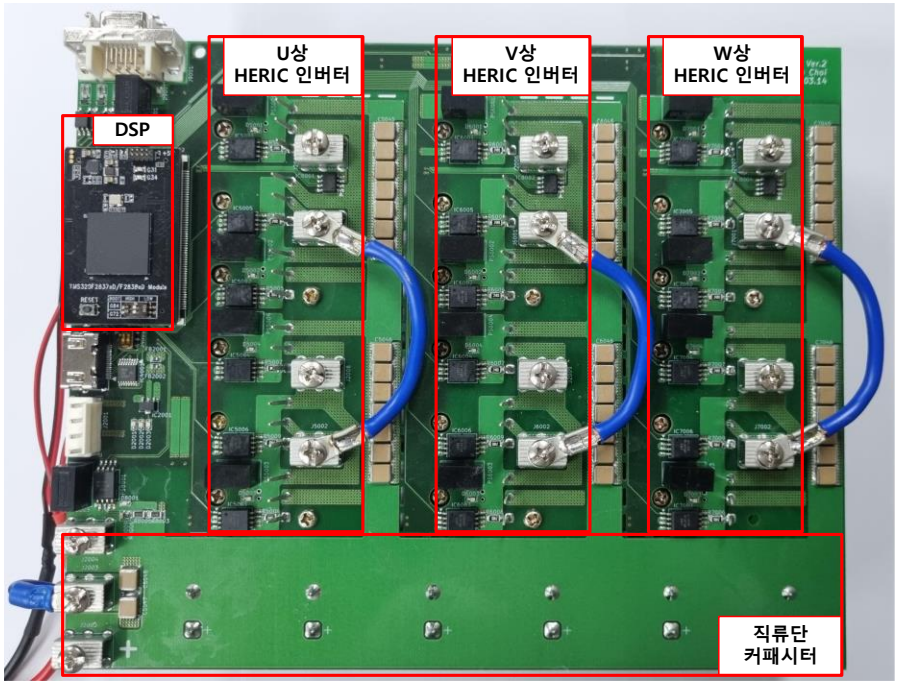


그림 4.15 실험 진행을 위해 제작한 3상 HERIC 인버터

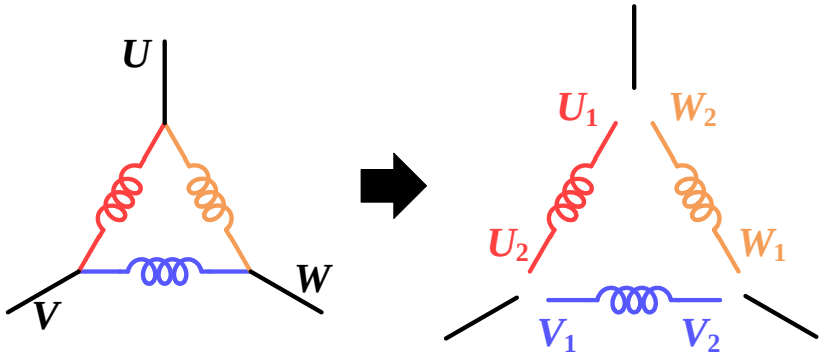
성능을 검증한다.

3상 HERIC 인버터를 제작함에 있어, 단상 HERIC 모듈은 상용화된 제품이 전무한 실정이며, 실험에 적합한 전류 및 전압 정격의 모듈을 선정하기 어려우므로, 단일 소자를 이용해 그림 4.15와 같이 인버터를 제작하였다. 인버터 제작에 사용한 스위치 소자는 Infineon 사의 IHW20N65R5 IGBT 스위치이며 제정수는 표 4.5와 같다.

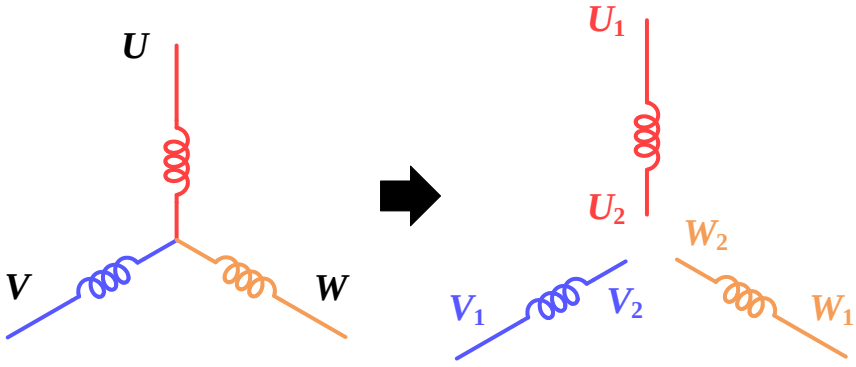
3상 HERIC 인버터의 각 스위치 소자를 배치하는 방법으로는 그림 4.14와 같이 3상 인버터 두 대와 HERIC 우회 회로를 각각 모아 배치하는 방법과 단상 HERIC 인버터 세 대를 모아 배치하는 방법이 가능하다. 본 연구에서는 제3 장에서 분석하였듯이 개방 권선 전동기의 제어는 두 대의 3상 인버터의 전압 지령을 기준으로 제어하지만, 실제상 전류는 각 상에 별도로 도통된다는 점을 고려하였다. 또한, 상 전류가 단상 HERIC 인버터의 스위칭 상태에 따라 풀브릿지 구조와 HERIC 우회 회로 구조 사이를 번갈아 흐르므로, 단상 HERIC 인버터 구조를 각 상에 채용하는 것이 회로상의 기생 인덕턴스를 최소화할 수 있다는 점에서 세 대의 단상 HERIC 인버터 시스템을 묶어 배치하였다.

3상 개방 권선 전동기 모델을 제작하기 위해서는 전동기 내부 권선의 결선을 해체하여야 한다. 권선의 결선법에 따라 그림 4.16과 같은 방식으로 개방 권선 전동기를 제작할 수 있으며, 본 연구에서는 Δ−결선 타입의 3상 유도 전동기 모델을 그림 4.16 (b)와 같이 권선을 해체하여 개방 권선 형태로 제작하였다.

본 연구에서는 영구자석 동기 전동기 대신 유도 전동기를 대상 전동기로 선정하였다. 영구자석 동기 전동기는 설계 측면에 있어 역기전력에 3고조파 성분을 추가하여 제작하는데, 이 3고조파 성분은 일반 3상 전동기에서는 영향을 주지 않지만, 개방 권선 전동기에서는 영상분 회로에 영향을 준다. 두 3상 인버터의 공통모드 전압의 차이로 정의된 영상분 전압원 외에 역기전력의 3고조파 성분 또한 새로운 전압원으로 영상분 회로에 존재하므로, 영구자석 동기 전동기에서는 별도의 3고조파 전류 제어기를 도입하여 영상분 전류를 제어한다. [58]-[63] 본 연구는 인버터에 의해 발생하는 영상분 전류를 저감하는 것이



(a)



(b)

그림 4.16 3상 교류 전동기의 결선법에 따른
개방 권선 전동기 제작 방법

목표이므로, 유도 전동기를 대상 전동기로 채택하였다. 유도 전동기는 기본파 자속을 직접 생성하므로 3고조파 역기전력 성분이 존재하지 않으므로 영상분 및 공통모드 등가회로를 단순화할 수 있다.

다양한 속도 및 토크 조건에서 실험을 진행하기 위해 테스트베드를 그림 4.17과 같이 구성하였다. M-G 세트를 구성하기 위해 대상 전동기인 개방 권선 유도 전동기와, 부하 전동기인 영구자석 동기 전동기를 서로 연결하였다. 각 전동기의 축이 커플링을 통해 연결되므로 축 전압 측정에 있어 특별히 유의해야 한다. 두 전동기의 축이 서로 연결되는 경우, 대상 전동기와 부하 전동기 모두 인버터를 통해 제어되기 때문에 부하 전동기 인버터의 공통모드 전압 변화가 대상 전동기의 축 전압에 영향을 주게 된다. 테스트베드에 구성된 유도 전동기와 영구자석 동기 전동기의 제정수는 표 4.6과 같이 구하였다.

본 연구에서는 부하 전동기 시스템의 공통모드 전압이 영향을 주지 않도록 축 전압 및 공통모드 전류를 측정하는 경우에는 대상 전동기를 속도 제어 모드로 단독 구동하여 파형을 측정하였다. 또한, 전동기 운전 조건에 따른 인버터 손실을 측정하는 실험에서는 부하 전동기를 속도

그림 4.17 실험 진행을 위해 제작한 전동기 테스트베드

제어 모드로 운전하였으며, 대상 전동기는 토크 제어 모드로 운전하였다. 부하 전동기의 운전에 의해 발생하는 공통모드 전류를 최소화하기 위해 부하 전동기 인버터의 DC 링크에 공통모드 초크를 추가하여 접지를 통해 흐르는 전류 크기를 저감하였다.

후술할 인버터 손실을 측정하기 위해 단상 및 3상 전력계를 채용하였다. 직류단 전력을 측정하기 위해 YOKOGAWA 사의 WT200 단상 전력계를 3상 HERIC 인버터의 DC 링크 전원 입력단에 설치하였고, 전동기에서 발생하는 유효 전력을 측정하기 위해 Newtons4th 사의 PPA5530 3상 전력계를 인버터 출력단에 설치하였다. 3상 개방 권선 전동기는 각 상을 단상 시스템과 같이 개별적으로

표 4.6 실험에 이용한 전동기의 전기적, 기계적 제정수

유도 전동기	
고정자 저항 R_s	2 Ω
회전자 저항 R_r	1 Ω
상호 인덕턴스 L_m	167 mH
고정자 누설 인덕턴스 L_{ls}	4.1 mH
회전자 누설 인덕턴스 L_{lr}	4.1 mH
극쌍 수 pp	2
매입형 영구자석 동기 전동기	
고정자 저항 R_s	0.53 Ω
d축 인덕턴스 L_d	4.2 mH
q축 인덕턴스 L_q	6.3 mH
영구자석 쇄교 자속 λ_{pm}	93.5 mWb
극쌍 수 pp	3
기계적 제정수	
관성 계수 J_m	0.0215 kg · m^2

제어할 수 있으므로, 3상 전력계의 각 상을 독립적으로 측정하였다.

복잡한 PWM 방법을 자유롭게 구현하기 위해 전동기의 제어는 Texas Instruments 사의 TMS320F28377D DSP를 기반으로 진행되었다. 모든 실험은 300 V의 DC 링크 전압 조건에서 진행되었고, 10 kHz의 스위칭 주파수와 2 μs의 데드타임을 설정하였다.

제 3 절 3상 HERIC 인버터의 영상분 전류 제어 방법

제3 장에서의 분석에 따르면, 단일 전원을 이용하는 개방 권선 전동기 제어 시스템에서는 두 3상 인버터 1과 2의 전압 지령을 크기가 같으며 전기적으로 120°의 위상차를 갖는 전압 벡터로 제어한다. 본 절에서는 3상 HERIC 인버터를 이용하여 기존 제어 구조와 동일하게 영상분 전류를 제어하기 위한 PWM 방법을 제시하고 모의 실험 및 실제 실험을 통해 검증한다.

3상 HERIC 인버터의 성능을 검증하기 전에 제3 장에서 분석하였던 단일 전원 제어 시스템에서의 영상분 전류 저감 결과와 공통모드 전압의 문제점을 살펴본다. HERIC 인버터의 우회 회로 스위치를 전부 소호하면 기존 풀브릿지 인버터와 동일한 동작이 가능하므로 제작한 3상 HERIC 인버터의 각 상을 풀브릿지 인버터로 제어하여 기존 시스템의 성능을 검증한다.

표 3.2에서 정리한 스위칭 조합을 활용하여 3상 개방 권선 유도 전동기를 100 r/min으로 속도 제어한 결과를 그림 4.18과 같이 도시하였다. 영상분 전류 저감 제어 방법으로 합성한 전압 지령을 인가했음에도 청색으로 도시한 영상분 전류가 존재함을 알 수 있는데, 이는 적색으로 도시한 상 전류가 인버터 비선형성에 의해 전압에 왜곡이 발생하면서 나타난 결과이다. 인버터 비선형성에 의해 발생한 전압 왜곡은 상 전류의 왜곡을 유도하게 되고, 이는 개방 권선 전동기에서 영상분 전류에 3고조파 성분의 맥동 전류를 야기한다.

풀브릿지 인버터에서 발생하는 비선형성 전압 왜곡은 인버터 데드타임, 영전류 클램핑, 기생 커패시터의 충, 방전, 스위치의 전압 강하 등 다양한 요인에 의해 발생하는데, 이를 종합하여 왜곡되는 전압의 크기를 상 전류의 크기에 따라 도시하면 그림 4.19와 같이

나타난다. 전압 왜곡 함수는 상 전류에 대해 기함수의 형태를 나타내므로, 본 연구에서는 비선형성 전압 왜곡 함수를 역탄젠트(Arctangent) 함수 형태로 근사화하여 보상한다. 전압 왜곡을 상 전류에 대한 함수 $V_d(i_x)$로 정의할 수 있고, 실제로 부하에 인가되는 상 전압 V_{x1x2}는 지령 전압 V_{x1x2}^*와 (4.10)과 같은 관계를 갖는다. 이를 보상하기 위해 영상분 전류 저감 제어 방법을 적용하여 결정된 전압 지령에 (4.11), (4.12)와 같이 각 상의 극 전압 지령을 보상할 수 있고, 보상이 적용된 전압 지령 V_{x1x2}^{**}에 전압 왜곡이 발생하여 (4.13)과 같이 실제 전압 V_{x1x2}과 지령 전압 V_{x1x2}^*을 일치시킬 수 있다.

$$V_{x1x2} = V_{x1x2}^* - V_d(i_x)\ (x = u, v, w) \tag{4.10}$$

$$V_{x1}^{**} = V_{x1}^* + \frac{V_d(i_x)}{2} \tag{4.11}$$

$$V_{x2}^{**} = V_{x2}^* - \frac{V_d(i_x)}{2} \tag{4.12}$$

$$V_{x1x2} = V_{x1x2}^{**} - V_d(i_x) = V_{x1x2}^* \tag{4.13}$$

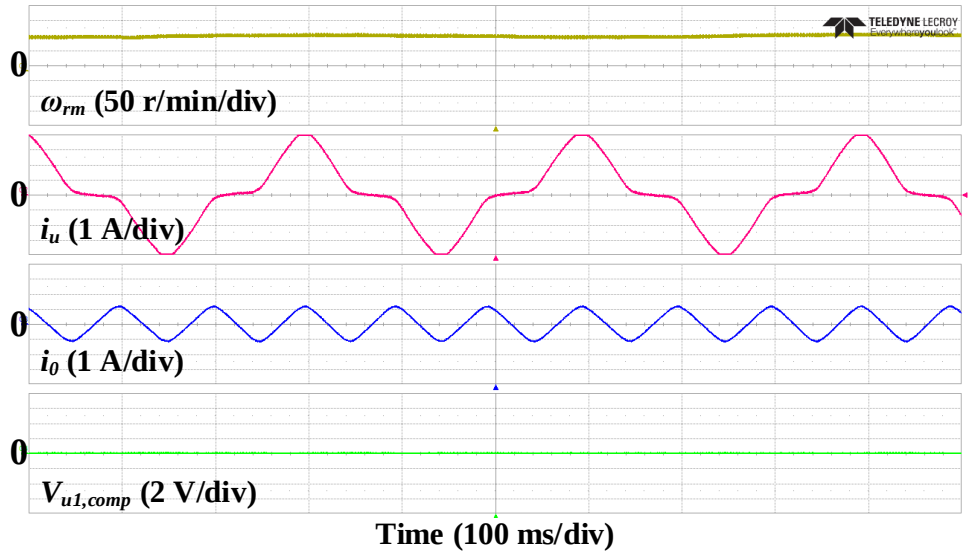


그림 4.18 기존 이중 3상 인버터의 영상분 전류 저감 제어 결과

그림 4.20은 그림 4.19와 같이 사전에 취득한 비선형 전압 왜곡을 보상하여 영상분 전류 저감 제어 방법을 적용한 결과를 나타낸다. 녹색과 같은 형태의 보상 전압을 각 상 양단 레그의 극 전압 지령에 절반씩 보상하였고, 그 결과 적색으로 도시한 상 전류를 정현파로

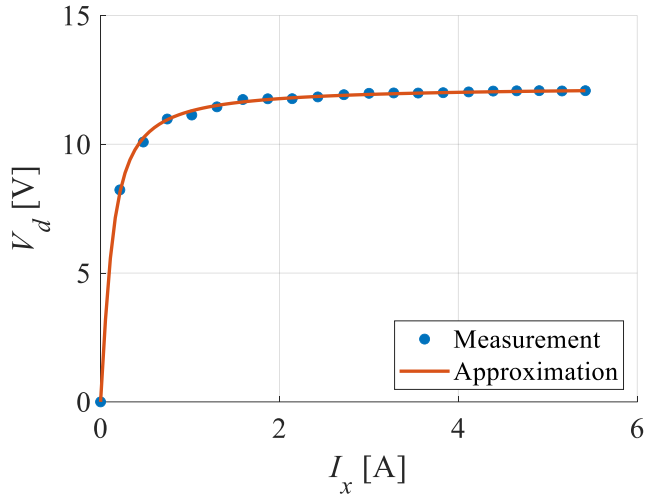


그림 4.19 상 전류 크기에 따른 인버터 비선형성 전압 왜곡

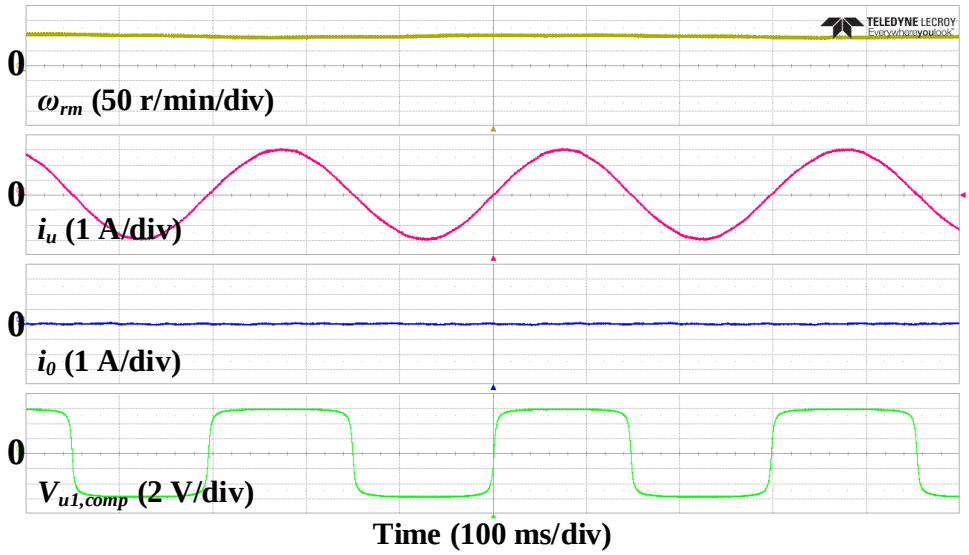


그림 4.20 인버터 비선형성 전압 왜곡을 보상한
이중 3상 인버터의 영상분 전류 저감 제어 결과

제어하였음을 확인할 수 있다. 또한, 각 상의 상 전류가 정현파로 구현되었기 때문에 세 상 전류의 평균인 영상분 전류 또한 0으로 제어됨을 알 수 있다.

비선형성 전압 왜곡의 보상을 반영한 단일 전원 제어 시스템의 영상분 전류 저감 제어는 제3 장에서의 분석과 같이 영상분 전압이 0인 벡터 조합만을 이용해 전압 지령을 합성하였으므로 영상분 전류를 0으로 제어할 수 있음을 실험적으로 확인하였다. 그러나 단일 전원 제어 시스템은 두 3상 인버터의 공통모드 전압 차가 0으로 제어됨과 동시에, 전체 시스템의 공통모드 전압이 각 3상 인버터의 공통모드 전압과 동일하게 유지되므로 공통모드 전류 및 축 전압의 관점에서는 저감 효과를 기대하기 어렵다.

그림 4.21은 그림 4.20과 같이 인버터 비선형성 보상이 반영된 조건에서 전동기를 500 r/min으로 속도 제어하며 구동하며 상 전류, 영상분 전류, 축 전압, 공통모드 전류를 나타낸 결과이다. 상 전류 및 영상분 전류는 영상분 전류 저감 제어 방법을 적용함으로써 상 전류의 정현파 개형 복원과 영상분 전류의 3고조파 성분 억제를 이루었음을 확인할 수 있다.

그러나 확대된 파형에 도시하였듯이, 공통모드 전압이 변동함에 따라 축 전압이 전동기 중성점 전압과 같은 개형을 나타내며 변동하고, 그 크기는 전동기 내부 기생 커패시터의 비율로 정해지며 대상 전동기에서는 오버슈트를 포함하여 약 5 V 수준까지 상승한다.

또한, 공통모드 전압 변동의 순간마다 공통모드 전류 또한 고주파 교류 성분을 나타내는 것을 알 수 있는데, 서로 다른 두 상의 스위칭 상태 변화가 동시에 일어나는 경우 공통모드 전류는 순간적으로 약 4 A까지 상승하게 된다.

앞선 분석에 의해 이러한 공통모드 전류는 EMI 및 절연 파괴의

원인이 되며, 축 전압의 경우에는 전동기가 저속 영역으로 운전하게 되는 순간 베어링 단락이 발생하며 베어링 전식을 일으키게 된다.

그림 4.22는 그림 4.21과 같은 조건에서 전동기를 0 r/min으로 속도 제어하여 정지 상태로 유지하며 동일한 파형을 도시한 결과이다. 제2 장에서의 축 전압 및 공통모드 전류의 정지 상태 분석과 동일하게,

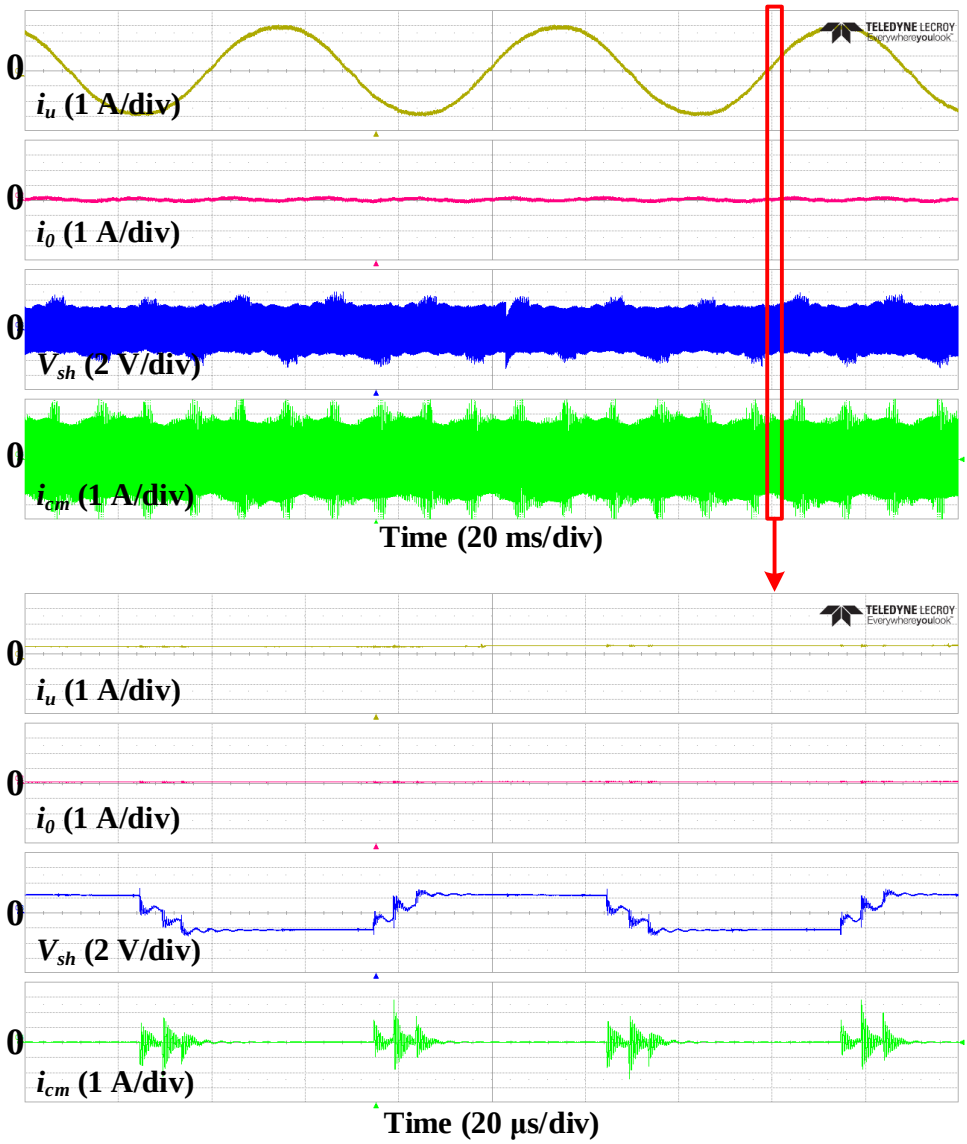


그림 4.21 인버터 비선형성 전압 왜곡을 보상한
이중 3상 인버터의 축 전압 및 공통모드 전류
(500 r/min 회전 상태)

정지 상태에서는 베어링 내, 외륜이 강하게 단락되어 있으므로 축 전압이 더 이상 충전되지 않고, 공통모드 전압 변동에 의해 과도 상태에서 약 2.5 V 수준의 맥동을 나타낸다.

공통모드 전류의 경우에는 정지 상태에서의 전압 지령의 크기가 작기 때문에 둘 이상의 상이 동시에 스위칭 하는 경우가 빈번하게

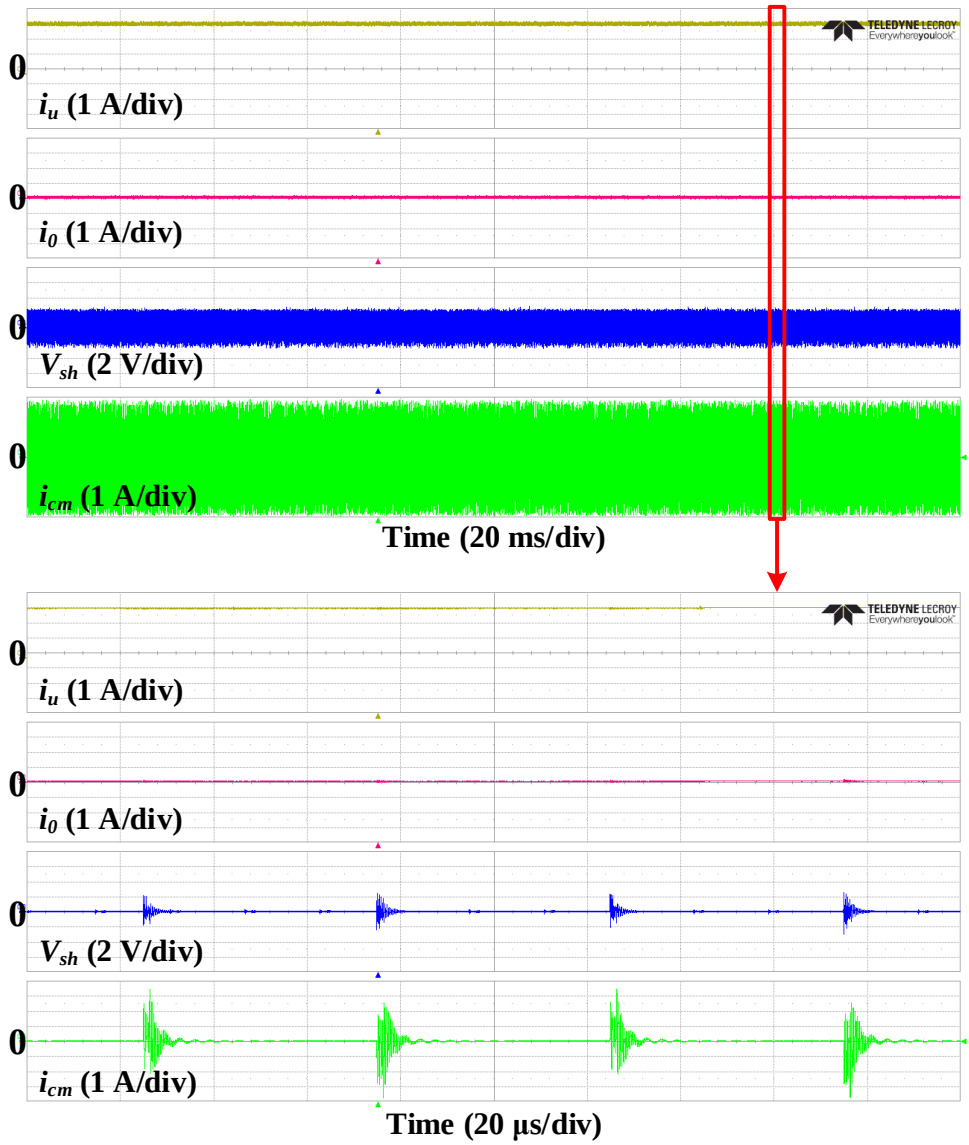


그림 4.22 인버터 비선형성 전압 왜곡을 보상한
이중 3상 인버터의 축 전압 및 공통모드 전류
(정지 상태)

발생한다. 이로 인해 공통모드 전류 또한 항시 약 4 A 수준으로 회전 상태에서의 최대 전류와 동일한 크기로 흐르는 것을 확인할 수 있다.

이중 3상 인버터로 동작하는 단일 전원 제어 시스템에서 일반적으로 사용하는 영상분 전류 저감 제어를 적용하였을 때, 영상분 전류와 축 전압, 공통모드 전류를 실험적으로 관찰하여 영상분 전류 저감 효과를 직접 확인하였고, 동시에 공통모드 관점에서의 문제점을 파악하였다. 본 연구에서 제안한 3상 HERIC 인버터를 통해 영상분과 공통모드 관점에서 모두 저감 효과를 달성하기 위해, 앞서 분석한 단일 전원 제어 시스템의 영상분 전류 저감 제어 기법에서 제어 알고리즘을 수립하기 시작한다.

기존 3상 개방 권선 전동기 제어를 위한 단일 전원 제어 시스템은 두 대의 3상 2레벨 인버터를 기준으로 각 3상 인버터의 공통모드 전압을 정의하고, 그 전압의 차이를 영상분 전압, 평균을 전체 시스템의 공통모드 전압으로 정의하여 제어 알고리즘을 전개하였다. 그러나 본 논문에서 (3.16), (3.17)과 같이 영상분 전압은 각 상의 차동모드 전압의 평균, 전체 시스템의 공통모드 전압은 각 상 양단 전압의 평균의 3상 평균으로 정의하였다. 따라서, 단일 전원 제어 시스템은 전체 시스템을 두 대의 3상 시스템으로 보는 관점과 세 대의 단상 시스템으로 보는 관점을 모두 채용할 수 있는데, 3상 HERIC 인버터는 기본적으로 단상 시스템에서 출발한 인버터 구조이므로, 이후의 내용 전개에 있어서는 (3.16), (3.17)을 활용해 단상 관점에서 영상분 및 공통모드 분석을 진행한다.

기본적으로 단상 HERIC 구조에서는 이중 반송파를 활용하여 한 스위칭 주기 내에서 두 번의 스위칭 상태 변화가 발생하며 전압 합성을 대칭적으로 합성한다. 그러나 3상 시스템에서는 영상분 전압을 순시적으로 0으로 제어하기 위해 유효 전압 합성의 순간을 다른 상과

동기화하여야 하므로 이중 반송파를 활용하지 않는다. 그림 3.12에서 단일 전원 제어 시스템에서의 PWM 파형을 각 상을 기준으로 도시하였는데, 각 상의 차동모드 전압을 도시한 그림 4.23을 3상 HERIC 인버터에서도 적용한다. 이에 따라, 각 상에서의 차동모드 전압을 살펴보면, 스위칭 상태 변화가 한 주기 내에서 네 번 발생하므로 이중 반송파를 활용한 경우보다 스위칭 상태 변화가 두 배 증가한다.

단상 HERIC 인버터에서 그림 4.23과 같이 스위칭 상태 변화가 네 번 발생하도록 차동모드 전압을 합성하기 위한 PWM 반송파와 두 개의 비교값을 도시하고, 반송파와 비교값에 의해 결정되는 각 스위치 소자의 스위칭 신호 그리고 부하에 인가되는 차동모드 전압과 공통모드 전압을 도시하면 그림 4.24와 같다.

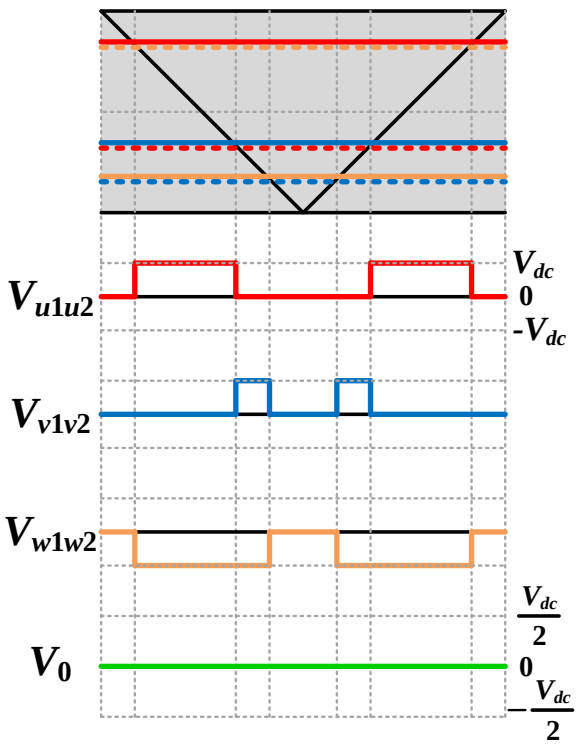


그림 4.23 3상 HERIC 인버터의 각 상 차동모드 전압의 PWM 파형

그림 4.24는 그림 4.23의 U, V 상과 같이 양의 평균 전압을 합성하는 경우를 나타낸다. 표 4.4로 정리한 단상 HERIC 인버터의 스위칭 조합을 이용해 한 스위칭 주기 내에서 전체 스위칭 소자의 스위칭 신호를 도시할 수 있다. 이중 반송파를 활용한 단상 제어 방법과 비교하여 스위치 S_1, S_4, S_5의 스위칭 상태 변화가 두 배 더 자주 일어나게 되고, 기존에 스위칭 하지 않던 스위치 S_2, S_3, S_6은 기존과 동일하게 스위칭 신호가 변하지 않는다. 이러한 스위칭 신호를 조합하였을 때 단상 HERIC 인버터에서 합성하는 차동모드와 공통모드 전압 또한 그림 4.24에 도시하였는데, 차동모드 전압은 그림 4.23에서

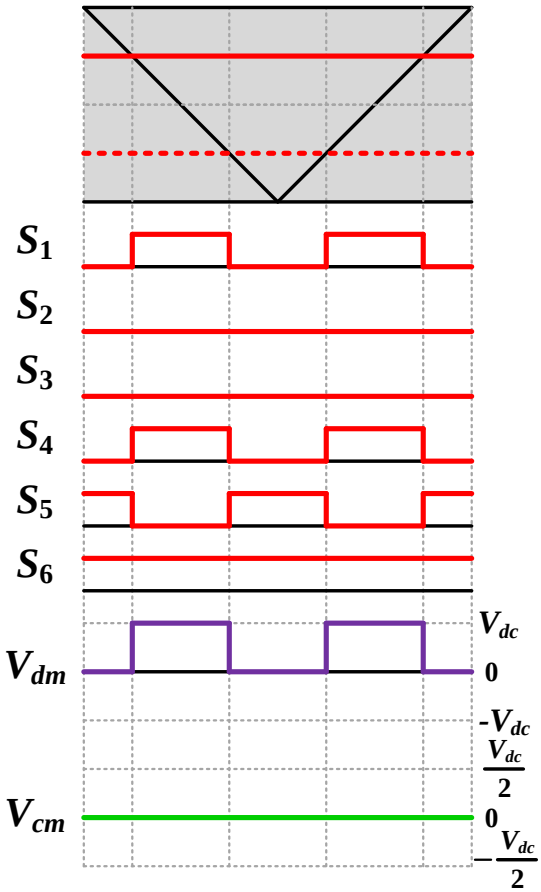


그림 4.24 단일 반송파를 활용한 단상 HERIC 인버터의
PWM 파형과 차동모드 및 공통모드 전압
(양의 전압 지령 조건)

요구하는 차동모드 전압을 정확히 합성하고 있음을 알 수 있고, 공통모드 전압은 항상 0으로 유지되고 있으므로 그림 4.23의 U, V 상에서 인가되는 각 상의 공통모드 전압은 항상 0이다.

음의 전압 지령을 합성하는 경우에 대해서도 PWM 파형을 분석할 수 있는데, 그림 4.25는 그림 4.23의 W 상과 같이 음의 평균 전압을 합성하는 경우를 나타낸다. 표 4.4로 정리한 단상 HERIC 인버터의 스위칭 조합을 이용해 한 스위칭 주기 내에서 전체 스위칭 소자의 스위칭 신호를 도시할 수 있다. 이중 반송파를 활용한 단상 제어 방법과 비교하여 스위치 S_2, S_3, S_6의 스위칭 상태 변화가 두 배 더 자주

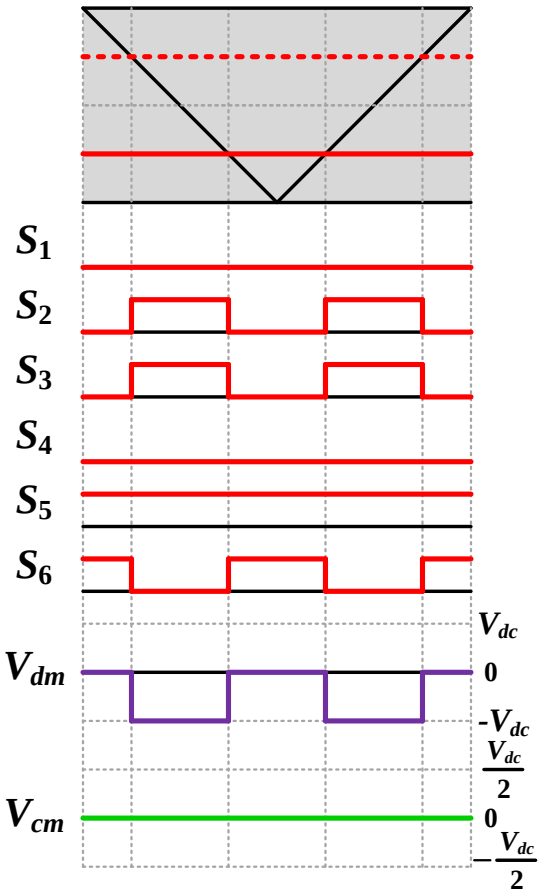


그림 4.25 단일 반송파를 활용한 단상 HERIC 인버터의
PWM 파형과 차동모드 및 공통모드 전압
(음의 전압 지령 조건)

일어나게 되고, 기존에 스위칭 하지 않던 스위치 S_1, S_4, S_5는 기존과 동일하게 스위칭 신호가 변하지 않는다. 이러한 스위칭 신호를 조합하였을 때 단상 HERIC 인버터에서 합성하는 차동모드와 공통모드 전압 또한 그림 4.25에 도시하였는데, 차동모드 전압은 그림 4.23에서 요구하는 차동모드 전압을 정확히 합성하고 있음을 알 수 있고, 공통모드 전압은 항상 0으로 유지되고 있으므로 그림 4.23의 W 상에서 인가되는 각 상의 공통모드 전압 또한 항상 0이다.

전압 지령의 부호에 따라 차동모드 전압을 합성하는 방법에 대해서 정리하였는데, 어느 부호의 전압 지령이든 단상의 공통모드 전압은 0으로 유지된다. 이에 따라, 차동모드 전압만을 도시한 그림 4.23을 수정하여 그림 3.12와 같이 차동모드와 공통모드 전압을 동시에 표현하고 영상분 전압과 전체 시스템의 공통모드 전압을 도출하면 그림 4.26과 같이 표현된다.

기존 이중 3상 인버터에 적용하였던 영상분 전류 저감 제어

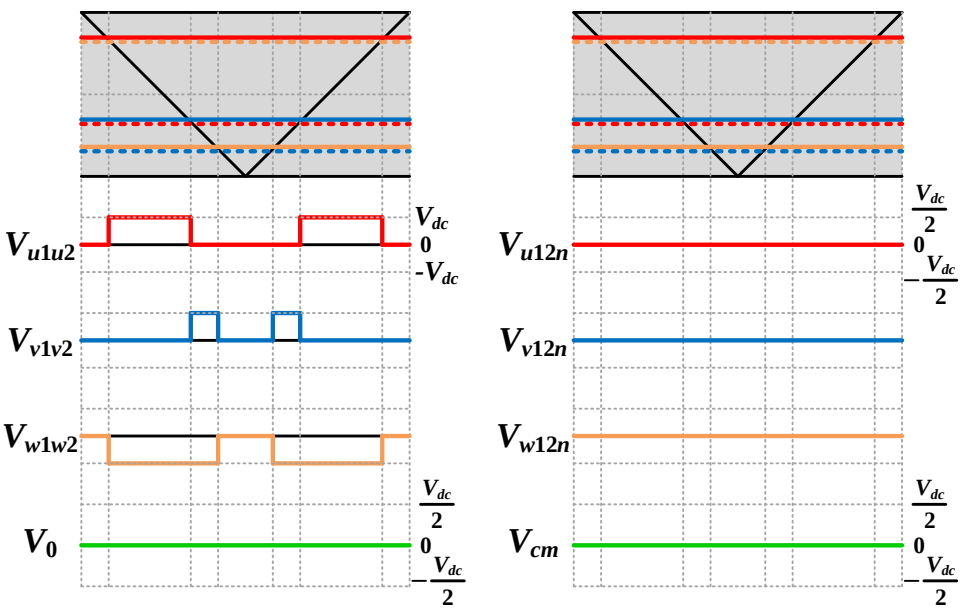


그림 4.26 3상 HERIC 인버터에서의 영상분 전압 및 공통모드 전압

방법에서 출발하여, 3상 HERIC 인버터에서는 $\frac{V_{dc}}{2}$ 크기의 단상 공통모드 전압을 인가하는 차동모드 영전압 스위칭 상태를 우회 회로를 통해 회피함으로써, 영상분 전압과 공통모드 전압을 동시에 0으로 저감할 수 있는 제어 알고리즘을 적용할 수 있다.

앞서 제시한 영상분 및 공통모드 전압 저감 제어 방법을 실제 실험 환경에서 적용하여 저감 효과를 확인한다. 우선, 이중 3상 인버터에서 검증한 영상분 전류 저감 결과를 확인하기 위해 3상 개방 권선 유도 전동기를 100 r/min으로 속도 제어하며 상 전류와 영상분 전류를 그림 4.27과 같이 도시하였다. 이중 3상 인버터의 경우와 동일하게 인버터 비선형성에 의한 전압 왜곡이 정현파 형태의 지령을 갖는 상 전류에 왜곡을 야기하게 되고, 이로 인해 발생한 상 전류 왜곡은 영상분 전류의 관점에서 3고조파 형태의 맥동으로 나타난다.

3상 HERIC 인버터도 이중 3상 인버터의 영상분 전류 저감 제어에서 차동모드 전압 합성 방법을 차용하였으므로, 그와 동일한

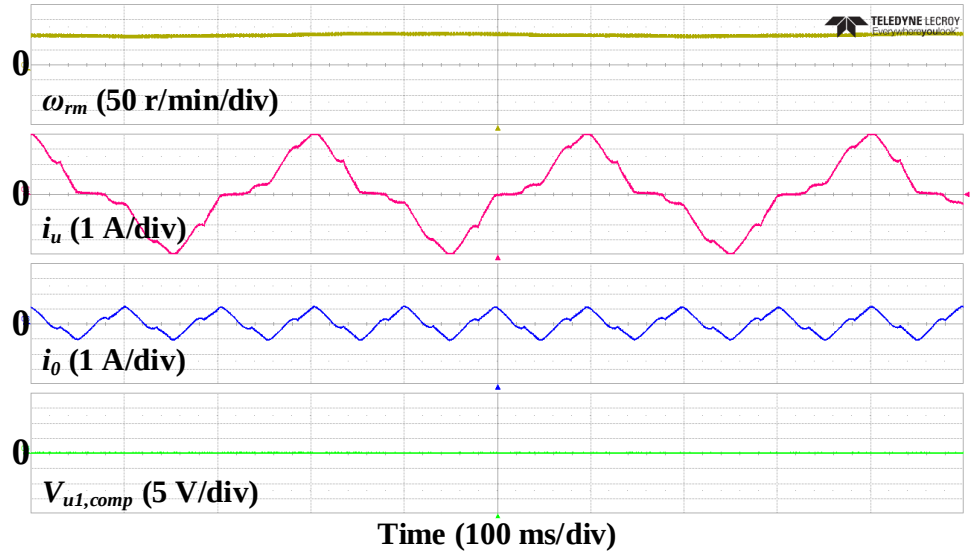


그림 4.27 3상 HERIC 인버터의 영상분 전류 저감 제어 결과
(인버터 비선형성 전압 왜곡 미보상)

차동모드 전압 PWM 파형을 출력한다. 동일한 차동모드 전압에 동일한 전압 왜곡이 발생한다는 가정하에 이중 3상 인버터에서 각 상에 적용하였던 보상 전압을 3상 HERIC 인버터에도 적용하여 상 전류 복원 및 영상분 전류 저감 효과를 확인한다.

그림 4.28은 기존에 이중 3상 인버터를 이용한 단일 전원 제어 시스템에서 적용하였던 전압 보상을 3상 HERIC 인버터에 적용하고 그림 4.27과 동일한 조건에서 실험한 결과를 도시하였다. 상 전류의 파형에서 보았을 때, 상 전류의 크기가 0에 가까운 순간에서 발생하였던 영전류 클램핑 현상은 전압 보상을 통해 크게 경감하였음을 확인할 수 있으나, 정현파 형태로 왜곡을 완전히 보상하지 못한다. 정현파가 아닌 형태의 상 전류로 인해 영상분 전류에서 또한 3고조파 맥동이 잔존하게 되므로, 3상 HERIC 인버터에서는 기존과 다른 인버터 비선형성 전압 보상 방법이 필요하다.

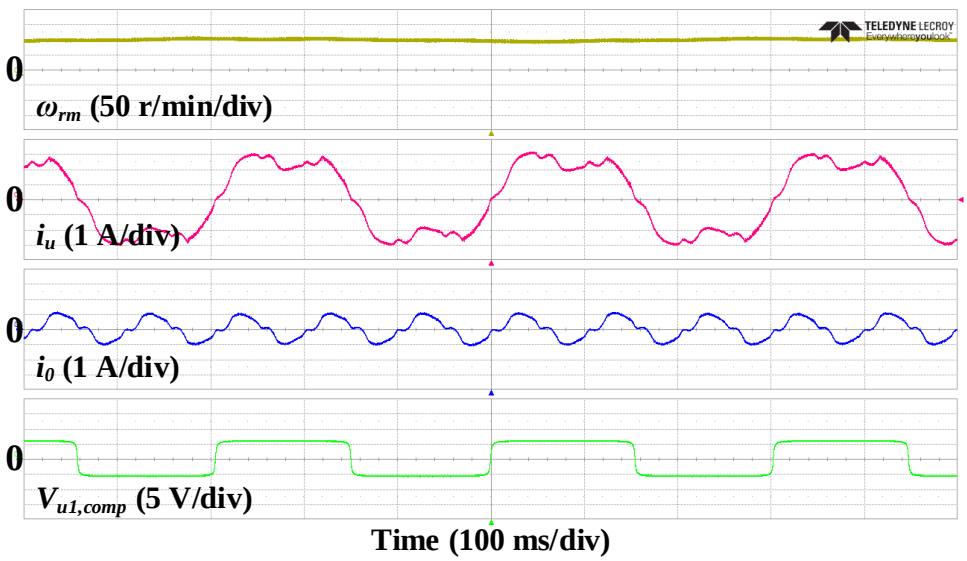


그림 4.28 3상 HERIC 인버터의 영상분 전류 저감 제어 결과
(기존과 동일한 인버터 비선형성 전압 왜곡 보상)

제 4 절 3상 HERIC 인버터의 비선형성 전압 왜곡 보상 방법

게4 장 제3 절에서 도시한 실제 실험 결과에서 알 수 있듯이, 3상 HERIC 인버터에서는 기존 3상 인버터의 비선형 전압 왜곡 보상 방법과는 다른 보상 방법을 적용하여야 한다. 본 절에서는 3상 HERIC 인버터의 인버터 비선형성에 의한 전압 왜곡을 전압 지령과 상 전류의 부호에 따라 분석하고 이를 보상하는 방법을 제시한다.

게4 장 제3 절에서 제시한 바와 같이 영상분 전류 제어를 위한

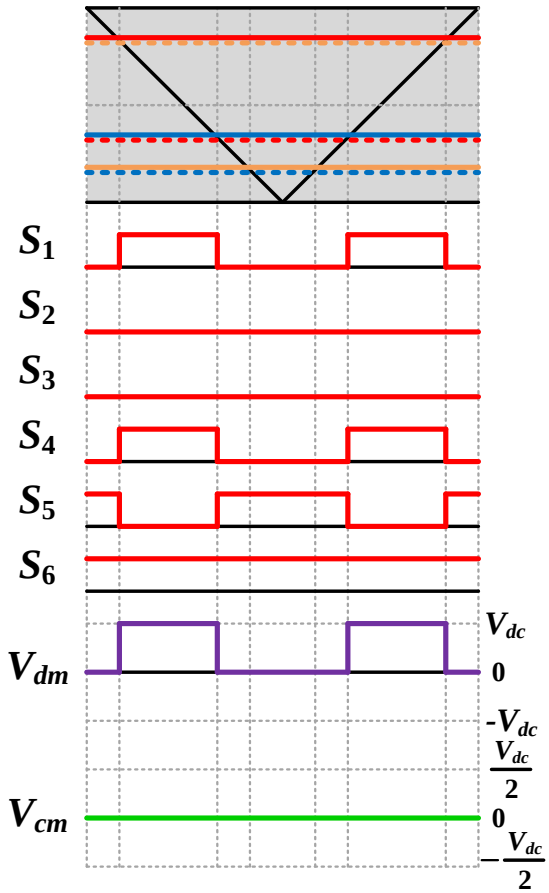


그림 4.29 3상 HERIC 인버터의 U상 PWM 파형과
차동모드 및 공통모드 전압

전압 지령이 결정되었을 때, 인버터 데드타임을 고려하지 않는다면 각 상 별 비교값에 의해 한 스위칭 주기 내에서 U 상의 스위칭 신호와 차동모드 전압, 공통모드 전압을 그림 4.29와 같이 도시할 수 있다.

상 단락을 방지하기 위해 각 스위칭 신호는 사전에 설정한 데드타임 만큼의 유예 구간을 삽입하는데, 데드타임의 인가 형태는 주로 점호 지연(Turn-on Delay)을 통해 적용하게 된다. 한 레그의 상, 하단 스위치 사이의 단락만을 고려하였던 기존 풀브릿지 인버터와 달리, HERIC 인버터에서는 우회 회로를 포함한 단락에도 유의하여야 한다. 또한, 그림 4.29에서 알 수 있듯이, 전압 지령의 부호에 따라 우회 회로 스위치 중 하나를 항상 도통하고 있으므로 데드타임에서의 합성 전압을 정확히 분석할 필요가 있다. 데드타임 순간에는 우회 회로의 스위치 하나를 제외한 모든 스위치가 소호되어 있으므로 상 전류의 방향에 따라 소호된 스위치의 다이오드가 도통하며 전압을 인가하게 된다. 따라서, 상 전류의 방향과 전압 지령의 부호에 따라 총 네 가지의 경우를 나누어 비선형성 전압 왜곡을 분석한다.

첫 번째로 전압 지령과 상 전류의 부호가 모두 양인 경우를 가정하면, 한 스위칭 주기 내에서 HERIC 인버터의 스위칭 상태는 영전압, 양전압, 데드타임 순간의 세 가지 상태로 나누어 분석할 수 있다. 영전압 합성 순간에서는 우회 회로의 양방향 스위치 S_5와 S_6를 점호하여 영전압을 합성하게 되고, 이 때 소호된 상태인 풀브릿지 스위치들의 출력 기생 커패시터에 각각 $\frac{V_{dc}}{2}$의 전압이 인가되어 공통모드 전압 또한 0이 된다. 양전압 합성 순간에는 풀브릿지 스위치 S_1, S_4를 점호하여 부하에 V_{dc} 의 전압을 인가하고 공통모드 전압은 0으로 유지된다.

이상적인 스위칭 방법에서는 존재하지 않았지만, 유효 혹은 영전압 합성이 끝나고 다음 상태로 스위칭 상태가 변화하기 전에, 인버터 데드타임에 의해 스위치 S_6를 제외한 모든 스위치가 소호된 상태가 존재한다. 표 4.4에 정리된 스위칭 상태에서 영전압과 양전압 합성 상태 모두 스위치 S_6를 점호하기 때문에, 스위치 S_6는 항상 점호되어 점호 지연의 영향을 받지 않는다.

그림 4.30은 인버터 데드타임 순간에서 전류가 도통하는 경로를 붉은색으로 표시한 결과이다. 상 전류의 부호가 양수이기 때문에 우회 회로에서 전류가 이미 스위치 S_5의 다이오드로 도통하고 있었으므로 스위치 S_5의 점호 유무와 별개로 HERIC 인버터는 차동모드 영전압을 합성하게 된다. 이에 따라, 인버터 데드타임에서는 차동모드 영전압을 합성하므로 전압 지령이 양수이면서 상 전류 부호가 양수인 경우에는 제어기에서 출력된 전압보다 실제 전압이 작게 인가된다.

점호 지연에 따른 인버터 데드타임과 그 때의 전압 왜곡을 고려하면 그림 4.29에 도시한 스위칭 신호와 차동모드, 공통모드 전압을 그림 4.31과 같이 수정할 수 있다. 풀브릿지 인버터의 경우와 마찬가지로, 한 스위칭 주기 내에서 데드타임 구간에서 발생하는 전압 왜곡을

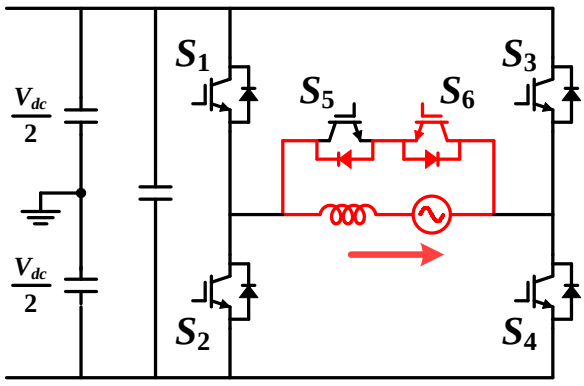


그림 4.30 양의 전압 지령, 양의 상 전류 조건에서
인버터 데드타임 순간의 전압 합성 상태

$V_d(i_x)$ 라고 정의한다. 실제로 부하에 인가되는 상 전압 V_{x1x2} 는 지령 전압 V^*_{x1x2} 와 (4.14)와 같은 관계를 갖는다. 이를 보상하기 위해 각 상 전압은 왜곡 전압을 절반씩 나누어 (4.15), (4.16)과 같이 보상하여 실제 전압과 지령 전압을 (4.17)과 같이 일치시킨다.

$$V_{x1x2} = V^*_{x1x2} - V_d(i_x) \le V^*_{x1x2} \; (x = u, v, w) \tag{4.14}$$

$$V^{**}_{x1} = V^*_{x1} + \frac{V_d(i_x)}{2} \ge V^*_{x1} \tag{4.15}$$

$$V^{**}_{x2} = V^*_{x2} - \frac{V_d(i_x)}{2} \le V^*_{x2} \tag{4.16}$$

$$V_{x1x2} = V^{**}_{x1x2} - V_d(i_x) = V^*_{x1x2} \tag{4.17}$$

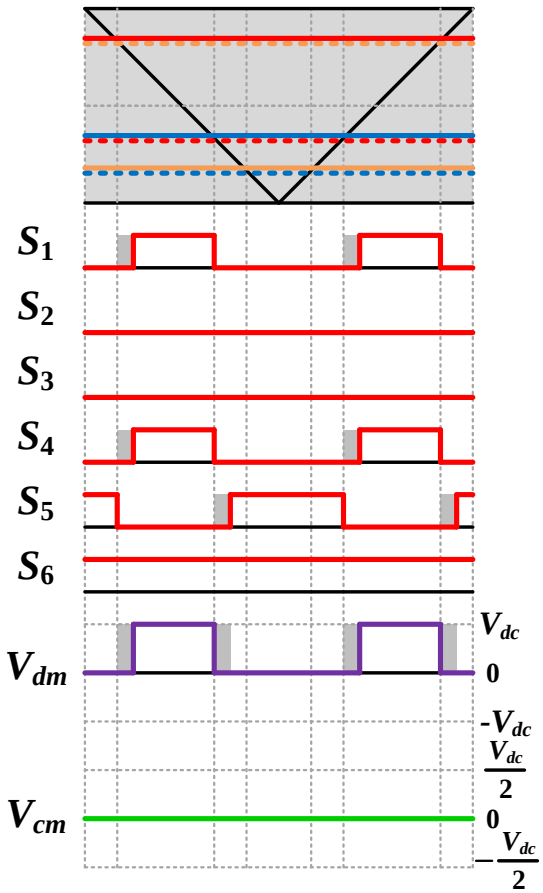


그림 4.31 양의 전압 지령, 양의 상 전류 조건에서 데드타임을 반영한 U상 PWM 파형과 차동모드 및 공통모드 전압

두 번째로 전압 지령은 양수이지만, 상 전류의 부호가 음수인 경우를 분석하면, 한 스위칭 주기 내에서 HERIC 인버터의 스위칭 상태는 영전압, 양전압, 데드타임 순간의 세 가지 상태로 나누어 분석할 수 있다. 각 스위칭 상태에서 합성되는 전압은, 양의 전압 지령, 양의 상 전류의 조건과 동일하게, 우회 회로의 스위치 S_5, S_6를 점호하여 영전압을 합성하고, 풀브릿지 스위치 S_1, S_4를 점호하여 양전압을 합성한다. 따라서, 두 경우 모두 공통모드 전압은 0으로 유지된다.

표 4.4에 정리된 스위칭 상태에 따라 영전압과 양전압 합성 상태 모두 스위치 S_6를 점호하기 때문에, 스위치 S_6는 항상 점호되므로 인버터 데드타임 순간에 점호된 스위치는 스위치 S_6가 유일하며, 이를 제외한 모든 스위치가 소호된 상태이다.

그림 4.32는 인버터 데드타임 순간에서 전류가 도통하는 경로를 붉은색으로 표시한 결과이다. 상 전류의 부호가 음수이므로 양전압 합성 중에 전류가 이미 스위치 S_1, S_4의 다이오드로 도통하고 있었으므로 스위치 S_1, S_4의 점호 유무와 별개로 HERIC 인버터는 V_{dc}의 차동모드 양전압을 합성하게 된다. 이에 따라, 인버터 데드타임에서는 차동모드 양전압을 합성하므로 전압 지령이 양수이면서 상 전류 부호가 음수인

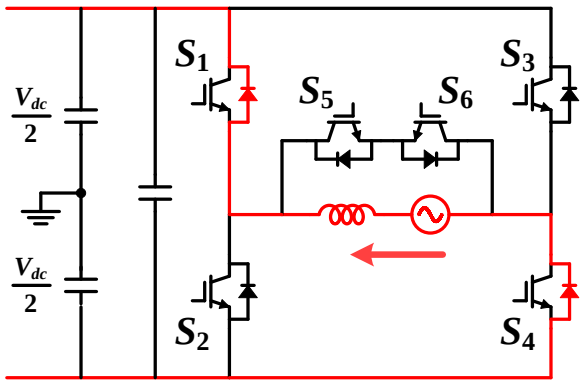


그림 4.32 양의 전압 지령, 음의 상 전류 조건에서
인버터 데드타임 순간의 전압 합성 상태

경우에는 양의 전압 지령, 양의 상 전류의 경우와 반대로 제어기에서 출력된 전압보다 실제 전압이 크게 인가된다.

점호 지연에 따른 인버터 데드타임과 그 때의 전압 왜곡을 고려하면 그림 4.29에 도시한 스위칭 신호와 차동모드, 공통모드 전압을 그림 4.33과 같이 수정할 수 있다. 한 스위칭 주기 내에서 데드타임 구간에서 발생하는 전압 왜곡을 $V_d(i_x)$라고 정의하였고, 실제로 인가되는 상 전압 V_{x1x2}는 지령 전압 V^*_{x1x2}보다 크게 인가되므로 (4.18)과 같은 관계를 갖는다.

그림 4.19에 표현한 전압 왜곡 함수를 상 전류에 대한 기함수로

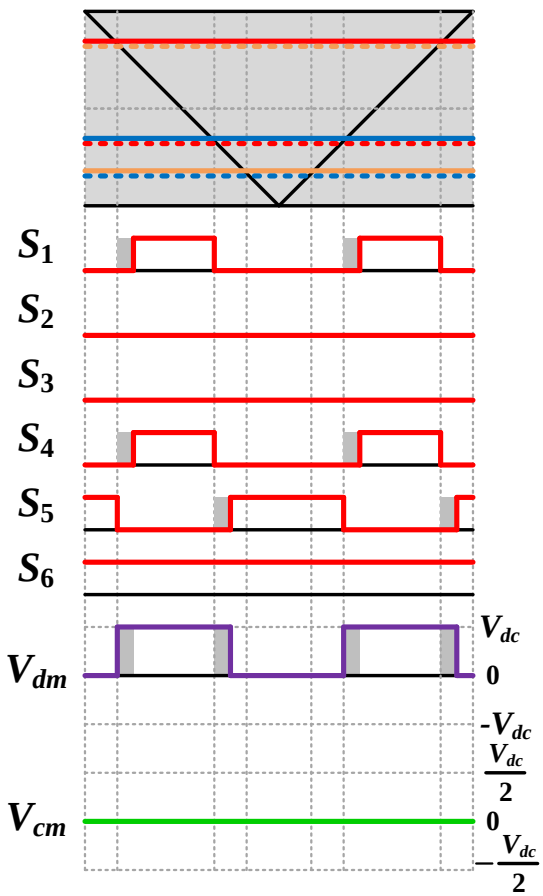


그림 4.33 양의 전압 지령, 음의 상 전류 조건에서 데드타임을 반영한 U상 PWM 파형과 차동모드 및 공통모드 전압

정의하여 음의 상 전류 조건에 대해서도 전압 왜곡 함수를 확장한다. 이에 따라, 상 전류가 음수일 경우 $V_d(i_x)$가 음의 값을 갖게 하였으므로, (4.14)와 동일한 수식으로 관계를 표현할 수 있다. 지령 전압과 실제 전압을 일치시키기 위해 각 상 전압은 왜곡 전압을 절반씩 나누어 (4.19), (4.20)과 같이 보상하여 실제 전압과 지령 전압을 (4.21)과 같이 일치시킨다.

$$V_{x1x2} = V^*_{x1x2} - V_d(i_x) \geq V^*_{x1x2}\ (x = u, v, w) \tag{4.18}$$

$$V^{**}_{x1} = V^*_{x1} + \frac{V_d(i_x)}{2} \leq V^*_{x1} \tag{4.19}$$

$$V^{**}_{x2} = V^*_{x2} - \frac{V_d(i_x)}{2} \geq V^*_{x2} \tag{4.20}$$

$$V_{x1x2} = V^{**}_{x1x2} - V_d(i_x) = V^*_{x1x2} \tag{4.21}$$

다음으로는 전압 지령이 음수이며 상 전류가 양수인 조건을 분석한다. 음수의 평균 전압을 합성해야 하므로 한 스위칭 주기 내에서 HERIC 인버터의 스위칭 상태는 영전압, 음전압, 데드타임 순간의 세 가지 상태로 나누어 분석할 수 있다. 영전압 합성 순간에서는 기존과 동일하게 우회 회로의 스위치 S_5, S_6를 점호하여 영전압을 합성한다. 음전압 합성 순간에는 풀브릿지 스위치 S_2, S_3를 점호하여 부하에 $-V_{dc}$의 전압을 인가하고 공통모드 전압은 0으로 유지된다.

음수의 평균 전압을 합성하는 경우에는 표 4.4에 정리된 스위칭 상태에서 영전압과 음전압 합성 상태 모두 스위치 S_5를 점호하기 때문에, 인버터 데드타임 순간에 점호된 스위치는 스위치 S_5가 유일하며, 이를 제외한 모든 스위치가 소호된 상태이다.

그림 4.34는 인버터 데드타임 순간에서 전류가 도통하는 경로를 붉은색으로 표시한 결과이다. 상 전류의 부호가 양수이므로 음전압 합성 중에 전류가 이미 스위치 S_2, S_3의 다이오드로 도통하고 있었으므로

스위치 S_2, S_3의 점호 유무와 별개로 HERIC 인버터는 $-V_{dc}$의 차동모드 음전압을 합성하게 된다. 이에 따라, 인버터 데드타임에서는 차동모드 음전압을 합성하므로 전압 지령이 음수이면서 상 전류 부호가 양수인 경우에는 제어기에서 출력된 전압보다 실제 전압이 작게 인가된다.

점호 지연에 따른 인버터 데드타임과 그 때의 전압 왜곡을 고려하면 그림 4.29에 도시한 스위칭 신호와 차동모드, 공통모드 전압을 그림 4.35와 같이 수정할 수 있다. 한 스위칭 주기 내에서 데드타임 구간에서 발생하는 전압 왜곡을 $V_d(i_x)$라고 정의하였고, 실제로 인가되는 상 전압 V_{x1x2}는 지령 전압 V^*_{x1x2}보다 작게 인가되므로 (4.22)와 같은 관계를 갖는다. 이를 보상하기 위해 각 상 전압은 왜곡 전압을 절반씩 나누어 (4.23), (4.24)와 같이 보상한다.

$$V_{x1x2} = V^*_{x1x2} - V_d(i_x) \le V^*_{x1x2}\ (x = u, v, w) \tag{4.22}$$

$$V^{**}_{x1} = V^*_{x1} + \frac{V_d(i_x)}{2} \ge V^*_{x1} \tag{4.23}$$

$$V^{**}_{x2} = V^*_{x2} - \frac{V_d(i_x)}{2} \le V^*_{x2} \tag{4.24}$$

$$V_{x1x2} = V^{**}_{x1x2} - V_d(i_x) = V^*_{x1x2} \tag{4.25}$$

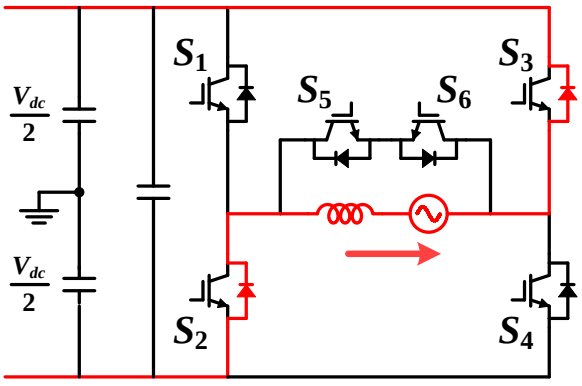


그림 4.34 음의 전압 지령, 양의 상 전류 조건에서
인버터 데드타임 순간의 전압 합성 상태

마지막으로 전압 지령과 상 전류가 전부 음수인 상황의 스위칭 상태와 합성 전압을 인버터 데드타임 순간에 대해 분석한다. 음전압을 합성해야 하므로 한 스위칭 주기 내에서 HERIC 인버터의 스위칭 상태는 영전압, 음전압, 데드타임 순간의 세 가지 상태로 나누어 분석할 수 있다. 각 스위칭 상태에서 합성되는 전압은, 우회 회로의 스위치 S_5, S_6를 점호하여 영전압을 합성하고, 풀브릿지 스위치 S_2, S_3를 점호하여 음전압을 합성한다.

표 4.4에 정리된 스위칭 상태에서 영전압과 음전압 합성 상태 모두 스위치 S_5를 점호하기 때문에, 스위치 S_5는 항상 점호되어 점호 지연의

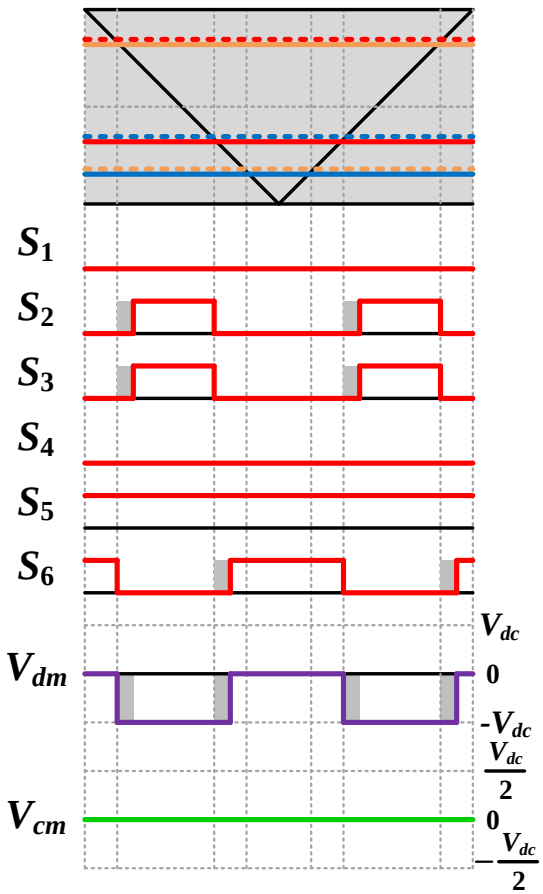


그림 4.35 음의 전압 지령, 양의 상 전류 조건에서 데드타임을 반영한 U상 PWM 파형과 차동모드 및 공통모드 전압

영향을 받지 않는다. 따라서, 인버터 데드타임 순간에 점호된 스위치는 스위치 S_5가 유일하며, 이를 제외한 모든 스위치가 소호된 상태이다.

그림 4.36은 인버터 데드타임 순간에서 전류가 도통하는 경로를 붉은색으로 표시한 결과이다. 상 전류의 부호가 음수이므로 영전압 합성 중에 상 전류가 이미 스위치 S_6의 다이오드로 도통하고 있었으므로 스위치 S_6의 점호 유무와 별개로 HERIC 인버터는 차동모드 영전압을 합성하게 된다. 이에 따라, 인버터 데드타임에서는 차동모드 영전압을 합성하므로 전압 지령이 음수이면서 전류 부호가 음수인 경우에는 제어기에서 출력된 전압보다 실제 전압이 크게 인가된다.

점호 지연에 따른 인버터 데드타임과 그 때의 전압 왜곡을 고려하면 그림 4.29에 도시한 스위칭 신호와 차동모드, 공통모드 전압을 그림 4.37과 같이 수정할 수 있다. 한 스위칭 주기 내에서 데드타임 구간에서 발생하는 전압 왜곡을 $V_d(i_x)$라고 정의하였고, 실제로 인가되는 상 전압 V_{x1x2}는 지령 전압 V_{x1x2}^*보다 크게 인가되므로 (4.26)과 같은 관계를 갖는다. 이를 보상하기 위해 각 상 전압은 왜곡 전압을 절반씩 나누어 (4.27), (4.28)과 같이 보상한다.

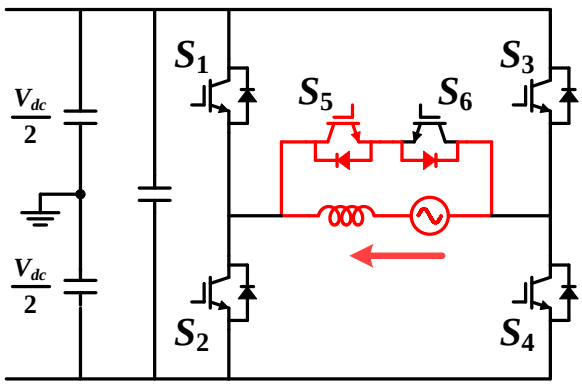


그림 4.36 음의 전압 지령, 음의 상 전류 조건에서
인버터 데드타임 순간의 전압 합성 상태

$$V_{x1x2} = V_{x1x2}^{*} - V_d(i_x) \geq V_{x1x2}^{*} \ \ (x = u, v, w) \tag{4.26}$$

$$V_{x1}^{**} = V_{x1}^{*} + \frac{V_d(i_x)}{2} \leq V_{x1}^{*} \tag{4.27}$$

$$V_{x1}^{**} = V_{x1}^{*} - \frac{V_d(i_x)}{2} \geq V_{x2}^{*} \tag{4.28}$$

$$V_{x1x2} = V_{x1x2}^{**} - V_d(i_x) = V_{x1x2}^{*} \tag{4.29}$$

앞선 분석을 통해 전압 지령과 상 전류의 부호에 따라 네 가지의 조건으로 분류하여 인버터 데드타임 순간에서의 합성 전압을 구하고, 이를 이용해 한 스위칭 주기 내에서의 비선형성 전압 왜곡을 도출하였다.

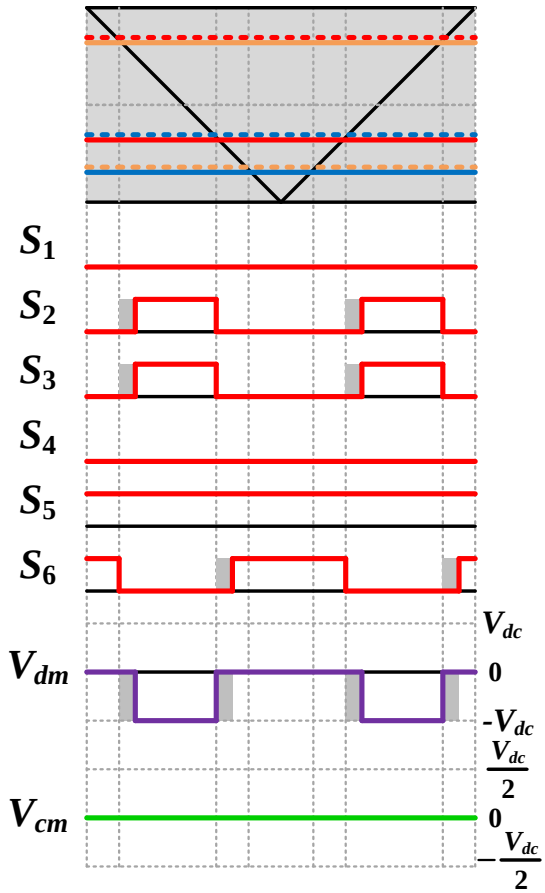


그림 4.37 음의 전압 지령, 음의 상 전류 조건에서 데드타임을 반영한 U상 PWM 파형과 차동모드 및 공통모드 전압

이를 정리하면 표 4.7과 같이 도시할 수 있는데, 전압 왜곡은 전압 지령의 부호와 상관없이 상 전류의 부호에 따라 결정됨을 알 수 있다.

따라서 그림 4.20에 도시한 풀브릿지 인버터와 동일하게 상 전류에 따라 변하는 전압 왜곡 보상 방법을 기대할 수 있으며, 그 크기 또한 대소를 판단하였을 때 전압 변화가 절반이며 왜곡 발생 횟수가 두 배이므로 동일함을 알 수 있다. 그러나, 표 4.7에서 도시한 전압 왜곡을 보상하기 위한 각 상 전압의 보상 값을 앞서 제시하였으나, 이러한 방법을 적용하여도 상 전류의 정현파 복원이 불가능함을 그림 4.28에서 확인하였다.

이러한 비선형성 전압 보상의 한계는 HERIC 인버터 구조로부터 기인하는데, HERIC 인버터는 전압 지령의 부호에 따라 점호하는 스위치가 다르다. 양의 전압 지령을 합성할 때에는 풀브릿지 스위치 S_1, S_4와 우회 회로 스위치 S_5, S_6를 활용하고, 음의 전압 지령을 합성할 때에는 풀브릿지 스위치 S_2, S_3과 우회 회로 스위치 S_5, S_6을 활용한다.

표 4.7 전압 지령과 상 전류의 부호에 따른 3상 HERIC 인버터의 전압 왜곡 및 스위칭 손실

전압 지령 V_{x1x2}^*	상 전류 i_x	전압 왜곡
$+$	$+$	$V_{x1x2} = V_{x1x2}^* - V_d(i_x) \leq V_{x1x2}^*$
$-$	$+$	$V_{x1x2} = V_{x1x2}^* - V_d(i_x) \leq V_{x1x2}^*$
$+$	$-$	$V_{x1x2} = V_{x1x2}^* - V_d(i_x) \geq V_{x1x2}^*$
$-$	$-$	$V_{x1x2} = V_{x1x2}^* - V_d(i_x) \geq V_{x1x2}^*$

이에 따라, 양의 전압 지령 조건에서는 음전압을 인가할 수 없으며, 음의 전압 지령 조건에서는 양전압을 인가할 수 없다.

표 4.7에서 상 전류의 부호가 양인 조건에서 실제 인가되는 전압은 전압 지령의 부호와 무관하게 전압 지령보다 작게 인가된다. 전압 합성 불가 영역을 파악하기 위해, 인버터 데드타임 이외의 비선형성 요인은 이상적이라고 가정하면 비선형성 전압 왜곡은 (4.31)과 같이 나타낼 수 있다. 한 스위칭 주기 T_{sw} 내에서 두 번의 인버터 데드타임이 발생하며 각 데드타임은 T_{dead}동안 발생하므로 (4.30)과 같이 정리되며, 이를 상 전류의 부호와 곱하여 전압 왜곡 함수를 정의할 수 있다.

$$V_d = V_{dc}\frac{2T_{dead}}{T_{sw}} \tag{4.30}$$

$$V_d(i_x) = V_d \cdot sign(i_x) \tag{4.31}$$

그림 4.38은 상 전류가 양수인 조건에서 정현파의 전압 지령을 인가하였을 때 실제로 인가되는 전압을 나타낸 결과이다. 전압 지령의

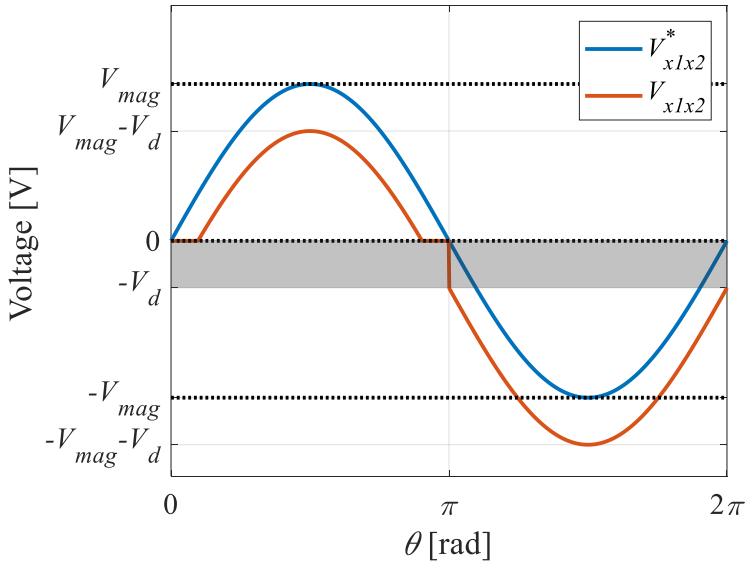


그림 4.38 양의 상 전류 조건에서 정현파 전압 지령에 적용된 전압 왜곡

최대 크기를 V_{mag}로 정의한다.

전압 지령의 크기가 0보다 크며 V_d보다 작은 경우에, 표 4.7의 전압 왜곡에 의해 실제 인가되는 전압이 음수가 됨을 예상할 수 있으나, 실제 인가되는 평균 전압은 HERIC 인버터 전압 합성 방법의 특성에 의해 음수가 되지 않는다. 양의 전압 지령 조건에서는 스위치 S_2, S_3를 점호할 수 없으므로, 합성 가능한 최소 평균 전압은 스위칭 주기 동안 스위치 S_1, S_4를 최대한 점호하지 않는 방향 즉, 우회 회로 스위치 S_5, S_6만을 점호하는 방향으로 전압을 합성하여 평균값을 0으로 출력한다.

그림 4.38과 같이 왜곡된 출력 전압을 보상하기 위해 각 상의 양단 극 전압에 앞서 분석한 보상 전압을 절반씩 인가하여 실제 인가되는 전압을 도시하면 그림 4.39와 같다. 표 4.7에 정리한 전압 왜곡과 그 보상 방법을 적용하였을 때, 정현파 형태의 보상 전 전압 지령과 실제 인가된 전압이 대부분의 구간에서 일치하므로 전압 보상이 잘 이루어졌음을 알 수 있다. 그러나 보상 전 전압 지령이 0보다 작으며

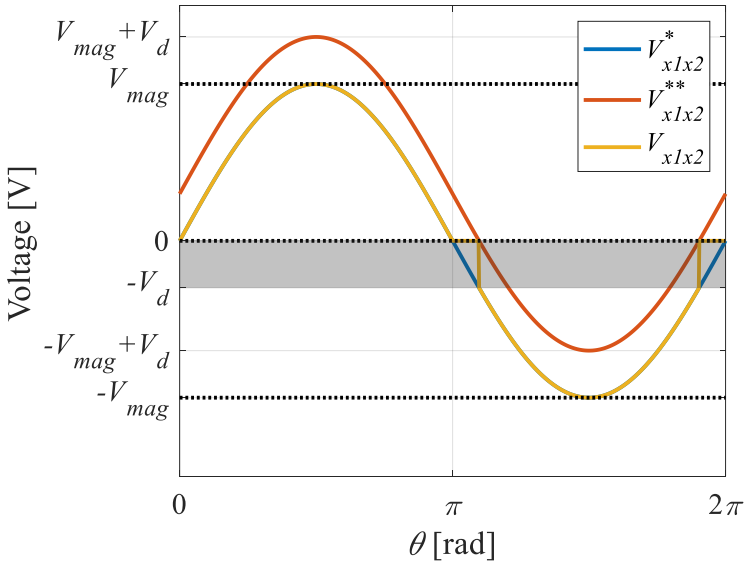


그림 4.39 양의 상 전류 조건에서의 비선형성 전압 왜곡 보상 및 전압 보상 불가 영역

$-V_d$ 보다 큰 구간데서는 앞서 설명한 HERIC 인버터의 특성에 의해 출력 전압이 0으로 고정되므로 별도의 전압 보상 방법이 요구된다.

반대로 상 전류가 음수인 조건에 대해서도 전압 보상이 불가능한 영역이 존재한다. 표 4.7에 따르면 상 전류의 부호가 음인 조건에서 실제 인가되는 전압은 전압 지령의 부호와 무관하게 전압 지령보다 크게 인가된다. 그림 4.40은 상 전류의 크기가 충분히 큰 음수인 조건에서 정현파의 전압 지령을 인가하였을 때 실제로 인가되는 전압을 나타낸 결과이다.

전압 지령의 크기가 0보다 작으며 $-V_d$ 보다 큰 경우에, 표 4.7의 전압 왜곡에 의해 실제 인가되는 전압이 양수가 됨을 예상할 수 있으나, 실제 인가되는 평균 전압은 HERIC 인버터 전압 합성 방법의 특성에 의해 양수가 되지 않는다. 음의 전압 지령 조건에서는 스위치 S_1, S_4를 점호할 수 없으므로, 합성 가능한 최대 평균 전압은 스위칭 주기 동안 스위치 S_2, S_3를 최대한 점호하지 않는 방향 즉, 우회 회로 스위치 S_5,

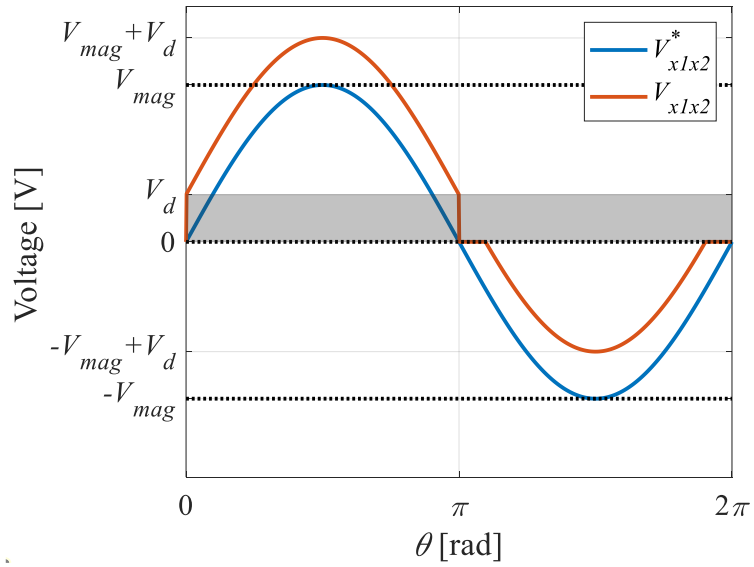


그림 4.40 음의 상 전류 조건에서 정현파 전압 지령에 적용된 전압 왜곡

S_6만을 점호하는 방향으로 전압을 합성하여 평균값을 0으로 출력한다.

그림 4.40과 같이 왜곡된 출력 전압을 보상하기 위해 각 상의 양단 극 전압에 앞서 분석한 보상 전압을 절반씩 인가하여 실제 인가되는 전압을 도시하면 그림 4.41과 같다. 표 4.7에 정리한 전압 왜곡과 그 보상 방법을 적용하였을 때, 양의 상 전류 조건과 유사하게 보상 전 전압 지령이 0보다 크며 V_d보다 작은 구간데서는 앞서 설명한 HERIC 인버터의 특성에 의해 출력 전압이 0으로 고정되므로 별도의 전압 보상 방법이 요구된다.

표 4.7에 정리한 전압 왜곡에 대해서 기존 보상 방법으로는 전압 보상이 불가능한 영역에 대해서 새로운 전압 왜곡 보상 방법을 제시한다. 앞서 표 4.4에서 분석한 HERIC 인버터의 스위칭 상태에서, HERIC 인버터는 양전압을 합성하는 순간에 우회 회로의 스위치 S_6를 동시에 점호하고 음전압을 합성하는 순간에 우회 회로의 스위치 S_5를 동시에 점호한다. 이러한 스위칭 방법은 한 스위칭 주기 내에서 전압 지령의

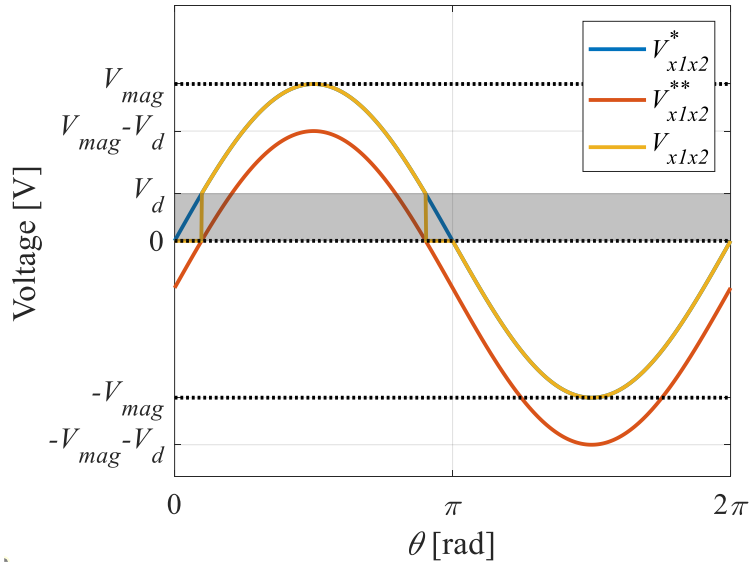


그림 4.41 음의 상 전류 조건에서의 비선형성 전압 왜곡 보상 및 전압 보상 불가 영역

부호에 따라 우회 회로 스위치 중 한 개의 스위치를 항상 점호하므로 스위칭 손실을 저감하는 역할도 하지만, 인버터 데드타임 구간에서 다이오드를 통해 본래 합성하려는 유효 전압과 반대되는 전압이 합성되지 않도록 하는 역할을 한다.

우회 회로 스위치 중 하나의 스위치를 점호함으로써 전압 지령의 부호와 반대되는 전압이 합성되지 않도록 하는 기존 전압 합성 방법에서 착안하여, 본 연구에서는 유효 전압을 합성하는 스위칭 상태에서 우회 회로 스위치를 전부 소호하는 표 4.8과 같은 스위칭 방법을 기존 방법과 함께 적용한다.

유효 전압 합성 중에 우회 회로의 스위치를 점호하지 않는 경우, 우회 회로에는 양방향 다이오드만 존재하므로 인버터 데드타임 구간에서 우회 회로를 통해 전류가 도통할 수 없다. 즉, 데드타임 순간에는 풀브릿지 인버터와 동일하게 V_{dc} 또는 $-V_{dc}$의 유효 전압만을 합성할 수 있다. 전압 지령과 상 전류의 부호가 다를 때에는, 우회 회로 스위치의 점호 유무와 상관없이 인버터 데드타임 구간에서 전압 지령의 부호와 동일한 유효 전압을 합성하므로 표 4.4의 스위칭 방법과 표 4.8의 스위칭 방법은 동일한 전압 왜곡을 갖는다.

표 4.8 우회 회로 스위치를 전부 소호하는 조건에서의
HERIC 인버터 차동모드 및 공통모드 전압

스위칭 신호						출력 극 전압		차동모드 전압	공통모드 전압
S_1	S_2	S_3	S_4	S_5	S_6	V_{p1}	V_{p2}	V_{dm}	V_{cm}
0	1	1	0	0	0	$-\frac{V_{dc}}{2}$	$\frac{V_{dc}}{2}$	$-V_{dc}$	0
1	0	0	1	0	0	$\frac{V_{dc}}{2}$	$-\frac{V_{dc}}{2}$	V_{dc}	0
0	0	0	0	1	1	0	0	0	0

그러나 전압 지령과 상 전류가 동일한 부호를 갖는 경우에는 인버터 데드타임 순간에 우회 회로를 통해 도통하는 표 4.4의 스위칭 방법과 달리, 전압 지령과 반대되는 부호의 유효 전압을 합성하게 되므로 다른 전압 왜곡 양상을 보인다. 따라서, 전압 왜곡 보상 불가 영역에서의 새로운 전압 보상 방법 제안에 앞서, 표 4.8과 같은 스위칭 상태를 활용하는 PWM 방법을 전압 지령과 상 전류가 동일한 부호를 갖는 경우에 대해 분석한다.

전압 지령과 상 전류가 전부 양수인 경우의 스위칭 상태와 합성 전압을 분석한다. 양수의 평균 전압을 합성해야 하므로 한 스위칭 주기 내에서 HERIC 인버터의 스위칭 상태는 영전압, 양전압, 데드타임 순간의 세 가지 상태로 나누어 분석할 수 있다. 각 스위칭 상태에 따라 합성되는 전압은 양전압, 영전압을 합성하는 스위칭 상태에서는 기존 스위칭 방법에서 분석한 것과 동일하다. 그러나 인버터 데드타임 구간에서는 우회 회로의 스위치가 전부 소호되어 있기 때문에, 기존과 다른 양상의 전압을 합성한다.

그림 4.42는 인버터 데드타임 순간에서 전류가 도통하는 경로를 붉은색으로 표시한 결과이다. 여섯 스위치의 환류 다이오드와 상 전류의

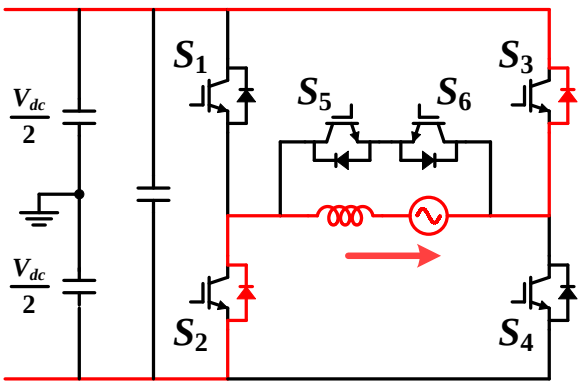


그림 4.42 양의 전압 지령, 양의 상 전류 조건에서
인버터 데드타임 순간의 전압 합성 상태

방향을 고려하였을 때, 스위치 S_2, S_3의 환류 다이오드를 통해 전류가 도통하게 되므로 HERIC 인버터는 $-V_{dc}$의 음전압을 인가한다. 따라서 실제 인가되는 평균 전압은 데드타임 구간에서 영전압을 합성하던 기존 스위칭 방법보다 더 작게 인가된다.

점호 지연에 따른 인버터 데드타임과 그 때의 전압 왜곡을 고려하면 그림 4.29에 도시한 스위칭 신호와 차동모드, 공통모드 전압을 그림 4.43과 같이 수정할 수 있다. 앞선 분석에서는 한 스위칭 주기 내에서 데드타임 구간에서 발생하는 전압 왜곡을 $V_d(i_x)$라고 정의하였으므로, 그림 4.43에 표현된 새로운 전압 왜곡을 $V_{d2}(i_x)$로 정의한다. $V_{d2}(i_x)$는

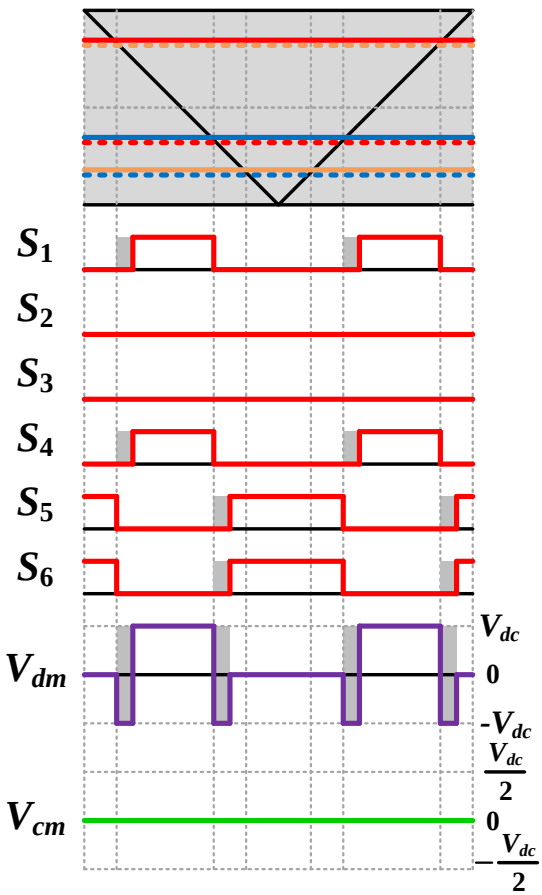


그림 4.43 양의 전압 지령, 양의 상 전류 조건에서 데드타임을 반영한 U상 PWM 파형과 차동모드 및 공통모드 전압
(우회 회로를 전부 소호하는 경우)

인버터 데드타임을 제외한 다른 특성이 이상적이라는 가정 하에 전압 왜곡되는 영역의 크기가 $V_d(i_x)$와 비교하여 세 배의 크기를 갖는다. 실제로 인가되는 상 전압 V_{x1x2}는 지령 전압 V_{x1x2}^*보다 작게 인가되므로 (4.32)와 같은 관계를 갖는다. 이를 보상하기 위해 각 상 전압은 왜곡 전압을 절반씩 나누어 (4.33), (4.34)와 같이 보상한다.

$$V_{x1x2} = V_{x1x2}^* - V_{d2}(i_x) \le V_{x1x2}^* \ (x = u, v, w) \tag{4.32}$$

$$V_{x1}^{**} = V_{x1}^* + \frac{V_{d2}(i_x)}{2} \ge V_{x1}^* \tag{4.33}$$

$$V_{x1}^{**} = V_{x1}^* - \frac{V_{d2}(i_x)}{2} \le V_{x2}^* \tag{4.34}$$

$$V_{x1x2} = V_{x1x2}^{**} - V_{d2}(i_x) = V_{x1x2}^* \tag{4.35}$$

전압 지령과 상 전류가 모두 음수인 경우에 대해서도 스위칭 상태와 합성 전압을 분석한다. 음수의 평균 전압을 합성해야 하므로 한 스위칭 주기 내에서 HERIC 인버터의 스위칭 상태는 영전압, 음전압, 데드타임 순간의 세 가지 상태로 나누어 분석할 수 있다. 각 스위칭 상태에 따라 합성되는 전압은 음전압, 영전압을 합성하는 스위칭 상태에서는 기존 음의 전압 지령, 음의 상 전류의 경우에서 분석한 것과 동일하다. 그러나 인버터 데드타임 구간에서는 우회 회로의 스위치가 전부 소호되어 있기 때문에, 기존과 다른 양상을 보인다.

그림 4.44는 인버터 데드타임 순간에서 전류가 도통하는 경로를 붉은색으로 표시한 결과이다. 여섯 스위치의 환류 다이오드와 상 전류의 방향을 고려하였을 때, 스위치 S_1, S_4의 환류 다이오드를 통해 전류가 도통하게 되므로 HERIC 인버터는 V_{dc}의 양전압을 인가한다. 따라서 실제 인가되는 평균 전압은 데드타임 구간에서 영전압을 합성하던 기존 스위칭 방법보다 더 크게 인가된다.

점호 지연에 따른 인버터 데드타임과 그 때의 전압 왜곡을 고려하면 그림 4.29에 도시한 스위칭 신호와 차동모드, 공통모드 전압을 그림 4.45와 같이 수정할 수 있다. 우회 회로 스위치를 전부 소호하는 스위칭 방법에서 발생하는 전압 왜곡을 $V_{d2}(i_x)$로 정의하였고, 실제로 인가되는 상 전압 V_{x1x2}는 지령 전압 V^*_{x1x2}보다 크게 인가되므로 (4.36)과 같은 관계를 갖는다. 이를 보상하기 위해 각 상 전압은 왜곡 전압을 절반씩 나누어 (4.37), (4.38)과 같이 보상한다.

$$V_{x1x2} = V^*_{x1x2} - V_{d2}(i_x) \geq V^*_{x1x2}\ (x = u, v, w) \tag{4.36}$$

$$V^{**}_{x1} = V^*_{x1} + \frac{V_{d2}(i_x)}{2} \leq V^*_{x1} \tag{4.37}$$

$$V^{**}_{x1} = V^*_{x1} - \frac{V_{d2}(i_x)}{2} \geq V^*_{x2} \tag{4.38}$$

$$V_{x1x2} = V^{**}_{x1x2} - V_{d2}(i_x) = V^*_{x1x2} \tag{4.39}$$

기존 표 4.4의 스위칭 방법에서, 인버터 데드타임을 제외한 다른 비선형성 요인이 없다는 가정 하에, 인버터 전압 왜곡 함수 $V_d(i_x)$를 (4.30), (4.31)과 같이 정의하여 전압 보상 불가 영역을 분석하였다. 표 4.8의 스위칭 방법에서도 전압 왜곡 함수 $V_{d2}(i_x)$를 (4.40), (4.41)과 같이 나타낼 수 있고, 앞서 분석한대로 기존 방법 대비 전압 왜곡의 크기가 세 배 증가함을 확인할 수 있다.

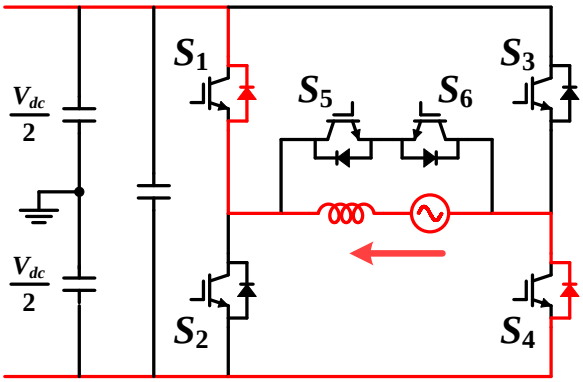


그림 4.44 음의 전압 지령, 음의 상 전류 조건에서
인버터 데드타임 순간의 전압 합성 상태

$$V_{d2} = V_{dc}\frac{6T_{dead}}{T_{sw}} = 3V_d \tag{4.40}$$

$$V_{d2}(i_x) = V_{d2} \cdot sign(i_x) \tag{4.41}$$

기존 방법과 마찬가지로, 양의 상 전류 조건에서 정현파의 전압 지령을 인가하였을 때 실제 출력되는 전압을 그림 4.46과 같이 나타낼 수 있다. 이 때 전압 지령의 최대 크기를 V_{mag}로 정의한다.

지령 전압의 크기가 0보다 크며 V_d 보다 작은 조건에서는 앞서 분석한 $-V_{d2}$ 의 전압 왜곡이 일어나지 않는다. 그 원인은 전압 지령의

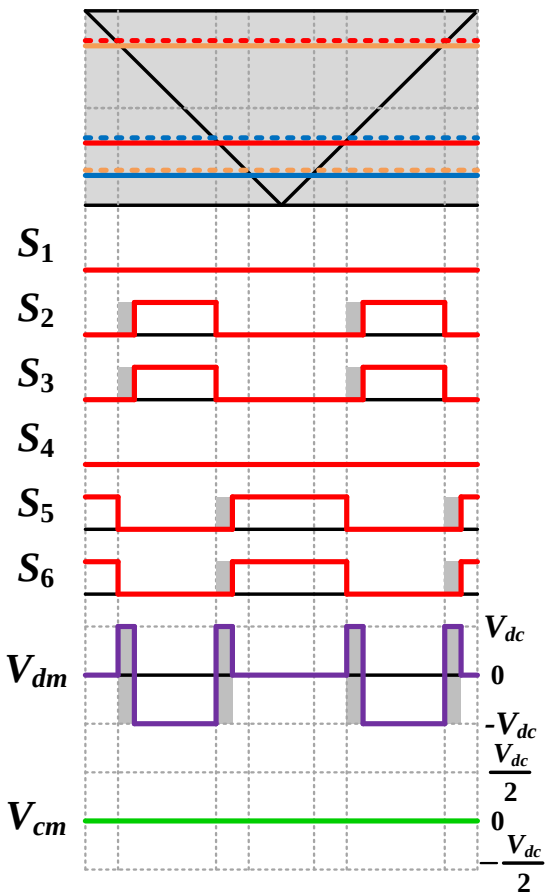


그림 4.45 음의 전압 지령, 음의 상 전류 조건에서 데드타임을 반영한 U상 PWM 파형과 차동모드 및 공통모드 전압
(우회 회로를 전부 소호하는 경우)

크기가 V_d 보다 작아지게 되면 양전압을 합성하기 위한 스위칭 상태가 점호 지연에 의해 사라지게 되며, 인버터 데드타임 구간 또한 T_{dead} 보다 짧아지게 되어 데드타임에서의 음전압 합성 구간 또한 감소한다.

따라서 표 4.8의 스위칭 방법에서는 양의 상 전류 조건에서 그림 4.46에 회색으로 강조한 영역과 같이 실제 전압이 $-V_{d2}$ 보다 크며 $-V_{d2}+V_d$ 보다 작은 경우에서 출력될 수 없다. 그러나 기존에 보상이 불가능했던 $-V_d$보다 크며 0보다 작은 전압 구간에 대해서는 V_{d2}의 전압 왜곡을 보상하여 출력이 가능함을 알 수 있다.

반대로, 상 전류가 음수인 조건에서 전압 왜곡을 살펴보면 그림 4.47과 같이 표현할 수 있다. 양의 상 전류 조건에서의 전압 왜곡 보상 불가 영역에 대해 부호를 뒤집은 형태로 보상 불가 영역이 발생한다. 실제 전압이 $V_{d2}-V_d$ 보다 크며 V_{d2} 보다 작은 구간에서는 전압 출력이 불가능하지만, 기존에 출력이 불가능했던 0과 V_d 사이의 구간에 대해서는 전압 왜곡 보상을 통해 전압 복원이 가능하다.

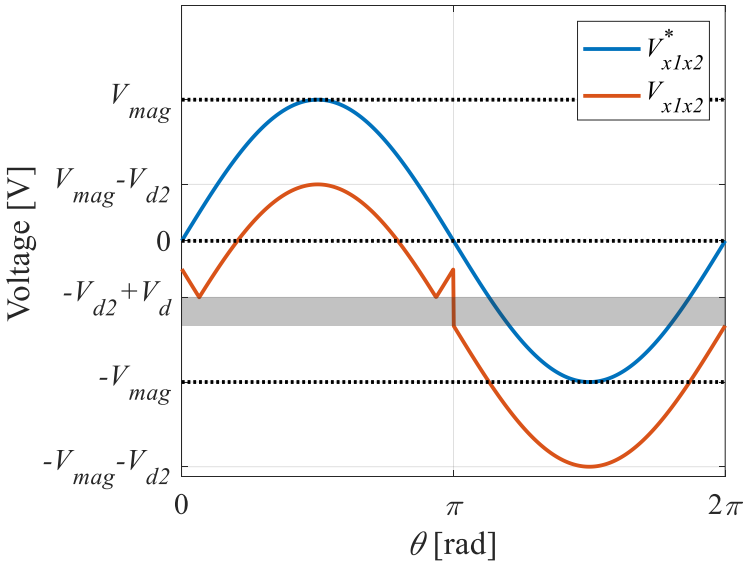


그림 4.46 양의 상 전류 조건에서 정현파 전압 지령에 적용된 전압 왜곡

유효 전압을 합성할 때 우회 회로의 스위치를 전부 소호하는 스위칭 방법은 앞선 분석에 따르면 인버터 비선형성 보상을 위한 전압 보상 값이 증가하는 단점을 갖는다. 그러나 기존 스위칭 방법에서 전압 왜곡을 보상할 수 없었던 영역에서도 전압 보상이 가능하므로, 본 논문에서는 전압 왜곡이 이중 3상 인버터와 유사한 표 4.4의 스위칭 방법과 전압 보상 불가 영역에 대처할 수 있는 표 4.8의 스위칭 방법을 융합하여 표 4.9와 같은 3상 HERIC 인버터 제어 방법을 제안한다.

기존 표 4.4의 스위칭 방법에서 전압 보상이 불가능했던 영역을 살펴보면, 양의 상 전류가 도통하고 있는 순간에 HERIC 인버터가 0보다 작으며 $-V_d(i_x)$ 보다 큰 구간의 전압을 출력하지 못함을 확인하였다. 이 때, 이 구간에서 표 4.8의 스위칭 방법을 적용하면, $V_{d2}(i_x)$ 만큼의 전압 왜곡을 보상한 전압 지령은 양수가 되므로 양의 전압 지령을 합성하도록 스위칭한다. 유효 전압을 합성하는 스위칭 상태는 양전압을 합성하지만, 인버터 데드타임 구간에서 합성되는

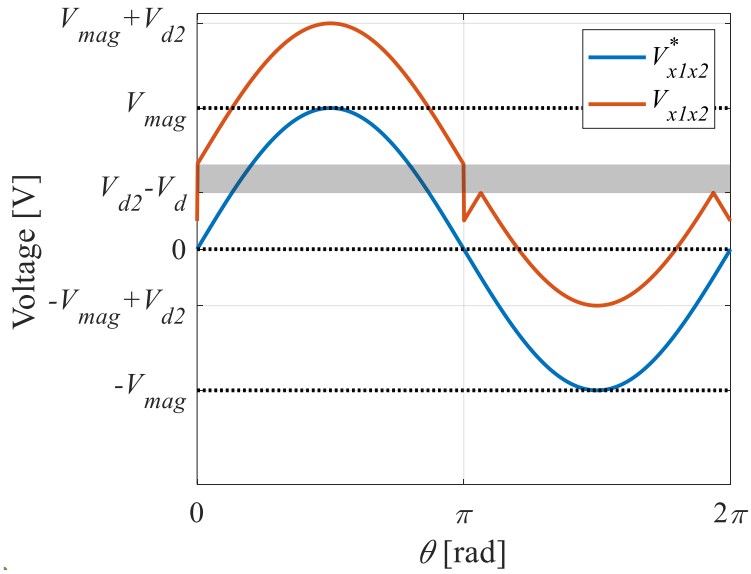


그림 4.47 양의 상 전류 조건에서 정현파 전압 지령에 적용된 전압 왜곡

음전압을 고려하면 최종 출력되는 전압은 0보다 작으며 $-V_d(i_x)$ 보다 작은 값을 갖는다.

다시 한 번 인버터 데드타임 외에 다른 비선형성 요인이 존재하지 않는다는 가정 하에 표 4.9의 스위칭 방법을 적용하여 전압 지령 복원 결과를 확인한다. 양의 상 전류 조건에서 정현파 전압 지령에 대해 전압 왜곡을 보상한 지령 값과 전압 왜곡이 적용된 실제 출력 전압을 함께 도시하면 그림 4.48과 같다. 실제 출력되는 전압이 전압 왜곡 보상 전의 전압 지령과 정확히 일치하므로 기존에 전압 왜곡 보상이 불가능했던 영역에서도 전압 복원이 가능함을 알 수 있다. 마찬가지로, 음의 상 전류 조건에서도 동일하게 표 4.9의 스위칭 방법을 적용하여 전압 지령

표 4.9 전압 지령과 상 전류에 따른 3상 HERIC 인버터의 전압 왜곡 및 스위칭 손실

전압 지령 V_{x1x2}^*	상 전류 i_x	전압 왜곡
$V_{x1x2}^* > 0$	$+$	$V_{x1x2} = V_{x1x2}^* - V_d(i_x) \leq V_{x1x2}^*$
$-V_d(i_x) < V_{x1x2}^* < 0$	$+$	$V_{x1x2} = V_{x1x2}^* - V_{d2}(i_x) \leq V_{x1x2}^*$
$V_{x1x2}^* < -V_d(i_x)$	$+$	$V_{x1x2} = V_{x1x2}^* - V_d(i_x) \leq V_{x1x2}^*$
$V_{x1x2}^* > -V_d(i_x)$	$-$	$V_{x1x2} = V_{x1x2}^* - V_d(i_x) \geq V_{x1x2}^*$
$0 < V_{x1x2}^* < -V_d(i_x)$	$-$	$V_{x1x2} = V_{x1x2}^* - V_{d2}(i_x) \geq V_{x1x2}^*$
$V_{x1x2}^* < 0$	$-$	$V_{x1x2} = V_{x1x2}^* - V_d(i_x) \geq V_{x1x2}^*$

복원 결과를 그림 4.49에 도시하였다.

기존에 전압 왜곡 보상이 불가능했던 영역을 보완한 스위칭 방법을

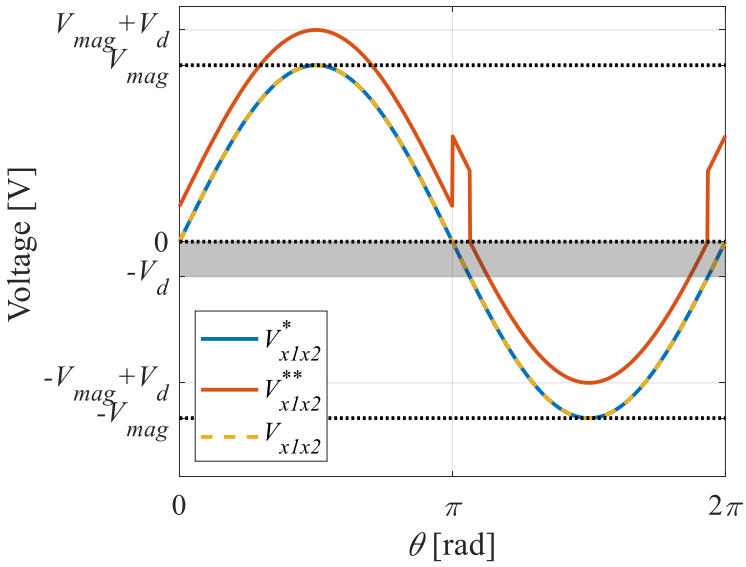


그림 4.48 양의 상 전류 조건에서의 비선형성 전압 왜곡 보상 및 기존 전압 보상 불가 영역

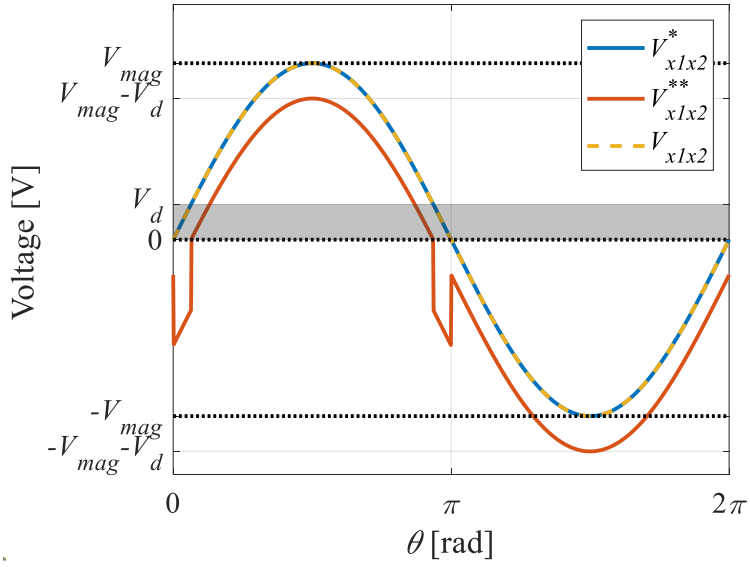


그림 4.49 음의 상 전류 조건에서의 비선형성 전압 왜곡 보상 및 기존 전압 보상 불가 영역

표 4.9와 같이 제시하였고, 이를 실제 실험에 적용하여 비선형성 전압 보상을 통한 영상분 전류 저감 효과를 확인한다. 제안하는 보상 방법을 적용하기에 앞서, 표 4.8의 스위칭 방법에서 발생하는 전압 왜곡 $V_{d2}(i_x)$ 를 실험적으로 취득하고, $V_d(i_x)$ 와 비교하여 그림 4.50에 도시하였다. $V_d(i_x)$ 와 마찬가지로 $V_{d2}(i_x)$ 또한 역탄젠트 함수 형태로 근사화할 수 있으며, 근사 함수를 이용해 각 상 전류에서의 보상 값을 도출하였다.

인버터 데드타임을 제외한 비선형성 요인이 존재하지 않는다는 가정하에 $V_{d2}(i_x)$는 $V_d(i_x)$과 세 배의 크기 관계를 가짐을 앞서 도출하였으나, 실제 실험 환경에서는 영전류 클램핑, 기생 커패시터의 충, 방전 및 스위칭 소자에서의 전압 강하 등 다양한 요인이 존재한다. 이에 따라 두 전압 왜곡 함수는 개형은 비슷하나, 상 전류가 작은 영역에서의 전압 왜곡 함수 기울기에서 차이를 보이며, 상 전류가 큰 영역에서의 전압 왜곡 함수 수렴 값이 세 배에 근접한 관계를 갖는다.

제4 장 제3 절에서 이중 3상 인버터 제어 시스템에서 인버터 비선형성 전압 보상을 통한 영상분 전류 저감 효과를 확인하기 위해

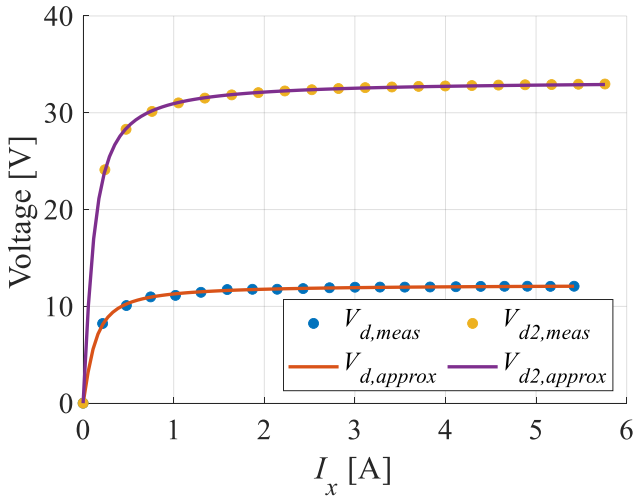


그림 4.50 상 전류 크기에 따른 HERIC 인버터 비선형성 전압 왜곡

전동기를 100 r/min으로 속도 제어하며 상 전류, 영상분 전류, 비선형성 전압 왜곡 보상 값을 그림 4.20과 같이 나타냈다. 그림 4.51은 동일한 조건에서 3상 HERIC 인버터의 영상분 전류 저감 결과를 나타낸다. 제안하는 비선형성 전압 보상 방법에 따라, 녹색으로 도시한 비선형성 전압 보상 값이 $V_{d2}(i_x)$와 $V_d(i_x)$로 적절히 전환되며 보상이 적용된다. 전압 보상을 통해 인버터 비선형성을 제거하였으므로, 이중 3상 인버터 제어 시스템과 동일하게 정현파의 상 전류 파형과 0으로 저감된 영상분 전류 파형을 출력한다.

그림 4.51의 실험 파형은 영전류 클램핑과 같은 인버터 비선형성 영향을 극대화하기 위해 저속 운전 상황에서 결과를 취득하였다. 저속 운전 조건에서는 역기전력에 의한 전압 성분이 상대적으로 작기 때문에 전압 지령의 크기 또한 작다. 전압 보상 값으로 $V_{d2}(i_x)$를 적용하는 구간은 전압 지령과 상 전류의 부호가 서로 반대임과 동시에, 전압 지령의 크기가 $|V_d(i_x)|$보다 작은 조건에만 해당한다. $|V_d(i_x)|$는 DC 링크

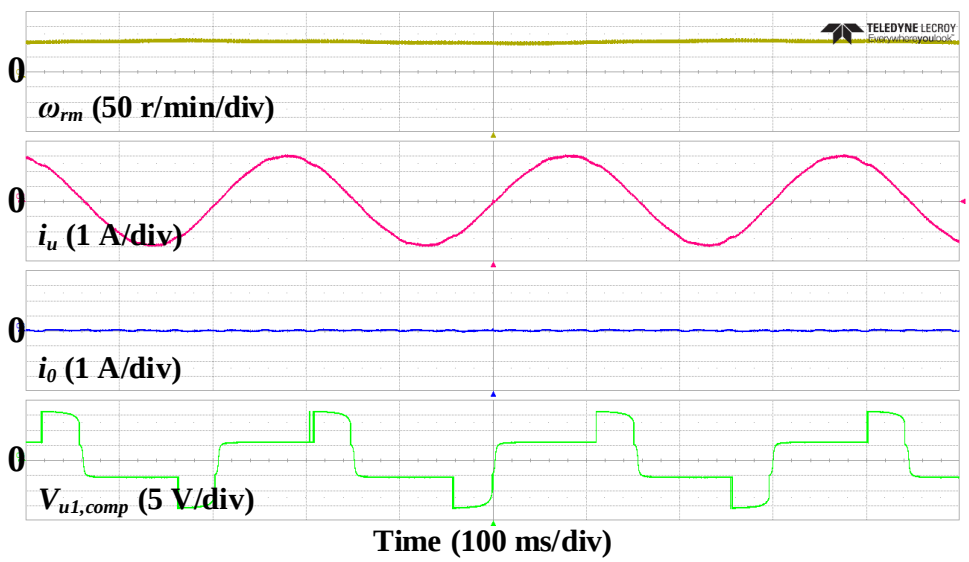


그림 4.51 3상 HERIC 인버터의 영상분 전류 저감 제어 결과
(제안하는 인버터 비선형성 전압 왜곡 보상 방법 적용)

전압, 스위칭 주파수 및 인버터 데드타임 시간 등의 시스템 설정이 변하지 않는 한 상수이므로, 고속 운전 영역으로 갈수록 $V_{d2}(i_x)$ 를 적용하는 구간의 상 전류의 주기 대비 비율이 점차적으로 감소한다. 또한, 인버터 데드타임 시간을 줄이는 방법도 $|V_d(i_x)|$를 줄여 $V_{d2}(i_x)$를 적용하는 구간의 길이를 줄일 수 있다.

3상 HERIC 인버터의 비선형성 전압 왜곡 보상을 통한 영상분 전류 저감 제어의 결과를 실험적으로 구하여 기존 이중 3상 인버터 제어 시스템과 동일한 수준의 영상분 전류 저감 효과를 달성하였다. 이와 더불어, 기존 시스템에서 잔존하던 축 전압 및 공통모드 전류를 저감하기 위해 3상 HERIC 인버터 구조를 제안하였으므로, 그림 4.21, 그림 4.22의 실험과 동일한 조건에서 3상 HERIC 인버터를 채용한 결과를 확인한다.

그림 4.52는 전동기를 500 r/min으로 속도 제어한 상태에서 상 전류, 영상분 전류, 축 전압, 공통모드 전류를 측정한 결과를 나타낸다. 회전 상태에서는 베어링 단락이 발생하지 않으므로 베어링 기생 커패시터에 축 전압이 충, 방전되며 공통모드 전압과 유사한 개형을 갖는 축 전압이 발생함을 그림 4.21을 통해 확인하였다.

이중 3상 인버터 제어 시스템에서 축 전압은 고주파 맥동에 의한 오버슈트 순간에는 약 5 V, 고주파 맥동을 제외한 계단형 파형은 약 2.5 V 수준의 전압으로 측정되었으나, 3상 HERIC 인버터 제어 시스템에서는 고주파 맥동에 의한 최대 축 전압은 약 1 V 수준이며, 계단형 파형의 크기는 약 0.2 V 수준으로 감소하므로 축 전압 저감 효과를 확인할 수 있다.

공통모드 전류는 이중 3상 인버터 제어 시스템에서 측정된 결과로는 고주파 맥동에 의한 최대 전류가 약 4 A 수준으로 측정되었으나, 3상 HERIC 인버터 시스템에서는 최대 약 0.8 A 수준의 전류를 보이므로 공통모드 전류 저감의 효과를 알 수 있다.

동일한 실험 파형을 정지 상태에서 측정한 결과를 그림 4.53에

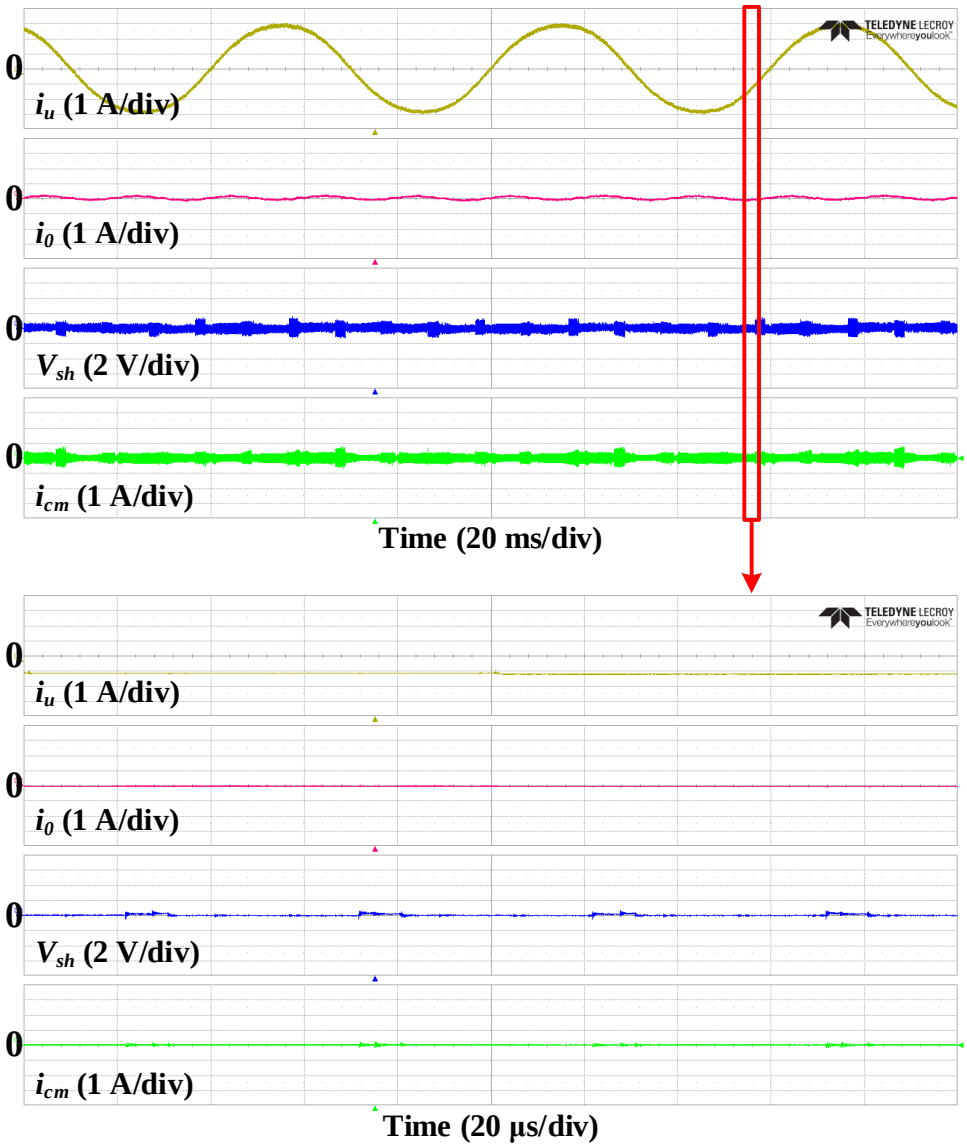


그림 4.52 인버터 비선형성 전압 왜곡을 보상한
3상 HERIC 인버터의 축 전압 및 공통모드 전류
(500 r/min 회전 상태)

도시하였다. 정지 상태에서는 베어링 단락에 의해 축 전압이 형성되지 않으므로 이중 3상 인버터와 3상 HERIC 인버터 시스템 전부 계단형 파형의 축 전압은 존재하지 않는다.

그러나 공통모드 전압의 변동에 의해 이중 3상 인버터에서는 약 2.5 V 수준의 고주파 맥동이 측정되었으며, HERIC 인버터에서는 약 0.8

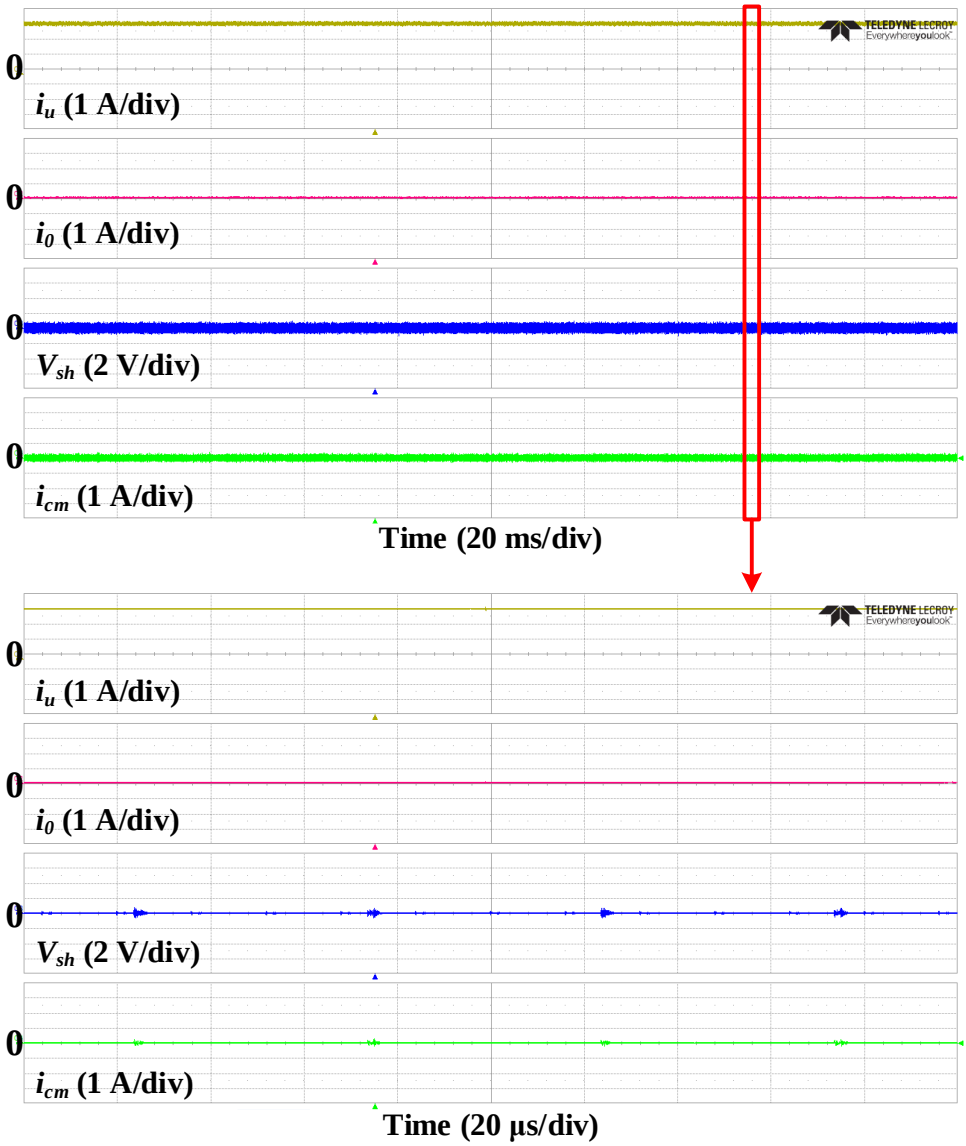


그림 4.53 인버터 비선형성 전압 왜곡을 보상한
3상 HERIC 인버터의 축 전압 및 공통모드 전류
(정지 상태)

V 수준의 맥동을 보인다. HERIC 인버터에서는 순시적으로 공통모드 전압이 0임을 앞서 분석하였으나, 그림 2.5에 표현한 분포 회로 모델에 따르면 전동기 중성점 전압은 변하지 않더라도 개별 권선과의 기생 커패시터에 의해 고주파 전압 맥동이 축 전압에 나타나므로 실제 실험에서 축 전압에 고주파 맥동이 측정된다.

정지 상태에서 측정한 공통모드 전류에서 HERIC 인버터 시스템의 효과가 확실히 드러나는데, 이중 3상 인버터 시스템에서는 전압 지령의 크기가 작은 저속 영역으로 갈수록 공통모드 전압의 개형은 계단형에서 구형파의 형태로 근사화 된다.

구형파의 공통모드 전압에서는 전압 변동의 크기가 V_{dc} 가 되기 때문에 회전 상태보다 약 세 배 큰 전압 변동이 발생하고, 이에 따라 공통모드 전류 또한 증가하여 그림 4.22에서는 항시 약 4 A의 공통모드 전류가 측정되었다. 그러나 HERIC 인버터를 채용한 시스템에서는 공통모드 전압에 변동이 없으므로 약 0.4 A의 공통모드 전류가 측정되어 기존 대비 약 $\frac{1}{10}$ 수준으로 전류를 경감시킬 수 있다.

본 연구에서 제안하는 3상 HERIC 인버터를 활용한 3상 개방 권선 전동기 제어 시스템은 기존 이중 3상 인버터를 활용하는 제어 시스템과 대비하여 여섯 개의 스위칭 소자를 추가한 인버터 구조이다. 새롭게 추가한 스위칭 소자를 양방향으로 배치하여 구성한 우회 회로를 활용하여 공통모드 전압의 저감을 효과를 도모하였으며, 축 전압 및 공통모드 전류의 측정을 통해 효과를 시각적으로 확인하였다. 우회 회로의 도입으로 인한 HERIC 인버터 특성을 고려하여 인버터 비선형성 전압 왜곡을 분석하고 그에 대한 보상 방법을 제시하여 기존 영상분 전류 저감 제어 또한 동일하게 수행할 수 있다.

제 5 절 3상 HERIC 인버터의 스위칭 손실 분석

제4 장 제4 절에서는 3상 HERIC 인버터를 활용한 제어 시스템에서의 영상분 및 공통모드 전압 저감 제어 효과를 실험적으로 검증하였다. HERIC 인버터의 스위칭 방법을 고려한 비선형성 전압 왜곡 보상 방법을 제시하여 영상분 전류를 저감하였고, 우회 회로를 갖는 HERIC 인버터의 구조에서 기인하는 공통모드 전압 저감 효과를 축 전압 및 공통모드 전류의 측정을 통해 확인하였다. 본 절에서는 우회 회로 동작을 위해 새롭게 추가된 스위칭 소자를 고려하여, 3상 HERIC 인버터의 도입으로 인한 인버터 손실의 증감을 기존 이중 3상 인버터와 비교하여 분석한다. 또한, 본 연구를 위해 제작한 3상 HERIC 인버터에 대해 단상 및 3상 전력계를 활용하여 실험적으로 스위칭 손실을 측정하여 손실 증감을 검증한다.

앞서 제시한 H5, H6 인버터 또는 3레벨 인버터 구조와 같이, 통상적으로 스위칭 소자의 추가를 통해 구성된 복잡한 구조의 인버터 토폴로지는 새로 추가된 스위칭 소자가 상 전류의 도통 경로에 포함되어 추가적인 도통 손실을 야기한다. 그러나 HERIC 인버터는 게4 장 제1 절에서 분석한 바에 의하면 상 전류의 도통 경로가 항상 두 개의 스위칭 소자만을 통해서 구성되므로, 단상 풀브릿지 인버터 대비 도통 손실이 증가하지 않음을 확인하였다. 따라서 3상 HERIC 인버터와 이중 3상 인버터의 인버터 손실의 차이는 스위칭 손실에서 그 차이가 나타남을 예상할 수 있다.

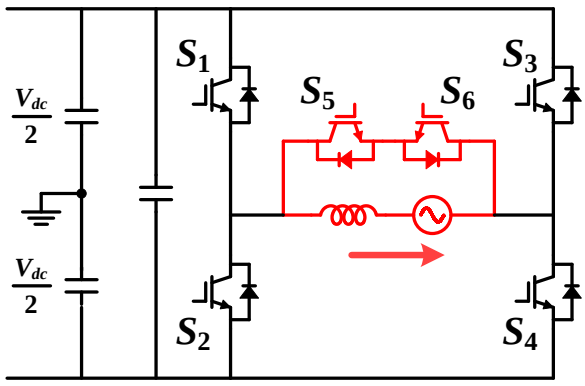
게4 장 제4 절에서 표 4.4와 표 4.8의 두 가지 스위칭 방법에 대해 인버터 데드타임이 포함된 PWM 파형을 전압 지령과 상 전류의 부호에 따라 나누어 분석하였으므로, 이를 기반으로 각 스위칭 방법에서 발생하는 스위칭 손실을 분석하고 풀브릿지 인버터의 경우와 비교한다.

우선 표 4.4의 스위칭 방법을 적용하였을 때, 전압 지령과 상 전류의 부호에 따라 네 가지의 조건으로 나누어 스위칭 손실을 분석한다. 첫 번째로 전압 지령과 상 전류의 부호가 모두 양인 경우를 가정하면, 한 스위칭 주기 내에서 HERIC 인버터의 스위칭 상태는 영전압 합성 상태, 인버터 데드타임 순간에서의 영전압 합성 상태, 양전압 합성 상태를 반복한다. 세 가지 스위칭 상태 별로 전류가 도통하는 경로를 붉은색으로 표시하여 그림 4.54와 같이 나타낼 수 있다. 그림 4.54에서 나타낸 스위칭 상태는 그림 4.31을 참조하여 한 스위칭 주기 내에서 (4.42)와 같이 변한다.

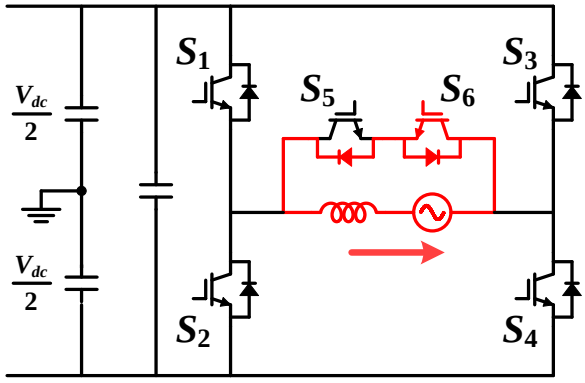
(a)→(b)→(c)→(b)→(a)→(b)→(c)→(b)→(a)　　(4.42)

그림 4.54으로부터 스위칭 상태가 전환될 때에 발생하는 스위칭 손실을 분석할 수 있다. 영전압 합성이 끝나고 데드타임으로 전환될 때 즉, 그림 4.54 (a)에서 (b)로 전환되는 순간에는 상 전류가 스위치 S_5의 다이오드로 도통하고 있었으므로 스위치 S_5는 소호 스위칭 손실 없이 소호되며, 출력 기생 커패시터의 전압 변화는 발생하지 않는다.

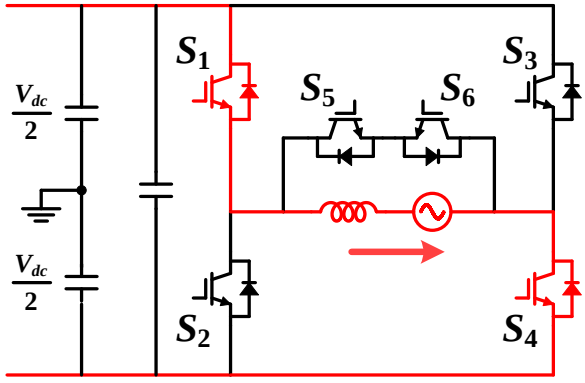
인버터 데드타임이 끝난 후, HERIC 인버터는 양전압을 합성하기 위해 스위치 S_1, S_4를 점호한다. 즉, 그림 4.54 (b)에서 (c)로 전환되는 순간에는 스위치 S_5의 다이오드에 흐르던 전류는 감소하여 스위치 S_1, S_4로 흐르게 되지만, 다이오드 특성에 의해 스위치 S_5의 다이오드 전류가 0으로 감소할 때까지 스위치 S_5의 출력 기생 커패시터의 전압이 충전될 수 없으므로 스위치 S_1, S_4의 출력 기생 커패시터의 전압 또한 방전되지 못한다.



(a)



(b)



(c)

그림 4.54 양의 전압 지령, 양의 상 전류 조건에서의
차동모드 전압 합성 방법
(a) 영전압 (b) 데드타임 (c) 양전압

이에 따라, 스위치 S_1, S_4는 각각 $\frac{V_{dc}}{2}$의 전압이 인가된 상태로 전류가 증가하므로 점호 스위칭 손실이 발생한다. 또한, 상 전류가 도통 중이던 스위치 S_5의 다이오드에서는 상 전류가 0으로 감소하는 순간에 역회복 손실이 발생한다. 스위치 S_1, S_4가 상 전류를 전부 부담하는 순간에 도달했을 때, 스위치 S_5의 출력 기생 커패시터 전압은 0에서 V_{dc}까지 충전되고, 스위치 S_2, S_3의 출력 기생 커패시터 전압은 $\frac{V_{dc}}{2}$에서 V_{dc}까지 충전되며, 스위치 S_1, S_4의 출력 기생 커패시터 전압은 $\frac{V_{dc}}{2}$에서 0까지 방전된다.

그림 4.54 (c)에서 (b)로 전환되는 순간 즉, 양전압 합성이 끝나고 인버터 데드타임이 적용되는 경우에는, 스위치 S_5의 다이오드에 V_{dc} 크기의 역전압이 인가되고 있으므로, 이 전압이 방전되기 전까지 우회 회로로 전류가 흐르지 못한다. 스위치 S_1, S_4는 출력 기생 커패시터 전압이 0이므로 스위칭 손실 없이 소호되고, 상 전류가 도통할 수 있는 회로는 스위치 S_6를 제외한 다섯 스위치의 출력 기생 커패시터로 제한된다.

이에 따라, 상 전류는 순식간에 스위치 S_1, S_4의 커패시터 전압을 0에서 $\frac{V_{dc}}{2}$로 충전하고, 스위치 S_2, S_3의 커패시터 전압을 V_{dc}에서 $\frac{V_{dc}}{2}$로 방전하며, 스위치 S_5의 커패시터 전압을 V_{dc}에서 0으로 방전시키며 스위치 S_5의 역전압을 해소한다. 이에 따라, 상 전류는 점호된 스위치 S_6와 스위치 S_5의 다이오드를 통해 우회 회로로 도통된다.

데드타임이 지나고 다시 영전압을 합성하는 순간 즉, 그림 4.54 (b)에서 (a)로 전환되는 순간에는 스위치 S_5의 다이오드로 이미 전류가 도통하고 있었으므로 스위치 S_5는 점호 스위칭 손실 없이 점호되며 출력 기생 커패시터의 전압 변화는 발생하지 않는다.

전압 지령과 상 전류가 전부 양수인 경우에 발생하는 스위칭 손실을

분석한 결과를 정리하면 표 4.10과 같다. 기존 풀브릿지 인버터에서는 출력 기생 커패시터의 전압이 0과 V_{dc}를 반복하여 충, 방전하므로 이와 비교하여 HERIC 인버터를 적용함으로써 발생하게 되는 스위칭 손실의 증감을 비교한다.

3상 HERIC 인버터의 영상분 전류 저감 제어를 위해 각 상에서는 한 스위칭 주기 내에서 네 번의 스위칭 상태 변화가 일어나므로 표 4.10에 도시된 점호 스위칭 손실 또한 두 번 발생하게 된다. 그러나 스위칭 손실의 크기는 HERIC 인버터가 절반의 전압 변화를 겪으므로, 한 스위칭 주기 내에서의 스위칭 손실은 풀브릿지 인버터와 동일한 수준임을 판단할 수 있다.

도통 손실의 경우에는 앞선 제4 장 제1 절에서의 분석한 HERIC 인버터의 장점으로 도통 스위치의 수가 증가하지 않음을 예로 들었으며, 그림 4.54에 표현된 각 스위칭 상태에서 상 전류의 도통 경로에 항상 두 개의 스위칭 소자만 포함되므로 도통 손실 또한 풀브릿지 인버터와

표 4.10 양의 전압 지령, 양의 상 전류 조건에서 발생하는 HERIC 인버터의 스위칭 손실

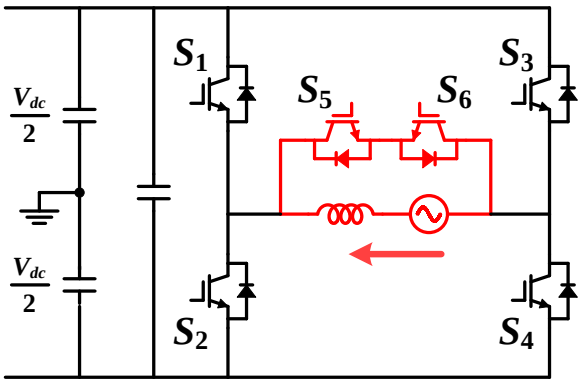
스위칭 소자	스위칭 손실	스위칭 손실 시 전압 변화	스위칭 손실 시 전류 변화
S_1	점호 손실	$\frac{V_{dc}}{2} \rightarrow 0$	$0 \rightarrow i_x$
S_2	X		
S_3	X		
S_4	점호 손실	$\frac{V_{dc}}{2} \rightarrow 0$	$0 \rightarrow i_x$
S_5	역회복 손실	$0 \rightarrow V_{dc}$	$-i_x \rightarrow 0$
S_6	X		

비교하여 증가하지 않는다.

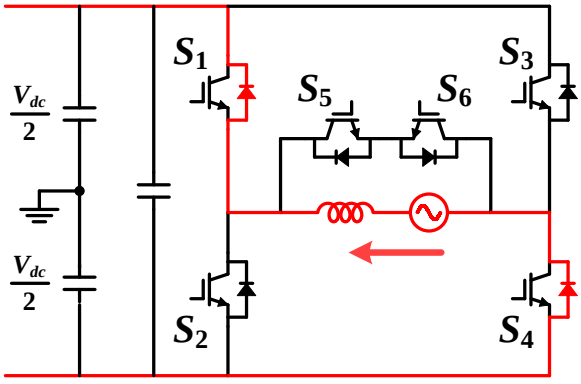
두 번째로 전압 지령은 양수이지만, 상 전류의 부호가 음인 경우를 가정하면, 한 스위칭 주기 내에서 HERIC 인버터의 스위칭 상태는 영전압 합성 상태, 인버터 데드타임 순간에서의 양전압 합성 상태, 양전압 합성 상태를 반복한다. 세 가지 스위칭 상태 별로 전류가 도통하는 경로를 붉은색으로 표시하여 그림 4.55와 같이 나타낼 수 있다. 그림 4.55에서 나타낸 스위칭 상태는 그림 4.33을 참조하여 한 스위칭 주기 내에서 (4.42)와 같이 변한다.

스위칭 상태가 전환될 때에 발생하는 스위칭 손실을 양의 전압 지령, 음의 상 전류의 조건에 대해 분석한다. 영전압 합성이 끝나고 데드타임으로 전환될 때 즉, 그림 4.55 (a)에서 (b)로 전환되는 순간에는 스위치 S_5에 흐르던 상 전류를 분담할 수 있는 다이오드는 스위치 S_1, S_4의 다이오드이다. 스위치 S_1, S_4의 출력 기생 커패시터에는 $\frac{V_{dc}}{2}$의 전압이 충전되어 있으므로 이를 방전하기 전까지는 다이오드 전류가 도통되지 않는다. 스위치 S_5의 출력 기생 커패시터 전압은 0이므로 스위치 S_5는 스위칭 손실 없이 소호되고, 상 전류가 도통할 수 있는 회로는 스위치 S_6를 제외한 다섯 스위치의 출력 기생 커패시터로 제한된다.

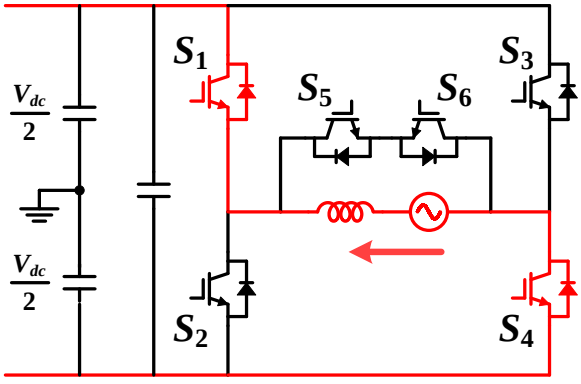
따라서, 상 전류는 순식간에 스위치 S_1, S_4의 출력 기생 커패시터 전압을 $\frac{V_{dc}}{2}$에서 0으로 방전시키고, 스위치 S_2, S_3의 출력 기생 커패시터 전압을 $\frac{V_{dc}}{2}$에서 V_{dc}로 충전시키며, 스위치 S_5의 출력 기생 커패시터 전압을 0에서 V_{dc}까지 충전한 후에, 스위치 S_1, S_4의 다이오드를 통해 도통하여 그림 4.55 (b)와 같은 상태로 전환된다.



(a)



(b)



(c)

그림 4.55 양의 전압 지령, 음의 상 전류 조건에서의
차동모드 전압 합성 방법
(a) 영전압 (b) 데드타임 (c) 양전압

인버터 데드타임이 끝난 후, HERIC 인버터는 양전압을 합성하기 위해 스위치 S_1, S_4를 점호한다. 즉, 그림 4.55 (b)에서 (c)로 전환되는 순간에는 상 전류가 이미 스위치 S_1, S_4의 다이오드를 통해 도통하고 있었으므로 점호 스위칭 손실이 발생하지 않는다.

그림 4.55 (c)에서 (b)로 전환되는 순간 즉, 양전압 합성이 끝나고 인버터 데드타임이 적용되는 경우에는, 스위치 S_1, S_4의 다이오드로 이미 전류가 도통하고 있었으므로 스위치 S_1, S_4의 소호 스위칭 손실은 발생하지 않는다.

데드타임이 지나고 다시 영전압을 합성하는 순간 즉, 그림 4.55 (b)에서 (a)로 전환되는 순간에는 스위치 S_5의 다이오드에 V_{dc} 크기의 역전압이 인가되고 있고, 스위치 S_1, S_4의 다이오드에 흐르는 전류가 전부 해소되기 전까지 스위치 S_1, S_4의 출력 기생 커패시터의 전압은 충전되지 않는다.

따라서, 우회 회로의 스위치 S_5의 출력 기생 커패시터 전압이 V_{dc}로 충전된 상태에서 전류가 흐르게 되어 점호 스위칭 손실이 발생한다. 또한, 상 전류가 도통 중이던 스위치 S_1, S_4의 다이오드에서는 상 전류가 0으로 감소하는 순간에 역회복 손실이 발생한다. 상 전류가 전부 스위치 S_5를 통해 흐르게 되면 스위치 S_1, S_4의 다이오드 전류가 0이 되었으므로 출력 기생 커패시터의 전압이 0에서 $\frac{V_{dc}}{2}$로 증가하고, S_2, S_3의 출력 기생 커패시터의 전압은 V_{dc}에서 $\frac{V_{dc}}{2}$까지 방전되며, 스위치 S_5의 출력 기생 커패시터 전압 또한 V_{dc}에서 0으로 방전된다.

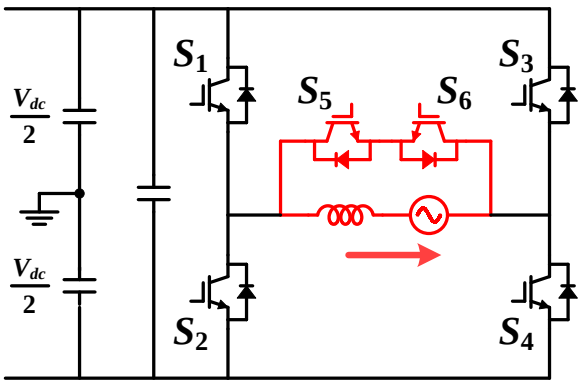
전압 지령이 양수이면서 상 전류가 음수인 조건에서 발생하는 스위칭 손실을 분석한 결과를 정리하면 표 4.11과 같다. 양의 전압 지령, 양의 상 전류 조건과 비교하여 손실이 발생하는 스위치의 수는 절반으로 감소하였으나, 전압 변화가 두 배 증가하였으므로 동일한 크기의 스위칭

손실이 발생한다. 즉, 기존 풀브릿지 인버터에서 발생하는 스위칭 손실과 동일한 수준으로 산정할 수 있다.

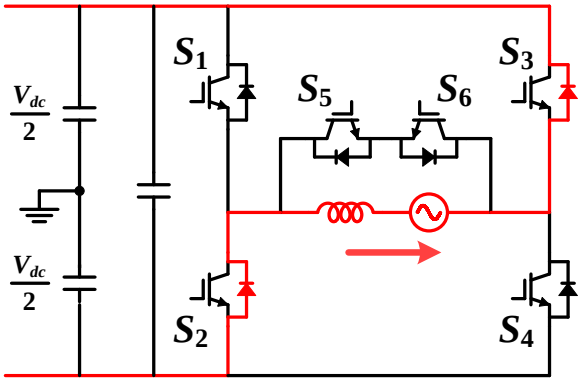
다음으로는 전압 지령이 음수이며 상 전류가 양수인 조건을 분석한다. 음수의 평균 전압을 합성해야 하므로 한 스위칭 주기 내에서 HERIC 인버터의 스위칭 상태는 영전압 합성 상태, 인버터 데드타임 순간에서의 음전압 합성 상태, 음전압 합성 상태를 반복한다. 세 가지 스위칭 상태 별로 전류가 도통하는 경로를 붉은색으로 표시하여 그림 4.56과 같이 나타낼 수 있다. 그림 4.56에서 나타낸 스위칭 상태는 그림 4.35를 참조하여 한 스위칭 주기 내에서 (4.42)와 같이 변한다.

표 4.11 양의 전압 지령, 음의 상 전류 조건에서 발생하는 HERIC 인버터의 스위칭 손실

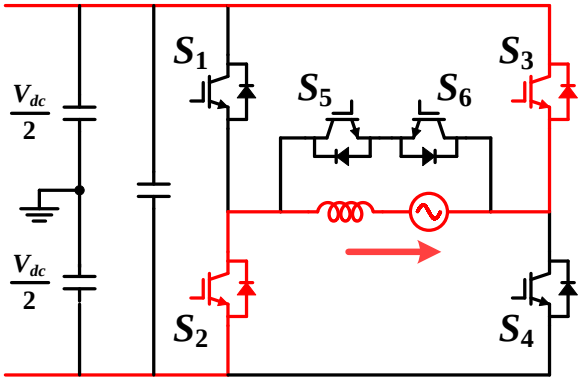
스위칭 소자	스위칭 손실	스위칭 손실 시 전압 변화	스위칭 손실 시 전류 변화
S_1	역회복 손실	$0 \rightarrow \frac{V_{dc}}{2}$	$-i_x \rightarrow 0$
S_2	X		
S_3	X		
S_4	역회복 손실	$0 \rightarrow \frac{V_{dc}}{2}$	$-i_x \rightarrow 0$
S_5	점호 손실	$V_{dc} \rightarrow 0$	$0 \rightarrow i_x$
S_6	X		



(a)



(b)



(c)

그림 4.56 음의 전압 지령, 양의 상 전류 조건에서의
차동모드 전압 합성 방법
(a) 영전압 (b) 데드타임 (c) 음전압

스위칭 상태가 전환될 때에 발생하는 스위칭 손실을 음 전압 지령, 양 상 전류의 조건에서 분석한다. 영전압 합성이 끝나고 데드타임으로 전환될 때 즉, 그림 4.56 (a)에서 (b)로 전환되는 순간에는 스위치 S_6에 흐르던 상 전류를 분담할 수 있는 다이오드는 스위치 S_2, S_3의 다이오드이다. 스위치 S_2, S_3의 출력 기생 커패시터에는 $\frac{V_{dc}}{2}$의 전압이 충전되어 있으므로 이를 방전하기 전까지는 다이오드 전류가 도통되지 않는다. 스위치 S_6의 출력 기생 커패시터 전압은 0이므로 스위치 S_6는 스위칭 손실 없이 소호되고, 상 전류가 도통할 수 있는 회로는 스위치 S_5를 제외한 다섯 스위치의 출력 기생 커패시터로 제한된다.

따라서, 스위치 S_2, S_3의 출력 기생 커패시터 전압을 $\frac{V_{dc}}{2}$에서 0으로 방전시키고, 스위치 S_1, S_4의 출력 기생 커패시터 전압을 $\frac{V_{dc}}{2}$에서 V_{dc}까지 충전시키며, 스위치 S_6의 출력 기생 커패시터 전압을 0에서 V_{dc}까지 충전한 후에, 스위치 S_2, S_3의 다이오드를 통해 도통하여 그림 4.56 (b)와 같은 상태로 전환된다.

인버터 데드타임이 끝난 후, HERIC 인버터는 음전압을 합성하기 위해 스위치 S_2, S_3를 점호한다. 즉, 그림 4.56 (b)에서 (c)로 전환되는 순간에는 상 전류가 이미 스위치 S_2, S_3의 다이오드를 통해 도통하고 있었으므로 스위치 S_2, S_3의 점호 스위칭 손실이 발생하지 않는다.

그림 4.56 (c)에서 (b)로 전환되는 순간 즉, 음전압 합성이 끝나고 인버터 데드타임이 적용되는 경우에는, 스위치 S_2, S_3의 다이오드로 이미 전류가 도통하고 있었으므로 스위치 S_2, S_3의 소호 스위칭 손실은 발생하지 않는다.

데드타임이 지나고 다시 영전압을 합성하는 순간 즉, 그림 4.56 (b)에서 (a)로 전환되는 순간에는 스위치 S_6의 다이오드에 V_{dc} 크기의 역전압이 인가되고 있고, 스위치 S_2, S_3의 다이오드에 흐르는 전류가

전부 해소되기 전까지 스위치 S_2, S_3의 출력 기생 커패시터의 전압은 충전되지 않는다.

따라서, 우회 회로의 스위치 S_6의 출력 기생 커패시터 전압이 V_{dc}로 충전된 상태에서 전류가 흐르게 되어 점호 스위칭 손실이 발생한다. 또한, 상 전류가 도통 중이던 스위치 S_2, S_3의 다이오드에서는 상 전류가 0으로 감소하는 순간에 역회복 손실이 발생한다. 상 전류가 전부 스위치 S_6를 통해 흐르게 되면 스위치 S_2, S_3의 다이오드 전류가 0이 되었으므로 출력 기생 커패시터의 전압이 0에서 $\frac{V_{dc}}{2}$로 증가하고, 스위치 S_1, S_4의 출력 기생 커패시터 전압은 V_{dc}에서 $\frac{V_{dc}}{2}$까지 방전되며, 스위치 S_6의 출력 기생 커패시터 전압 또한 V_{dc}에서 0으로 방전된다.

전압 지령이 음수이면서 상 전류가 양수인 조건에서 발생하는 스위칭 손실을 분석한 결과를 정리하면 표 4.12와 같다. 양의 전압 지령, 음의 상 전류 조건과 동일하게 스위치 S_6에서만 스위칭 손실이 발생하며,

표 4.12 음의 전압 지령, 양의 상 전류 조건에서 발생하는 HERIC 인버터의 스위칭 손실

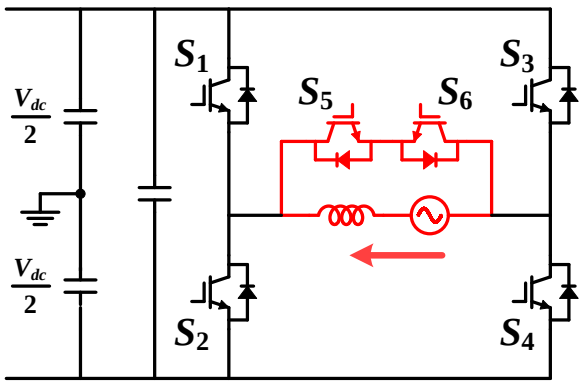
스위칭 소자	스위칭 손실	스위칭 손실 시 전압 변화	스위칭 손실 시 전류 변화
S_1	X		
S_2	역회복 손실	$0 \rightarrow \frac{V_{dc}}{2}$	$-i_x \rightarrow 0$
S_3	역회복 손실	$0 \rightarrow \frac{V_{dc}}{2}$	$-i_x \rightarrow 0$
S_4	X		
S_5	X		
S_6	점호 손실	$V_{dc} \rightarrow 0$	$0 \rightarrow i_x$

그 크기는 다른 전압 지령, 상 전류 조건과 동일한 크기의 스위칭 손실이 발생하므로 풀브릿지 인버터 대비 손실이 증가하지 않는다.

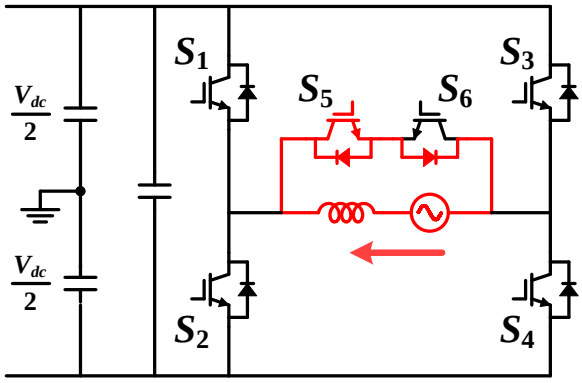
마지막으로 전압 지령과 상 전류가 전부 음수인 상황을 분석한다. 음수의 평균 전압을 합성해야 하므로 한 스위칭 주기 내에서 HERIC 인버터의 스위칭 상태는 영전압 합성 상태, 인버터 데드타임 순간에서의 영전압 합성 상태, 음전압 합성 상태를 반복한다. 세 가지 스위칭 상태별로 전류가 도통하는 경로를 붉은색으로 표시하여 그림 4.57과 같이 나타낼 수 있다. 그림 4.57에서 나타낸 스위칭 상태는 그림 4.37을 참조하여 한 스위칭 주기 내에서 (4.42)와 같이 변한다.

스위칭 상태가 전환될 때에 발생하는 스위칭 손실을 음 전압 지령, 음 상 전류의 조건에서 분석한다. 영전압 합성이 끝나고 데드타임으로 전환될 때 즉, 그림 4.57 (a)에서 (b)로 전환되는 순간에는 상 전류가 이미 스위치 S_6의 다이오드를 통해 도통하고 있었으므로 스위치 S_6의 소호 스위칭 손실이 발생하지 않는다.

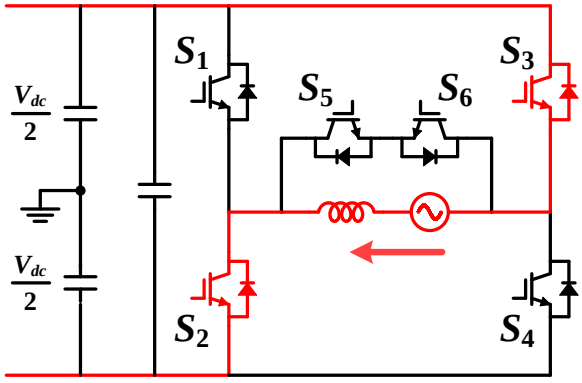
인버터 데드타임이 끝난 후, HERIC 인버터는 음전압을 합성하기 위해 스위치 S_2, S_3를 점호한다. 즉, 그림 4.57 (b)에서 (c)로 전환되는 순간에는 스위치 S_6의 다이오드에 흐르던 전류는 감소하여 스위치 S_2, S_3로 흐르게 되지만, 스위치 S_6의 다이오드 전류가 0으로 감소할 때까지 스위치 S_2, S_3의 출력 기생 커패시터의 전압이 방전되지 못한다.



(a)



(b)



(c)

그림 4.57 음의 전압 지령, 음의 상 전류 조건에서의
차동모드 전압 합성 방법
(a) 영전압 (b) 데드타임 (c) 음전압

스위치 S_2 , S_3 의 출력 기생 커패시터의 전압이 $\frac{V_{dc}}{2}$ 로 충전된 상태에서 전류가 증가하므로 스위치 S_2 , S_3 에서 점호 스위칭 손실이 발생하고, 상 전류가 도통 중이던 스위치 S_6 의 다이오드에서는 상 전류가 0으로 감소하는 순간에 역회복 손실이 발생한다. 스위치 S_6 의 다이오드 전류가 전부 해소되면 스위치 S_2, S_3의 출력 기생 커패시터의 전압은 $\frac{V_{dc}}{2}$에서 0으로 방전되고, 스위치 S_2, S_3의 출력 기생 커패시터의 전압은 $\frac{V_{dc}}{2}$ 에서 V_{dc} 로 충전되며, 스위치 S_6 의 전압은 0에서 V_{dc} 로 충전된다.

그림 4.57 (c)에서 (b)로 전환되는 순간 즉, 음전압 합성이 끝나고 인버터 데드타임이 적용되는 경우에는, 스위치 S_6 의 다이오드에 V_{dc} 크기의 역전압이 인가되고 있으므로, 이 전압이 방전되기 전까지 우회 회로로 전류가 흐르지 못한다. 스위치 S_2 , S_3 는 출력 기생 커패시터 전압이 0이므로 스위칭 손실 없이 소호되고, 상 전류가 도통할 수 있는 회로는 스위치 S_5 를 제외한 다섯 스위치의 출력 기생 커패시터로 제한된다.

이에 따라, 상 전류는 순식간에 스위치 S_2 , S_3 의 출력 기생 커패시터의 전압을 0에서 $\frac{V_{dc}}{2}$로 충전하고, 스위치 S_2, S_3의 출력 기생 커패시터의 전압을 V_{dc}에서 $\frac{V_{dc}}{2}$로 방전하며, 스위치 S_6의 전압을 V_{dc}에서 0으로 방전시킨 후에, 스위치 S_6의 역전압을 해소하여 다이오드를 통해 도통한다.

데드타임이 지나고 다시 영전압을 합성하는 순간 즉, 그림 4.57 (b)에서 (a)로 전환되는 순간에는 상 전류가 이미 스위치 S_6 의 다이오드를 통해 도통하고 있었으므로 스위치 S_6의 점호 스위칭 손실이 발생하지 않는다.

전압 지령과 상 전류가 전부 음수인 조건에서 발생하는 스위칭

손실을 분석한 결과를 정리하면 표 4.13과 같다. 양의 전압 지령, 양의 상 전류 조건과 마찬가지로 두 개의 스위칭 소자에서 스위칭 손실이 발생한다. 그 전압 변화의 크기는 풀브릿지 인버터의 경우와 비교하여 절반이 되며 스위칭 횟수는 두 배이므로 스위칭 손실이 증가하지 않는다.

게4 장 제4 절에서 표 4.4로 정리되는 기존 스위칭 방법으로는 전압 왜곡 보상이 불가능한 영역이 존재함을 검증하였고, 이를 보완하기 위해 우회 회로의 스위치를 전부 소호하는 표 4.8의 스위칭 방법을 융합하여 인버터 비선형성 전압 왜곡을 보상하였다. 표 4.8의 스위칭 방법은 전압 지령과 상 전류의 부호가 동일한 조건을 가정하였을 때, 인버터 데드타임에서 전압 지령의 부호와 반대되는 유효 전압을 다이오드로 합성하므로 전압 왜곡의 크기가 증가한다. 전압 변화가 증가하는 만큼 스위칭 손실 또한 증가할 가능성이 있으므로 표 4.8의 스위칭 방법에 대해서도 스위칭 손실 분석이 필요하다.

우선 전압 지령과 상 전류의 부호가 다를 때에는, 우회 회로

표 4.13 음의 전압 지령, 음의 상 전류 조건에서 발생하는 HERIC 인버터의 스위칭 손실

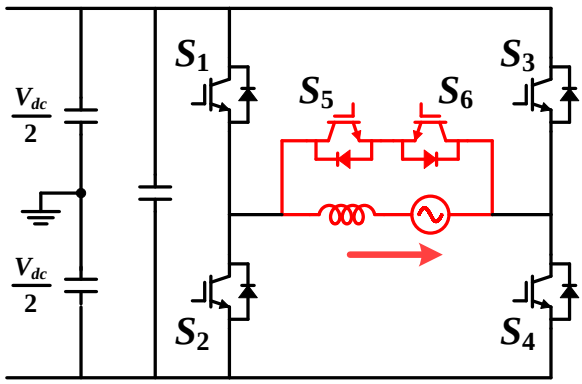
스위칭 소자	스위칭 손실	스위칭 손실 시 전압 변화	스위칭 손실 시 전류 변화
S_1	X		
S_2	점호 손실	$\frac{V_{dc}}{2} \rightarrow 0$	$0 \rightarrow i_x$
S_3	점호 손실	$\frac{V_{dc}}{2} \rightarrow 0$	$0 \rightarrow i_x$
S_4	X		
S_5	X		
S_6	역회복 손실	$0 \rightarrow V_{dc}$	$-i_x \rightarrow 0$

스위치의 점호 유무와 상관없이 인버터 데드타임 구간에서 전압 지령의 부호와 동일한 유효 전압을 합성하므로 표 4.4의 스위칭 방법과 표 4.8의 스위칭 방법은 동일한 전압 왜곡을 갖는다. 따라서 스위칭 손실 또한 기존과 동일함을 알 수 있으며, 이러한 조건은 본 연구에서 제안하는 표 4.9의 스위칭 방법에서는 이용하지 않는 조건이므로 구체적인 분석은 생략한다.

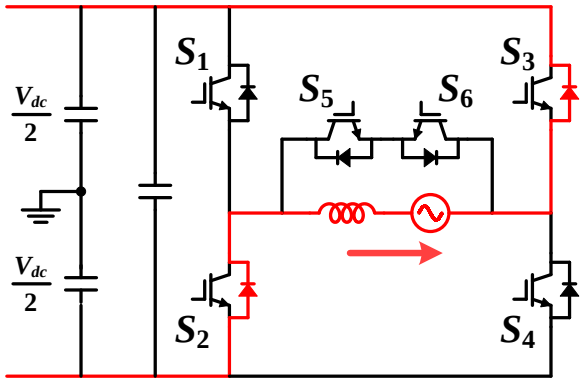
첫 번째로 전압 지령과 상 전류가 전부 양수인 경우를 가정하면, 한 스위칭 주기 내에서 HERIC 인버터의 스위칭 상태는 영전압 합성 상태, 인버터 데드타임 순간에서의 음전압 합성 상태, 양전압 합성 상태를 반복한다. 세 가지 스위칭 상태 별로 전류가 도통하는 경로를 붉은색으로 표시하여 그림 4.58과 같이 나타낼 수 있다. 그림 4.58에서 나타낸 스위칭 상태는 그림 4.43을를 참조하여 한 스위칭 주기 내에서 (4.42)와 같이 변한다.

전압 지령과 상 전류가 전부 양수인 조건에서 한 스위칭 주기 내에서 스위칭 상태가 전환될 때에 발생하는 스위칭 손실을 분석한다. 영전압 합성이 끝나고 데드타임으로 전환될 때 즉, 그림 4.58 (a)에서 (b)로 전환되는 순간에 우회 회로에 흐르던 상 전류를 부담할 수 있는 다이오드는 스위치 S_2, S_3의 환류 다이오드이다. 스위치 S_5, S_6의 출력 기생 커패시터 전압은 0이므로 스위치 S_5, S_6는 스위칭 손실 없이 소호되고, 상 전류가 도통할 수 있는 회로는 모든 스위치의 출력 기생 커패시터로 제한된다.

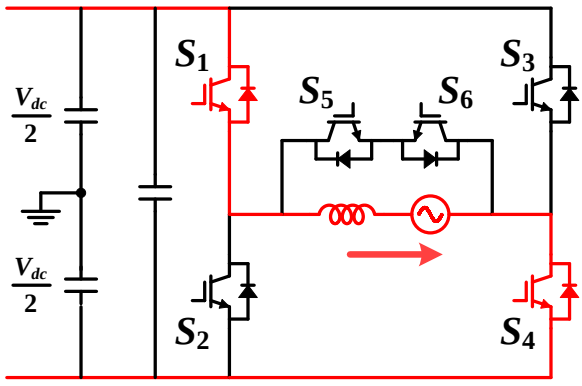
이에 따라 상 전류는 순식간에 스위치 S_2, S_3의 전압을 $\frac{V_{dc}}{2}$에서 0으로 방전시키고, 스위치 S_1, S_4의 전압을 $\frac{V_{dc}}{2}$에서 V_{dc}로 충전시키며, 스위치 S_6의 전압을 0에서 V_{dc}로 충전한 후에, 역전압이 해소된 스위치 S_2, S_3의 다이오드를 통해 도통한다.



(a)



(b)



(c)

그림 4.58 양의 전압 지령, 양의 상 전류 조건에서의
차동모드 전압 합성 방법
(a) 영전압 (b) 데드타임 (c) 양전압

인버터 데드타임이 끝난 후, HERIC 인버터는 양전압을 합성하기 위해 스위치 S_1, S_4를 점호한다. 즉, 그림 4.58 (b)에서 (c)로 전환되는 순간에는 스위치 S_2, S_3의 다이오드에 흐르던 전류는 감소하여 스위치 S_1, S_4로 흐르게 되지만, 스위치 S_2, S_3의 다이오드 전류가 0으로 감소할 때까지 스위치 S_1, S_4의 출력 기생 커패시터의 전압이 방전되지 못한다. 스위치 S_1, S_4의 출력 기생 커패시터의 전압이 V_{dc}로 충전된 상태에서 전류가 증가하므로 스위치 S_1, S_4에서 점호 스위칭 손실이 발생한다. 또한, 상 전류가 도통 중이던 스위치 S_2, S_3의 다이오드에서는 상 전류가 0으로 감소하는 순간에 역회복 손실이 발생한다. 이 때, 기존 스위칭 방법에서 발생하던 점호 스위칭 손실보다 전압 변동의 크기가 두 배가 되었으므로 손실 또한 두 배로 증가한다.

스위치 S_2, S_3의 다이오드 전류가 전부 해소되면 스위치 S_1, S_4, S_6의 출력 기생 커패시터의 전압은 V_{dc}에서 0으로 방전되고 스위치 S_2, S_3, S_5의 전압은 0에서 V_{dc}로 충전된다.

그림 4.58 (c)에서 (b)로 전환되는 순간 즉, 양전압 합성이 끝나고 인버터 데드타임이 적용되는 경우에는, 스위치 S_2, S_3의 다이오드를 통해 상 전류가 도통해야 하지만, 스위치 S_2, S_3의 출력 기생 커패시터 전압은 V_{dc}로 충전된 상태이므로 이를 방전시켜야 한다. 스위치 S_1, S_4의 출력 기생 커패시터 전압은 0이므로 스위치 S_1, S_4는 스위칭 손실 없이 소호되고, 상 전류는 출력 기생 커패시터를 통해 도통하여 커패시터 전압을 충, 방전한다.

상 전류는 순식간에 스위치 S_1, S_4, S_6의 출력 기생 커패시터의 전압을 0에서 V_{dc}로 충전하고 스위치 S_2, S_3, S_5의 전압을 V_{dc}에서 0으로 방전시킨다. 이에 따라 스위치 S_2, S_3의 전압이 해소되었으므로 상 전류는 스위치 S_2, S_3의 다이오드를 통해 도통한다.

데드타임이 지나고 다시 영전압을 합성하는 순간 즉, 그림 4.58

(b)에서 (a)로 전환되는 순간에는, 스위치 S_2, S_3의 다이오드가 부담하던 상 전류가 스위치 S_5의 다이오드와 스위치 S_6로 도통한다. 스위치 S_2, S_3의 전류가 전부 해소될 때까지 스위치 S_2, S_3의 출력 기생 커패시터 전압은 충전될 수 없으므로 스위치 S_6는 V_{dc}의 전압이 인가된 상태에서 전류가 증가하게 되어 점호 스위칭 손실이 발생한다. 또한, 상 전류가 도통 중이던 스위치 S_2, S_3의 다이오드에서는 상 전류가 0으로 감소하는 순간에 역회복 손실이 발생한다.

스위치 S_6가 상 전류를 전부 부담하게 되는 순간, 스위치 S_2, S_3의 출력 기생 커패시터 전압은 0에서 $\frac{V_{dc}}{2}$로 충전되고, 스위치 S_1, S_4의 전압은 V_{dc}에서 $\frac{V_{dc}}{2}$로 방전되며, 스위치 S_6의 전압은 V_{dc}에서 0으로 방전된다.

전압 지령과 상 전류가 전부 양수인 조건에서 발생하는 스위칭 손실을 분석한 결과를 정리하면 표 4.14와 같다. 동일한 전압 지령, 상

표 4.14 양의 전압 지령, 양의 상 전류 조건에서 발생하는 HERIC 인버터의 스위칭 손실

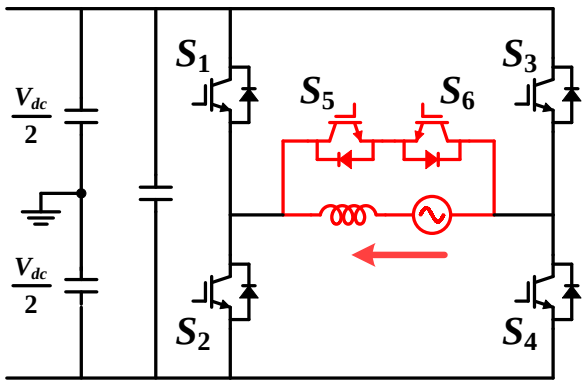
스위칭 소자	스위칭 손실	스위칭 손실 시 전압 변화	스위칭 손실 시 전류 변화
S_1	점호 손실	$V_{dc} \rightarrow 0$	$0 \rightarrow i_x$
S_2	역회복 손실	$0 \rightarrow \frac{V_{dc}}{2}, V_{dc}$	$-i_x \rightarrow 0$
S_3	역회복 손실	$0 \rightarrow \frac{V_{dc}}{2}, V_{dc}$	$-i_x \rightarrow 0$
S_4	점호 손실	$V_{dc} \rightarrow 0$	$0 \rightarrow i_x$
S_5	X		
S_6	점호 손실	$V_{dc} \rightarrow 0$	$0 \rightarrow i_x$

전류 조건에서 우회 회로 스위치를 점호하는 기존 방법과 비교하여 풀브릿지 스위치 S_1, S_4에서 발생하는 손실의 크기는 두 배의 관계를 가지며, 우회 회로 스위치도 스위칭하므로 스위치 S_6에서 스위치 S_1, S_4와 동일한 크기의 손실이 발생한다. 따라서, 기존 스위칭 방법과 대비하여 스위칭 손실이 약 세 배로 증가함을 알 수 있다.

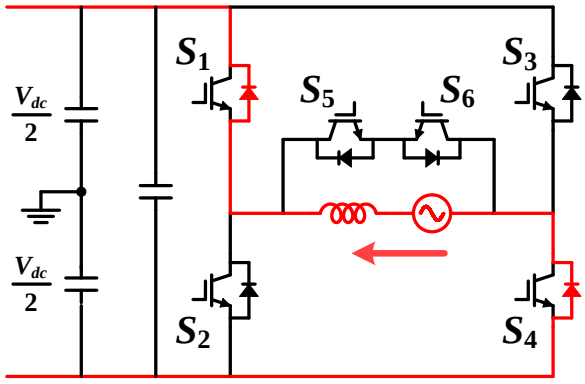
다음으로 전압 지령과 상 전류가 전부 음수인 경우에 대해서도 스위칭 손실을 분석한다. 한 스위칭 주기 내에서 HERIC 인버터의 스위칭 상태는 영전압 합성 상태, 인버터 데드타임 순간에서의 양전압 합성 상태, 음전압 합성 상태를 반복한다. 세 가지 스위칭 상태 별로 전류가 도통하는 경로를 붉은색으로 표시하여 그림 4.59와 같이 나타낼 수 있다. 그림 4.59에서 나타낸 스위칭 상태는 그림 4.45를 참조하여 한 스위칭 주기 내에서 (4.42)와 같이 변한다.

전압 지령과 상 전류가 전부 음수인 조건에서 한 스위칭 주기 내에서 스위칭 상태가 전환될 때에 발생하는 스위칭 손실을 분석한다. 영전압 합성이 끝나고 데드타임으로 전환될 때 즉, 그림 4.59 (a)에서 (b)로 전환되는 순간에 우회 회로에 흐르던 상 전류를 부담할 수 있는 다이오드는 스위치 S_1, S_4의 환류 다이오드이다. 스위치 S_5, S_6의 출력 기생 커패시터 전압은 0이므로 스위치 S_5, S_6는 스위칭 손실 없이 소호되고, 상 전류가 도통할 수 있는 회로는 여섯 스위치의 출력 기생 커패시터로 제한된다.

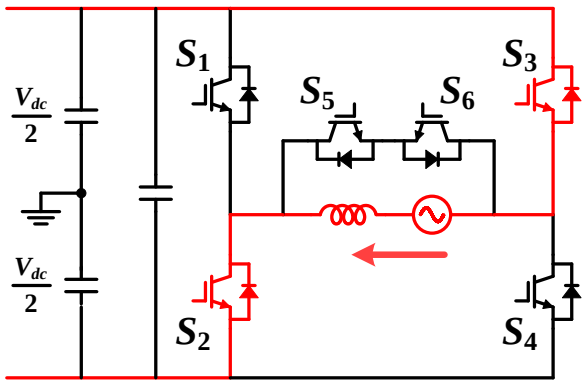
이에 따라 상 전류는 순식간에 스위치 S_1, S_4의 전압을 $\frac{V_{dc}}{2}$에서 0으로 방전시키고, 스위치 S_2, S_3의 전압을 $\frac{V_{dc}}{2}$에서 V_{dc}로 충전시키며, 스위치 S_5의 전압을 0에서 V_{dc}로 충전한 후에, 역전압이 해소된 스위치 S_1, S_4의 다이오드를 통해 도통한다.



(a)



(b)



(c)

그림 4.59 음의 전압 지령, 음의 상 전류 조건에서의
차동모드 전압 합성 방법
(a) 영전압 (b) 데드타임 (c) 음전압

인버터 데드타임이 끝난 후, HERIC 인버터는 음전압을 합성하기 위해 스위치 S_2, S_3를 점호한다. 즉, 그림 4.59 (b)에서 (c)로 전환되는 순간에는 스위치 S_1, S_4의 다이오드에 흐르던 전류는 감소하여 스위치 S_2, S_3로 흐르게 되지만, 스위치 S_1, S_4의 다이오드 전류가 0으로 감소할 때까지 스위치 S_2, S_3의 출력 기생 커패시터의 전압이 방전되지 못한다. 스위치 S_2, S_3의 출력 기생 커패시터의 전압이 V_{dc}로 충전된 상태에서 전류가 증가하므로 스위치 S_2, S_3에서 점호 스위칭 손실이 발생한다. 또한, 상 전류가 도통 중이던 스위치 S_1, S_4의 다이오드에서는 상 전류가 0으로 감소하는 순간에 역회복 손실이 발생한다. 기존 스위칭 방법에서 발생하던 점호 스위칭 손실보다 전압 변동의 크기가 두 배가 되었으므로 손실 또한 두 배 크다.

스위치 S_1, S_4의 다이오드 전류가 전부 해소되면 스위치 S_2, S_3, S_5의 출력 기생 커패시터의 전압은 V_{dc}에서 0으로 방전되고 스위치 S_1, S_4, S_6의 전압은 0에서 V_{dc}로 충전된다.

그림 4.59 (c)에서 (b)로 전환되는 순간 즉, 음전압 합성이 끝나고 인버터 데드타임이 적용되는 경우에는, 스위치 S_1, S_4의 다이오드를 통해 상 전류가 도통해야 하지만, 스위치 S_1, S_4의 출력 기생 커패시터 전압은 V_{dc}로 충전된 상태이므로 이를 방전시켜야 한다. 스위치 S_2, S_3의 출력 기생 커패시터 전압은 0이므로 스위치 S_2, S_3는 스위칭 손실 없이 소호되고, 상 전류는 출력 기생 커패시터를 통해 도통하여 커패시터 전압을 충, 방전한다.

상 전류는 순식간에 스위치 S_2, S_3, S_5의 출력 기생 커패시터의 전압을 0에서 V_{dc}로 충전하고 스위치 S_1, S_4, S_6의 전압을 V_{dc}에서 0으로 방전시킨다. 이에 따라 스위치 S_1, S_4의 전압이 해소되었으므로 상 전류는 스위치 S_1, S_4의 다이오드를 통해 도통한다.

데드타임이 지나고 다시 영전압을 합성하는 순간 즉, 그림 4.59

(b)에서 (a)로 전환되는 순간에는, 스위치 S_1, S_4의 다이오드가 부담하던 상 전류가 스위치 S_6의 다이오드와 스위치 S_5로 도통한다. 스위치 S_1, S_4의 전류가 전부 해소될 때까지 스위치 S_1, S_4의 출력 기생 커패시터 전압은 충전될 수 없으므로 스위치 S_5는 V_{dc}의 전압이 인가된 상태에서 전류가 증가하게 되어 점호 스위칭 손실이 발생한다. 또한, 상 전류가 도통 중이던 스위치 S_1, S_4의 다이오드에서는 상 전류가 0으로 감소하는 순간에 역회복 손실이 발생한다.

스위치 S_5가 상 전류를 전부 부담하게 되는 순간, 스위치 S_1, S_4의 출력 기생 커패시터 전압은 0에서 $\frac{V_{dc}}{2}$로 충전되고, 스위치 S_2, S_3의 전압은 V_{dc}에서 $\frac{V_{dc}}{2}$로 방전되며, 스위치 S_5의 전압은 V_{dc}에서 0으로 방전된다.

전압 지령과 상 전류가 전부 음수인 조건에서 발생하는 스위칭 손실을 분석한 결과를 정리하면 표 4.15와 같다. 동일한 전압 지령, 상

표 4.15 음의 전압 지령, 음의 상 전류 조건에서 발생하는 HERIC 인버터의 스위칭 손실

스위칭 소자	스위칭 손실	스위칭 손실 시 전압 변화	스위칭 손실 시 전류 변화
S_1	역회복 손실	$0 \rightarrow \frac{V_{dc}}{2}, V_{dc}$	$-i_x \rightarrow 0$
S_2	점호 손실	$V_{dc} \rightarrow 0$	$0 \rightarrow i_x$
S_3	점호 손실	$V_{dc} \rightarrow 0$	$0 \rightarrow i_x$
S_4	역회복 손실	$0 \rightarrow \frac{V_{dc}}{2}, V_{dc}$	$-i_x \rightarrow 0$
S_5	점호 손실	$V_{dc} \rightarrow 0$	$0 \rightarrow i_x$
S_6	X		

전류 조건에서 우회 회로 스위치를 점호하는 기존 방법과 비교하여 풀브릿지 스위치 S_2, S_3에서 발생하는 손실의 크기는 두 배의 관계를 가지며, 우회 회로 스위치도 스위칭하므로 스위치 S_5에서 스위치 S_2, S_3와 동일한 크기의 손실이 발생한다. 따라서, 기존 스위칭 방법과 대비하여 스위칭 손실이 약 세 배로 증가함을 알 수 있다.

본 연구에서 제안하는 표 4.9의 스위칭 방법에서 사용하는 모든 스위칭 상태에 대해서 스위칭 손실을 분석하였으므로, 도통 손실과 스위칭 손실을 종합하여 3상 HERIC 인버터 채용으로 인한 인버터 손실의 증가율을 계산한다.

앞서 도시한 모든 스위칭 상태의 그림을 살펴 보면, 도통 손실의

표 4.16 전압 지령과 상 전류에 따른 3상 HERIC 인버터의 스위칭 손실 및 손실 증가율

전압 지령 V_{x1x2}^*	상 전류 i_x	스위칭 손실	풀브릿지 인버터 대비 증가율
$V_{x1x2}^* > 0$	$+$	$S_1,\ S_4,\ S_5$	≈ 1
$-V_d(i_x) < V_{x1x2}^* < 0$	$+$	$S_1,\ S_2,\ S_3,$ $S_4,\ S_6$	≈ 3
$V_{x1x2}^* < -V_d(i_x)$	$+$	$S_2,\ S_3,\ S_6$	≈ 1
$V_{x1x2}^* > -V_d(i_x)$	$-$	$S_1,\ S_4,\ S_5$	≈ 1
$0 < V_{x1x2}^* < -V_d(i_x)$	$-$	$S_1,\ S_2,\ S_3,$ $S_4,\ S_5$	≈ 3
$V_{x1x2}^* < 0$	$-$	$S_2,\ S_3,\ S_6$	≈ 1

경우에는 스위칭 방법과 무관하게 HERIC 인버터의 특성에 의해 두 개의 스위칭 소자만 동시에 도통하므로 풀브릿지 인버터와 비교하여 도통 손실이 증가하지 않음을 예상할 수 있다.

제안하는 스위칭 방법을 적용할 때 발생하는 스위칭 손실과 그 손실의 풀브릿지 인버터 대비 증가율을 정리하면 표 4.16과 같다. 기존 표 4.4의 스위칭 방법에서도 보상이 가능한 영역 즉, $V_d(i_x)$ 만큼의 전압 왜곡을 보상하는 영역에서는 스위칭 손실의 크기가 풀브릿지 인버터 대비 동일한 수준을 갖는다. 따라서, 표 4.4의 스위칭 방법을 적용하는 구간에서는 도통 손실과 스위칭 손실이 전부 증가하지 않으므로 풀브릿지 인버터와 동일한 수준의 인버터 손실이 발생한다.

표 4.4의 스위칭 방법으로 전압 왜곡 보상이 불가능하여 표 4.8의 스위칭 방법을 적용한 구간 즉, $V_{d2}(i_x)$ 만큼의 전압 왜곡을 보상하는 영역에서는 기존 풀브릿지 인버터와 비교하여 도통 손실은 증가하지 않으나, 스위칭 손실이 약 세 배 증가하므로 인버터 손실이 증가하게 된다.

HERIC 인버터의 스위칭 손실 증가율을 스위칭 전압의 크기가 절반이 됨과 스위칭 횟수가 두 배가 됨을 고려하여 산정하였으나, 실제 스위칭 소자에서 발생하는 스위칭 손실은 스위치 양단 전압이 증가할수록 더 크게 증가하는 비선형 모델을 갖는다. 이에 따라, 실제 HERIC 인버터의 스위칭 손실의 증가율은 $V_d(i_x)$를 보상하는 구간에서는 1보다 작으며, $V_{d2}(i_x)$를 보상하는 구간에서는 3보다 작다.

제4 장 제4 절에서 분석한 바와 같이, 인버터 손실이 증가하는 구간 즉, $V_{d2}(i_x)$ 만큼의 전압 왜곡을 보상하는 구간은 두 가지 조건을 만족해야만 존재하는데, 첫 번째로는 전압 지령과 상 전류의 부호가 서로 달라야 하며, 두 번째로는 전압 지령의 크기가 비선형 왜곡 전압 $|V_d(i_x)|$보다 작아야 한다.

전동기 운전 조건을 고려하여 인버터 손실이 증가하는 구간을 살펴본다. 저속 운전을 가정하였을 때에는 전동기의 역기전력이 크지 않기 때문에 전압 지령의 크기가 작아 두 번째 조건을 만족한다. 그러나 저속 운전에서는 저항 성분이 상대적으로 크게 나타나므로 전압 지령과 상 전류의 위상이 동상에 가까워지고, 역률 각이 작아진다. 역률 각이 작을수록 전압 지령과 상 전류의 부호가 서로 반대인 구간이 감소하게 되어 첫 번째 조건을 만족하는 영역이 줄어든다.

반면에 전동기가 고속 운전 중인 경우에는 전동기 역기전력이 지배적이다. 전동기의 종류와 회생 운전 여부에 따라 역률 각은 다양하게 결정될 수 있으므로 첫 번째 조건을 만족하는 영역의 비중이 커질 수 있다. 그러나 역기전력의 크기가 크므로 전압 지령의 크기가 비선형성 전압 왜곡에 비해 커지게 되어 두 번째 조건을 만족하는 구간이 줄어든다.

그림 4.51에 표현한 100 r/min 즉, 4 % 정격 속도 조건이 스위칭 손실 증가 구간을 효과적으로 나타내는 그림이었다면, 그림 4.60부터 그림 4.62는 전동기 속도가 증가함에 따라 스위칭 손실 증가 구간이 줄어드는 정도를 비교하여 나타낸다. 전동기를 250, 500, 750 r/min 즉, 10, 20, 30 % 정격 속도 조건으로 운전하며 비선형성 전압 왜곡 보상 값을 도시하였다. $V_{d2}(i_x)$를 보상하는 구간의 비중은 10 % 정격 속도 조건에서는 스위칭 주기의 약 12 %를 차지하고, 20 % 정격 속도 조건에서는 약 6.3 %로 감소하며, 30 % 정격 속도 조건에서는 약 4.5 %로 감소한다. 이러한 경향성에 비추어볼 때, 전동기가 고속 운전 영역으로 진입할수록 3상 HERIC 인버터의 스위칭 손실은 이중 3상 인버터에 근사함을 예측할 수 있다.

앞서 정리한 바와 같이, 3상 HERIC 인버터는 기본적으로 이중 3상 인버터 제어 시스템과 동일한 수준의 인버터 손실을 나타내며, 일부 구간에서 스위칭 손실이 증가한다. 그러나, 스위칭 손실이 증가하는 영역 또한 전동기의 운전 조건을 고려하였을 때, 그 구간이 상 전류의

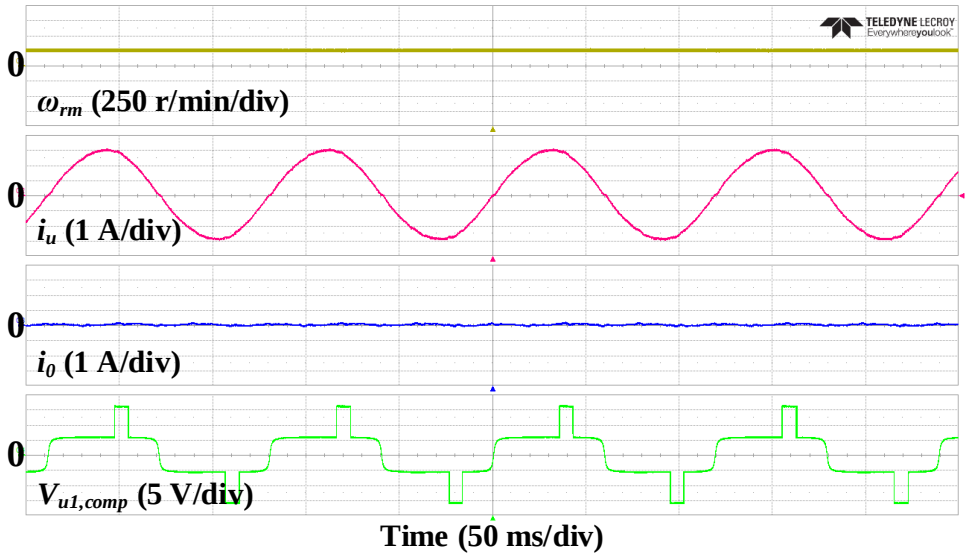


그림 4.60 10 % 정격 속도 조건에 따른 비선형성 전압 왜곡 보상

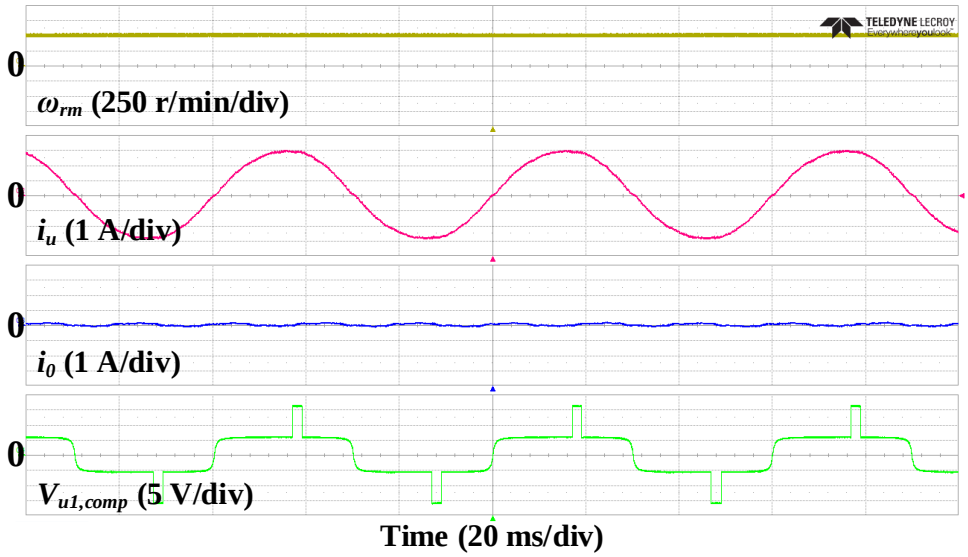


그림 4.61 20 % 정격 속도 조건에 따른 비선형성 전압 왜곡 보상

주기에서 차지하는 비중이 크지 않으므로 3상 HERIC 인버터는 이중 3상 인버터와 유사한 인버터 손실을 갖는다.

3상 HERIC 인버터의 인버터 손실을 기존 시스템과 비교하기 위해 다양한 속도 및 토크 조건에서 인버터 직류단 전력과 전동기 전력을 측정하였다. 3상 개방 권선 전동기는 각 상을 개별적으로 제어하므로 각 상 별로 유효 전력을 측정하여 인버터 손실 계산에 적용한다. 인버터에서 발생하는 손실은 (4.43)과 같이 직류단 전력 P_{dc}로부터 각 상의 유효 전력 P_u, P_v, P_w를 제하여 구할 수 있다.

$$P_{loss} = P_{dc} - P_u - P_v - P_w \tag{4.43}$$

표 4.17은 기존 이중 3상 인버터와 본 연구에서 제안하는 3상 HERIC 인버터를 이용해 개방 권선 전동기를 0, 10, 20, 30 % 정격 토크 조건, 10, 20, 30 % 정격 속도 조건으로 각각 운전하였을 때, 인버터 직류단에서의 입력 전력 P_{dc}와 인버터 손실 P_{loss}를 측정한 결과를 도시한다.

본 실험 진행에 있어서 대상 유도 전동기에 정격 자속 제어를

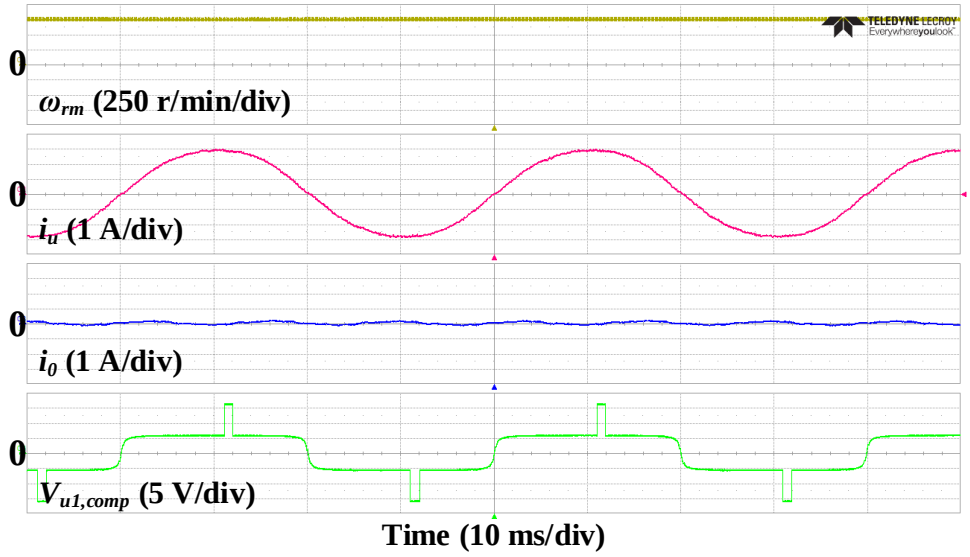


그림 4.62 30 % 정격 속도 조건에 따른 비선형성 전압 왜곡 보상

적용하였으므로, 정격 d축 회전자 자속을 유지하기 위해 일정한 크기의 d축 고정자 전류가 요구된다. 이에 따라, 0 % 정격 토크 조건에서도 고정자 전류의 크기가 일정 수준 이상으로 유지되므로 인버터 손실의 크기가 0으로 측정되지 않으며, 낮은 토크 조건에서도 손실의 크기가 측정 오차에 비해 크므로 비교가 용이하다.

표 4.17을 재구성하여 각 토크 조건에서의 인버터 손실을 속도 조건에 따라 비교하여 그림 4.63과 같이 나타낼 수 있다. 모든 토크 조건에서 동일하게 10 % 정격 속도 조건에서는 3상 HERIC 인버터가 이중 3상 인버터에 비해 손실이 크게 측정되었으나, 속도가 증가함에 따라 두 인버터의 측정 손실의 차이가 줄어드는 것을 확인할 수 있다. 이는 앞서 분석한 바와 같이, 3상 HERIC 인버터가 이중 3상 인버터 대비 인버터 손실이 약 세 배로 증가하는 구간이 존재하나, 그 구간의 비율이 속도가 증가함에 따라 빠르게 감소함에 기인한다.

$$\text{Loss Ratio} = \frac{P_{loss,3PhHERIC}}{P_{loss,Dual3Ph}} \tag{4.44}$$

두 인버터 사이의 인버터 손실의 비율을 (4.44)와 같이 정의하고 이를 실험 결과에 적용하여 그림 4.64와 같이 표현할 수 있다. 3상 HERIC 인버터의 인버터 손실은 10 % 정격 속도 조건에서는 이중 3상 인버터에 대비하여 토크 조건에 따라 6 ~ 8 %의 증가율을 나타내지만, 이 비율은 빠르게 감소하여 속도 조건이 정격의 30 %인 경우에는 토크 조건과 무관하게 1 % 미만의 증가율을 나타낸다. 이에 따라, 전동기 속도가 증가함에 따라 두 인버터의 인버터 손실의 차이는 급감하여 동일한 수준으로 수렴할 것으로 판단할 수 있다.

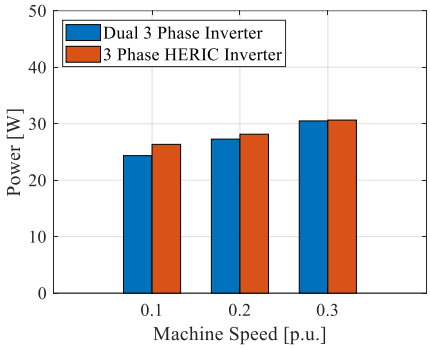
본 연구에서 제안한 3상 HERIC 인버터는 여섯 개의 스위칭 소자를 추가로 도입함으로써, 영상분 전압과 공통모드 전압을 동시에 저감할 수

표 4.17 다양한 운전 조건에서 측정한
입력 전력 및 인버터 손실의 비교

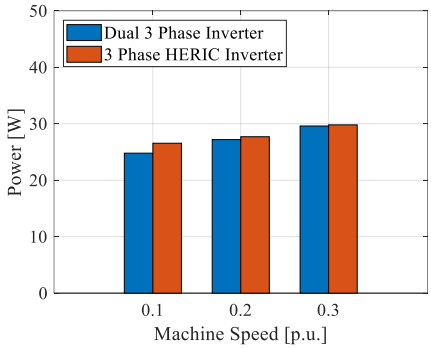
속도 [p.u.]		0.1	0.2	0.3
0 p.u. 토크 조건				
이중 3상 인버터	P_{dc}[W]	50.7	54.7	60.3
	P_{loss}[W]	24.35	27.28	30.5
3상 HERIC 인버터	P_{dc}[W]	55.2	59.7	62.0
	P_{loss}[W]	26.35	28.15	30.65
0.1 p.u. 토크 조건				
이중 3상 인버터	P_{dc}[W]	86.3	122.5	158.4
	P_{loss}[W]	24.79	27.2	29.6
3상 HERIC 인버터	P_{dc}[W]	91.1	127.3	164.2
	P_{loss}[W]	26.55	27.7	29.8
0.2 p.u. 토크 조건				
이중 3상 인버터	P_{dc}[W]	126.1	190.9	255.0
	P_{loss}[W]	26.75	28.9	31.0
3상 HERIC 인버터	P_{dc}[W]	132.8	199.1	265.5
	P_{loss}[W]	28.55	29.4	31.05
0.3 p.u. 토크 조건				
이중 3상 인버터	P_{dc}[W]	171.1	263.4	354.5
	P_{loss}[W]	29.8	31.8	33.55
3상 HERIC 인버터	P_{dc}[W]	180.1	275.6	370.7
	P_{loss}[W]	31.6	32.55	33.8

있음을 게4 장 제4 절에서 확인하였다. 그러나 공통모드 전압을 저감할 수 있다는 장점을 가짐과 동시에, 복잡도가 증가한 인버터 토폴로지에서 발생할 수 있는 단점 중 하나로 인버터 손실의 증가를 예로 들 수 있다.

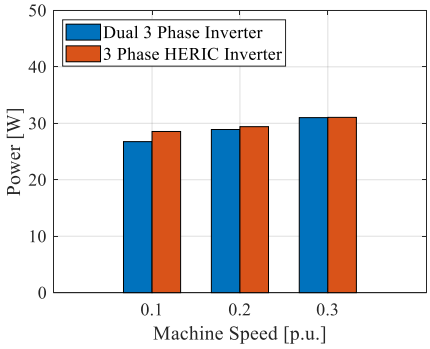
본 절에서는 스위칭 소자의 수가 늘어남에 따라 통상적으로 동반되는 도통 손실 및 스위칭 손실의 증감에 대해 분석하였다. 우선, 3상 HERIC 인버터는 모든 스위칭 상태에서 항상 두 개의 스위칭 소자만이 상 전류의 도통 경로에 포함되므로 도통 손실이 증가하지 않음을 확인하였다. 스위칭 손실의 관점에서는 영상분 전류를 저감하기 위해 비선형성 전압 왜곡을 보상하는 과정에서 스위칭 손실이 기존 대비 약 세 배로 증가하는 영역이 존재할 수 있음을 분석하였다. 그러나



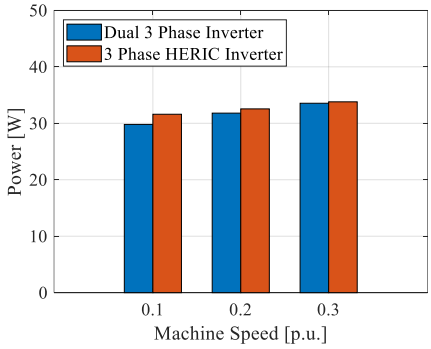
(a) 0 % 토크 조건



(b) 10 % 토크 조건



(c) 20 % 토크 조건



(d) 30 % 토크 조건

그림 4.63 전동기 토크, 속도 조건에 따른 인버터 손실의 비교

스위칭 손실의 증가분이 전동기 속도가 증가함에 따라 빠르게 감소함을 전동기의 운전 조건을 기준으로 분석하였고, 실험적으로 인버터 손실을 측정, 비교하여 분석 결과를 검증하였다.

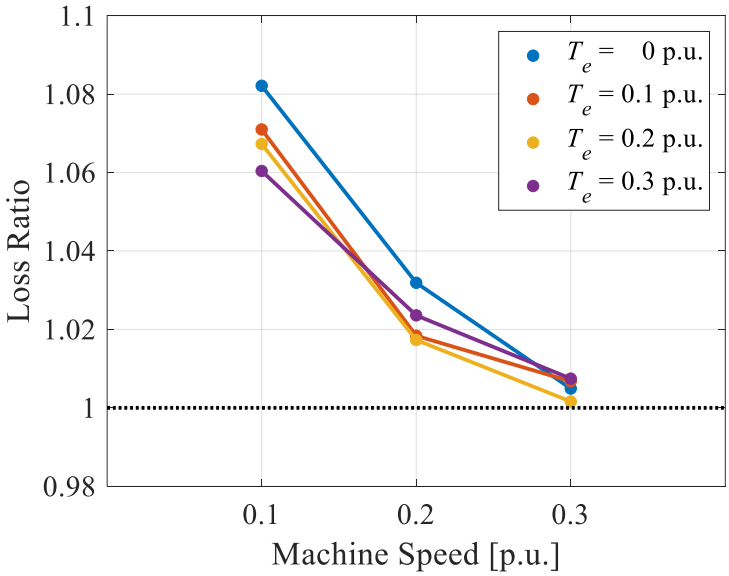


그림 4.64 전동기 속도 조건에 따른 3상 HERIC 인버터 손실 증가율

제 5 장 결 론

제 1 절 연구 결과

본 연구에서는 3상 교류 전동기 내부에 존재하는 기생 커패시터를 분석하여 공통모드 등가 회로를 구성하고, 인버터가 생성하는 공통모드 전압 변동에 의해 나타나는 공통모드 전류 및 축 전압을 분석한다. 또한, 전동기 베어링의 상태에 따라 가변하는 공통모드 등가 회로를 실험적으로 규명하고, 0이 아닌 공통모드 전압에 의해 발생하는 베어링 전식 문제를 논의한다. 이에 따라, 공통모드 전류와 축 전압을 저감하기 위해 근본적으로 공통모드 전압을 0으로 제어해야 함을 역설한다.

본 연구에서는 3상 개방 권선 전동기의 제어를 위한 단일 전원 이중 3상 전동기 제어 시스템에서 공통모드 전압을 제어할 수 있는 자유도가 증가하는 것에 착안하여, 영상분과 공통모드를 통합한 등가 회로를 정의한다. 다양한 개방 권선 전동기 제어 시스템에 대해 기존 영상분 전류 저감 제어 방법을 공통모드 전압 관점에서 분석하여 한계점을 제시한다.

본 연구에서는 PV 시스템에서 채용하는 HERIC 인버터 구조를 3상으로 확장하여 개방 권선 전동기 제어에 적용한다. 기존 영상분 전류 저감 제어 방법을 HERIC 인버터에서 구현하기 위한 PWM 방법을 제시한다. HERIC 인버터의 특성에 따른 비선형성 전압 왜곡을 분석하고, 전압 왜곡 보상 방법을 제안하여 영상분 전류 및 공통모드 전압 저감 효과를 달성한다. 마지막으로, 3상 HERIC 인버터 도입으로 인한 인버터 손실의 증감을 이중 3상 인버터와 비교하여 분석하고, 실험적으로 검증한다.

제 2 절 향후 연구

본 논문에서 제안한 연구 결과를 확장하여 향후 연구의 진행 방향을 다음과 같이 정리할 수 있다.

1) 본 연구에서는 3상 HERIC 인버터 토폴로지 및 제어 알고리즘의 구현 및 검증을 위해, 전류 용량이 크지 않은 단일 스위칭 소자를 활용하여 인버터를 제작하고, 소용량의 개방 권선 유도 전동기에 대해 실험을 진행하였다. 그러나 차량용 견인 전동기와 같은 대용량 전동기에서는 고 전력 밀도 설계로 인해 축 전압의 크기가 증가하며, 작은 누설 인덕턴스 성분으로 인해 공통모드 전류 또한 증가하므로, 대용량 시스템에서도 제안하는 3상 HERIC 인버터 토폴로지의 효과를 검증할 필요가 있다.
2) 산업계에서 현재 상용화된 HERIC 인버터 모듈이 전무한 실정이므로 단일 스위칭 소자로 인버터를 제작하였다. SiC MOSFET과 같은 빠른 전압 변동률을 갖는 WBG 소자가 활발히 인버터에 채용됨에 따라, 인버터 기생 인덕턴스를 고려한 최적 설계에 대해 논의할 필요가 있다. HERIC 인버터는 특히 우회 회로와 풀브릿지 구조 사이에 기생 인덕턴스가 존재하므로, 스위칭 소자에 가해지는 전압 스트레스를 분석하여 이를 설계에 반영할 수 있다.
3) 본 연구를 진행한 환경에서는 유의미한 영향을 끼치는 요인은 아니지만, WBG 소자의 채용과 함께 고주파 스위칭 인버터가 발전함에 따라 회로상의 임피던스로 인한 스위칭 신호의 지연을 고려해야 한다. 앞서 제시한 우회 회로를 전부 소호하는 스위칭 방법에서는 인버터 데드타임과 유효 전압 합성 순간을 전환할 때, 대각선 상의 스위치를 동시에 점호하여야 하나, 회로 상의

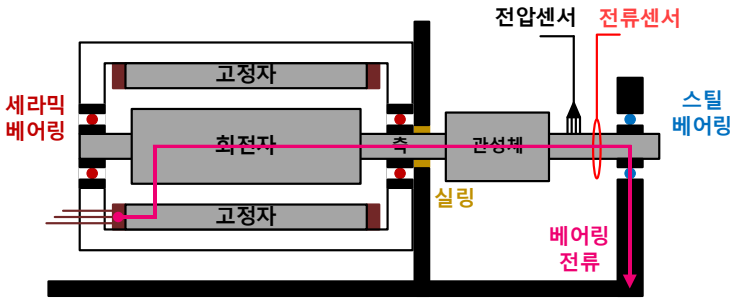
임피던스에 의해 두 스위칭 신호 사이에 지연이 발생할 수 있다. 이 때, 두 스위치가 점호되는 시간 사이에는 먼저 점호된 스위치에 의해 0이 아닌 공통모드 전압이 인가되므로 고주파 스위칭으로 갈수록 영향성을 고려하여야 한다.

제 6 장 부　　록

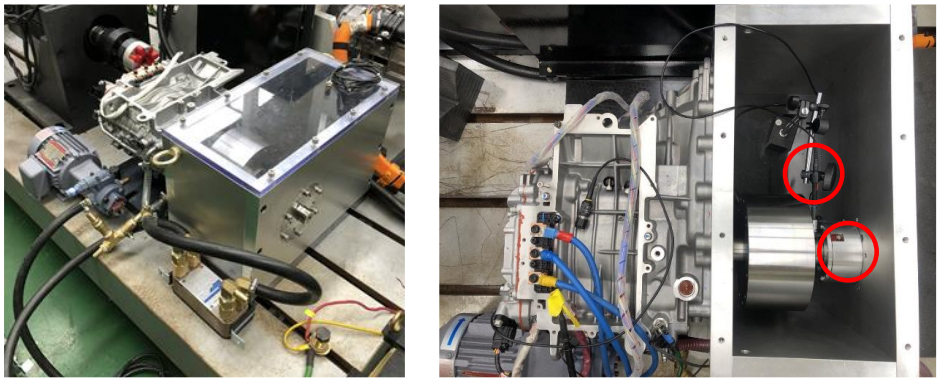
제 1 절 베어링 전류 측정 시스템

본 연구에서는 베어링 전식의 직접적 원인이 되는 베어링 전류를 측정하기 위해 그림 6.1과 같이 베어링 전류 측정 시스템을 구축하였다.

일반적인 M-G 테스트베드 조건에서는 대상 전동기의 인버터 외에도 부하 전동기의 인버터가 전동기 축에 전압을 인가할 수 있으므로, 대상 전동기에 관성체를 연결하는 형태로 실험 세트를 구성하여 부하기 영향성을 배제하였다. 또한, 축 전압이 방전되며 발생하는 전류가 접지로 빠져나갈 수 있는 경로를 제한하기 위해 대상 전동기의 전, 후면



(a) 시스템 구조도



(b) 실제 실험 환경

그림 6.1 베어링 전류 측정 시스템

베어링을 세라믹 베어링으로 채용하고, 외부에 스틸 베어링을 장착하였다. 이러한 구조는 실험 진행이 장기화되어 베어링의 고장이 발생하는 경우 베어링 교체가 용이하도록 하기 위함이다. 이와 같은 변인 통제를 통해, 인버터가 생성하는 공통모드 전압에 의해 발생한 축 전압은 관성체를 지나 스틸 베어링을 통해서만 접지로 흘러 나간다.

축 전압을 측정하기 위한 측정 장비로는 AEGIS 사의 SVP-510 프로브를 채용하였다. 일반적인 전압 프로브는 접점 면적이 매우 작기 때문에 축 전압 측정에 용이하지 않다. 전동기 축은 지속적으로 회전하며, 축의 뒤틀림 정도에 따라 조금씩 진동하기 때문에 접점을 유지할 수 없다. SVP-510은 브러쉬 형태의 전압 프로브로, 회전체의 전압을 측정하기 유리하므로 이를 이용해 축 전압을 측정하였다.

베어링 전류를 측정하기 위해서는 Magnelab 사의 고주파 전류 트랜스포머 CT-F0.25를 채용하였다. 베어링 전류는 전동기 축을 지나 스틸 베어링으로 나가는 고주파의 전류 성분이므로, 이를 측정하기 위해 축을 감싸는 형태의 전류 센서를 사용하여야 하며 고주파 대역에서 특성이 우수한 센서를 채택하여야 한다. 홀 효과를 사용하는 전류 센서나 로고스키 코일을 사용하는 전류 센서의 경우에는, 지름 40 mm 가량의 전동기 축을 통과시킬 수 있는 크기의 제품은 대용량 전류 측정이 목적인 경우가 많아 적합한 센서를 구하기 어렵다. 반면에 전류 트랜스포머는 코어 크기의 선정이 비교적 자유로우며 전류 측정 범위 또한 다양하게 존재한다. 또한, 채용한 전류 트랜스포머는 500 MHz 대역까지 전류 측정이 가능하며 10 MHz 이상부터 신호 감쇄 및 지연이 발생하므로, 통상 수백 kHz ~ 수 MHz 대역에 해당하는 베어링 전류를 측정하기에 유리하다.

참고 문헌

[1] Catherine Manning, “Radio Spectrum.” https://www.nasa.gov/directorates/heo/scan/spectrum/radio_spectrum/

[2] H. E. Boyanton and G. Hodges, “Bearing fluting [motors],” *IEEE Industry Applications Magazine*, vol. 8, no. 5, pp. 53–57, Oct. 2002, doi: 10.1109/MIA.2002.1028391.

[3] R. F. Schiferl and M. J. Melfi, “Bearing current remediation options,” *IEEE Industry Applications Magazine*, vol. 10, no. 4, pp. 40–50, Aug. 2004, doi: 10.1109/MIA.2004.1311162.

[4] D. Dahl, D. Sosnowski, D. Schlegel, R. J. Kerkman, and M. Pennings, “Gear up your bearings,” *IEEE Industry Applications Magazine*, vol. 14, no. 4, pp. 45–53, Aug. 2008, doi: 10.1109/MIAS.2008.923594.

[5] A. Willwerth and M. Roman, “Electrical bearing damage — A lurking problem in inverter-driven traction motors,” in *2013 IEEE Transportation Electrification Conference and Expo (ITEC)*, Jun. 2013, pp. 1–4. doi: 10.1109/ITEC.2013.6573484.

[6] T. Plazenet, T. Boileau, C. Caironi, and B. Nahid-Mobarakeh, “A Comprehensive Study on Shaft Voltages and Bearing Currents in Rotating Machines,” *IEEE Transactions on Industry Applications*, vol. 54, no. 4, pp. 3749–3759, Aug. 2018, doi: 10.1109/TIA.2018.2818663.

[7] “Report of Large Motor Reliability Survey of Industrial and Commercial Installations, Part I,” *IEEE Transactions on Industry Applications*, vol. IA-21, no. 4, pp. 853–864, Jul. 1985, doi: 10.1109/TIA.1985.349532.

[8] Howard Penrose, “Regarding Reliability of Large Electric Motors: What The Studies Really Said.” https://theramreview.com/regarding-the-reliability-of-large-electric-motors-what-the-studies-really-said/

[9] “Motors and Generators.” ANSI/NEMA MG 1-2021, Jun. 29, 2022.

[10] H. Stemmler and P. Guggenbach, “Configurations of high-power voltage source inverter drives,” in *1993 Fifth European Conference on Power Electronics and Applications*, Sep. 1993, pp. 7–14 vol.5.

[11] D. Wu, X. Wu, L. Su, X. Yuan, and J. Xu, “A Dual Three-Level Inverter-Based Open-End Winding Induction Motor Drive With Averaged Zero-Sequence Voltage Elimination and Neutral-Point Voltage Balance,” *IEEE Transactions on Industrial Electronics*, vol. 63, no. 8, pp. 4783–4795, Aug. 2016, doi: 10.1109/TIE.2016.2544721.

[12] R. S. Kanchan, P. N. Tekwani, and K. Gopakumar, “Three-Level Inverter Scheme With Common Mode Voltage Elimination and DC Link Capacitor Voltage Balancing for an Open-End Winding Induction Motor Drive,” *IEEE Transactions on Power Electronics*, vol. 21, no. 6, pp. 1676–1683, Nov. 2006, doi: 10.1109/TPEL.2006.882940.

[13] A. Edpuganti and A. K. Rathore, “New Optimal Pulsewidth Modulation for Single DC-Link Dual-Inverter Fed Open-End Stator Winding Induction Motor Drive,” *IEEE Transactions on Power Electronics*, vol. 30, no. 8, pp. 4386–4393, Aug. 2015, doi: 10.1109/TPEL.2014.2353415.

[14] W. Hu, C. Ruan, H. Nian, and D. Sun, “Zero-Sequence Current Suppression Strategy With Common-Mode Voltage Control for Open-End Winding PMSM Drives With Common DC Bus,” *IEEE Transactions on Industrial Electronics*, vol. 68, no. 6, pp. 4691–4702, Jun. 2021, doi: 10.1109/TIE.2020.2988221.

[15] D. Busse, J. Erdman, R. J. Kerkman, D. Schlegel, and G. Skibinski, “System electrical parameters and their effects on bearing currents,” *IEEE Transactions on Industry Applications*, vol. 33, no. 2, pp. 577–584, Apr. 1997, doi: 10.1109/28.568025.

[16] B. Mirafzal, G. L. Skibinski, R. M. Tallam, D. W. Schlegel, and R. A. Lukaszewski, “Universal Induction Motor Model With Low-to-High Frequency-Response Characteristics,” *IEEE Transactions on Industry Applications*, vol. 43, no. 5, pp. 1233–1246, Oct. 2007, doi:

10.1109/TIA.2007.904401.

[17] A. Binder and A. Muetze, “Scaling Effects of Inverter-Induced Bearing Currents in AC Machines,” *IEEE Transactions on Industry Applications*, vol. 44, no. 3, pp. 769–776, Jun. 2008, doi: 10.1109/TIA.2008.921378.

[18] B. Mirafzal, G. L. Skibinski, and R. M. Tallam, “Determination of Parameters in the Universal Induction Motor Model,” *IEEE Transactions on Industry Applications*, vol. 45, no. 1, pp. 142–151, Feb. 2009, doi: 10.1109/TIA.2008.2009481.

[19] O. Magdun and A. Binder, “High-Frequency Induction Machine Modeling for Common Mode Current and Bearing Voltage Calculation,” *IEEE Transactions on Industry Applications*, vol. 50, no. 3, pp. 1780–1790, Jun. 2014, doi: 10.1109/TIA.2013.2284301.

[20] P. Han, G. Heins, D. Patterson, M. Thiele, and D. M. Ionel, “Modeling of Bearing Voltage in Electric Machines Based on Electromagnetic FEA and Measured Bearing Capacitance,” *IEEE Transactions on Industry Applications*, vol. 57, no. 5, pp. 4765–4775, Oct. 2021, doi: 10.1109/TIA.2021.3092700.

[21] J. M. Erdman, R. J. Kerkman, D. W. Schlegel, and G. L. Skibinski, “Effect of PWM inverters on AC motor bearing currents and shaft voltages,” *IEEE Transactions on Industry Applications*, vol. 32, no. 2, pp. 250–259, Apr. 1996, doi: 10.1109/28.491472.

[22] D. Busse, J. Erdman, R. J. Kerkman, D. Schlegel, and G. Skibinski, “Bearing currents and their relationship to PWM drives,” *IEEE Transactions on Power Electronics*, vol. 12, no. 2, pp. 243–252, Mar. 1997, doi: 10.1109/63.558735.

[23] S. Chen, T. A. Lipo, and D. Fitzgerald, “Source of induction motor bearing currents caused by PWM inverters,” *IEEE Transactions on Energy Conversion*, vol. 11, no. 1, pp. 25–32, Mar. 1996, doi: 10.1109/60.486572.

[24] Fei Wang, “Motor shaft voltages and bearing currents and their reduction in multilevel medium-voltage PWM voltage-source-inverter drive applications,” *IEEE Transactions on Industry Applications*, vol. 36, no. 5, pp. 1336–1341, Oct.

2000, doi: 10.1109/28.871282.

[25] Shaotang Chen, T. A. Lipo, and D. Fitzgerald, “Modeling of motor bearing currents in PWM inverter drives,” *IEEE Transactions on Industry Applications*, vol. 32, no. 6, pp. 1365–1370, Dec. 1996, doi: 10.1109/28.556640.

[26] S. Ogasawara, H. Ayano, and H. Akagi, “An active circuit for cancellation of common-mode voltage generated by a PWM inverter,” *IEEE Transactions on Power Electronics*, vol. 13, no. 5, pp. 835–841, Sep. 1998, doi: 10.1109/63.712285.

[27] Y. . -C. Son and S. -K. Sul, “A new active common-mode EMI filter for PWM inverter,” *IEEE Transactions on Power Electronics*, vol. 18, no. 6, pp. 1309–1314, Nov. 2003, doi: 10.1109/TPEL.2003.818829.

[28] H. Akagi, H. Hasegawa, and T. Doumoto, “Design and performance of a passive EMI filter for use with a voltage-source PWM inverter having sinusoidal output voltage and zero common-mode voltage,” *IEEE Transactions on Power Electronics*, vol. 19, no. 4, pp. 1069–1076, Jul. 2004, doi: 10.1109/TPEL.2004.830039.

[29] H. Akagi and T. Doumoto, “An approach to eliminating high-frequency shaft voltage and ground leakage current from an inverter-driven motor,” *IEEE Transactions on Industry Applications*, vol. 40, no. 4, pp. 1162–1169, Aug. 2004, doi: 10.1109/TIA.2004.830748.

[30] H. Akagi and T. Doumoto, “A passive EMI filter for preventing high-frequency leakage current from flowing through the grounded inverter heat sink of an adjustable-speed motor drive system,” *IEEE Transactions on Industry Applications*, vol. 41, no. 5, pp. 1215–1223, Oct. 2005, doi: 10.1109/TIA.2005.853391.

[31] H. Akagi and S. Tamura, “A Passive EMI Filter for Eliminating Both Bearing Current and Ground Leakage Current From an Inverter-Driven Motor,” *IEEE Transactions on Power Electronics*, vol. 21, no. 5, pp. 1459–1469, Sep. 2006, doi: 10.1109/TPEL.2006.880239.

[32] A. Muetze and C. R. Sullivan, “Simplified Design of Common-Mode Chokes for Reduction of Motor Ground Currents in Inverter Drives,” *IEEE Transactions on Industry Applications*, vol. 47, no. 6, pp. 2570–2577, Dec. 2011, doi: 10.1109/TIA.2011.2170101.

[33] G. Oriti, A. L. Julian, and T. A. Lipo, “A new space vector modulation strategy for common mode voltage reduction [in PWM invertors],” in *PESC97. Record 28th Annual IEEE Power Electronics Specialists Conference. Formerly Power Conditioning Specialists Conference 1970-71. Power Processing and Electronic Specialists Conference 1972*, Jun. 1997, pp. 1541–1546 vol.2. doi: 10.1109/PESC.1997.618066.

[34] Yen-Shin Lai and Fu-San Shyu, “Optimal common-mode Voltage reduction PWM technique for inverter control with consideration of the dead-time effects-part I: basic development,” *IEEE Transactions on Industry Applications*, vol. 40, no. 6, pp. 1605–1612, Dec. 2004, doi: 10.1109/TIA.2004.836149.

[35] Yen-Shin Lai, Po-Sheng Chen, Hsiang-Kuo Lee, and J. Chou, “Optimal common-mode voltage reduction PWM technique for inverter control with consideration of the dead-time effects-part II: applications to IM drives with diode front end,” *IEEE Transactions on Industry Applications*, vol. 40, no. 6, pp. 1613–1620, Dec. 2004, doi: 10.1109/TIA.2004.836151.

[36] W. Hofmann and J. Zitzelsberger, “PWM-control methods for common mode voltage minimization - a survey,” in *International Symposium on Power Electronics, Electrical Drives, Automation and Motion, 2006. SPEEDAM 2006.*, May 2006, pp. 1162–1167. doi: 10.1109/SPEEDAM.2006.1649943.

[37] A. M. Hava and E. Ün, “Performance Analysis of Reduced Common-Mode Voltage PWM Methods and Comparison With Standard PWM Methods for Three-Phase Voltage-Source Inverters,” *IEEE Transactions on Power Electronics*, vol. 24, no. 1, pp. 241–252, Jan. 2009, doi: 10.1109/TPEL.2008.2005719.

[38] E. Un and A. M. Hava, “A Near State PWM Method With Reduced Switching

Frequency And Reduced Common Mode Voltage For Three-Phase Voltage Source Inverters," in *2007 IEEE International Electric Machines & Drives Conference*, May 2007, pp. 235–240. doi: 10.1109/IEMDC.2007.383583.

[39] E. Un and A. M. Hava, "A Near-State PWM Method With Reduced Switching Losses and Reduced Common-Mode Voltage for Three-Phase Voltage Source Inverters," *IEEE Transactions on Industry Applications*, vol. 45, no. 2, pp. 782–793, Apr. 2009, doi: 10.1109/TIA.2009.2013580.

[40] M. Cacciato, A. Consoli, G. Scarcella, and A. Testa, "Reduction of common-mode currents in PWM inverter motor drives," *IEEE Transactions on Industry Applications*, vol. 35, no. 2, pp. 469–476, Apr. 1999, doi: 10.1109/28.753643.

[41] J. Kalaiselvi and S. Srinivas, "Bearing Currents and Shaft Voltage Reduction in Dual-Inverter-Fed Open-End Winding Induction Motor With Reduced CMV PWM Methods," *IEEE Transactions on Industrial Electronics*, vol. 62, no. 1, pp. 144–152, Jan. 2015, doi: 10.1109/TIE.2014.2336614.

[42] V. T. Somasekhar, S. Srinivas, and K. K. Kumar, "Effect of Zero-Vector Placement in a Dual-Inverter Fed Open-End Winding Induction-Motor Drive With a Decoupled Space-Vector PWM Strategy," *IEEE Transactions on Industrial Electronics*, vol. 55, no. 6, pp. 2497–2505, Jun. 2008, doi: 10.1109/TIE.2008.918644.

[43] E. G. Shivakumar, K. Gopakumar, S. K. Sinha, A. Pittet, and V. T. Ranganathan, "Space vector PWM control of dual inverter fed open-end winding induction motor drive," in *APEC 2001. Sixteenth Annual IEEE Applied Power Electronics Conference and Exposition (Cat. No.01CH37181)*, Mar. 2001, pp. 399–405 vol.1. doi: 10.1109/APEC.2001.911678.

[44] K. R. Sekhar and S. Srinivas, "Discontinuous Decoupled PWMs for Reduced Current Ripple in a Dual Two-Level Inverter Fed Open-End Winding Induction Motor Drive," *IEEE Transactions on Power Electronics*, vol. 28, no. 5, pp. 2493–2502, May 2013, doi: 10.1109/TPEL.2012.2215344.

[45] M. Chen and D. Sun, "A Unified Space Vector Pulse Width Modulation for Dual

Two-level Inverter System," *IEEE Transactions on Power Electronics*, vol. 32, no. 2, pp. 889–893, Feb. 2017, doi: 10.1109/TPEL.2016.2585223.

[46] J. Ewanchuk, J. Salmon, and C. Chapelsky, "A Method for Supply Voltage Boosting in an Open-Ended Induction Machine Using a Dual Inverter System With a Floating Capacitor Bridge," *IEEE Transactions on Power Electronics*, vol. 28, no. 3, pp. 1348–1357, Mar. 2013, doi: 10.1109/TPEL.2012.2207741.

[47] S. Chowdhury, P. W. Wheeler, C. Patel, and C. Gerada, "A Multilevel Converter With a Floating Bridge for Open-End Winding Motor Drive Applications," *IEEE Transactions on Industrial Electronics*, vol. 63, no. 9, pp. 5366–5375, Sep. 2016, doi: 10.1109/TIE.2016.2561265.

[48] M. Mengoni, A. Amerise, L. Zarri, A. Tani, G. Serra, and D. Casadei, "Control Scheme for Open-Ended Induction Motor Drives With a Floating Capacitor Bridge Over a Wide Speed Range," *IEEE Transactions on Industry Applications*, vol. 53, no. 5, pp. 4504–4514, Oct. 2017, doi: 10.1109/TIA.2017.2704910.

[49] C. Perera, G. J. Kish, and J. Salmon, "Decoupled Floating Capacitor Voltage Control of a Dual Inverter Drive for an Open-Ended Winding Induction Motor," *IEEE Transactions on Power Electronics*, vol. 35, no. 7, pp. 7305–7316, Jul. 2020, doi: 10.1109/TPEL.2019.2955412.

[50] Z. Huang, T. Yang, P. Giangrande, S. Chowdhury, M. Galea, and P. Wheeler, "An Active Modulation Scheme to Boost Voltage Utilization of the Dual Converter With a Floating Bridge," *IEEE Transactions on Industrial Electronics*, vol. 66, no. 7, pp. 5623–5633, Jul. 2019, doi: 10.1109/TIE.2018.2873539.

[51] M. R. Baiju, K. K. Mohapatra, R. S. Kanchan, and K. Gopakumar, "A dual two-level inverter scheme with common mode voltage elimination for an induction motor drive," *IEEE Transactions on Power Electronics*, vol. 19, no. 3, pp. 794–805, May 2004, doi: 10.1109/TPEL.2004.826514.

[52] S. B. Kjaer, J. K. Pedersen, and F. Blaabjerg, "A review of single-phase grid-connected inverters for photovoltaic modules," *IEEE Transactions on Industry Applications*, vol. 41, no. 5, pp. 1292–1306, Oct. 2005, doi:

10.1109/TIA.2005.853371.

[53] Q. Li and P. Wolfs, “A Review of the Single Phase Photovoltaic Module Integrated Converter Topologies With Three Different DC Link Configurations,” *IEEE Transactions on Power Electronics*, vol. 23, no. 3, pp. 1320–1333, May 2008, doi: 10.1109/TPEL.2008.920883.

[54] S. Kouro, J. I. Leon, D. Vinnikov, and L. G. Franquelo, “Grid-Connected Photovoltaic Systems: An Overview of Recent Research and Emerging PV Converter Technology,” *IEEE Industrial Electronics Magazine*, vol. 9, no. 1, pp. 47–61, Mar. 2015, doi: 10.1109/MIE.2014.2376976.

[55] M. Victor, F. Greizer, S. Bremicker, and U. Hubler, “Method of converting a direct current voltage from a source of direct current voltage, more specifically from a photovoltaic source of direct current voltage, into a alternating current voltage,” U.S. Patent 7 411 802, Aug. 12, 2008

[56] R. Gonzalez, J. Lopez, P. Sanchis, and L. Marroyo, “Transformerless Inverter for Single-Phase Photovoltaic Systems,” *IEEE Transactions on Power Electronics*, vol. 22, no. 2, pp. 693–697, Mar. 2007, doi: 10.1109/TPEL.2007.892120.

[57] H. Schmidt, S. Christoph, and J. Ketterer, “Current inverter for direct/alternating currents, has direct and alternating connections with an intermediate power store, a bridge circuit, rectifier diodes and a inductive choke,” German Patent D E10 221 592 A1, Dec. 04, 2003

[58] Y. Wang, D. Panda, T. A. Lipo, and D. Pan, “Open-Winding Power Conversion Systems Fed by Half-Controlled Converters,” *IEEE Transactions on Power Electronics*, vol. 28, no. 5, pp. 2427–2436, May 2013, doi: 10.1109/TPEL.2012.2218259.

[59] J. -C. Hwang and H. -T. Wei, “The Current Harmonics Elimination Control Strategy for Six-Leg Three-Phase Permanent Magnet Synchronous Motor Drives,” *IEEE Transactions on Power Electronics*, vol. 29, no. 6, pp. 3032–3040, Jun. 2014, doi: 10.1109/TPEL.2013.2275194.

[60] Y. Zhou and H. Nian, “Zero-Sequence Current Suppression Strategy of Open-Winding PMSG System With Common DC Bus Based on Zero Vector Redistribution,” *IEEE Transactions on Industrial Electronics*, vol. 62, no. 6, pp. 3399–3408, Jun. 2015, doi: 10.1109/TIE.2014.2366715.

[61] Q. An, J. Liu, Z. Peng, L. Sun, and L. Sun, “Dual-Space Vector Control of Open-End Winding Permanent Magnet Synchronous Motor Drive Fed by Dual Inverter,” *IEEE Transactions on Power Electronics*, vol. 31, no. 12, pp. 8329–8342, Dec. 2016, doi: 10.1109/TPEL.2016.2520999.

[62] X. Lin, W. Huang, and L. Wang, “SVPWM Strategy Based on the Hysteresis Controller of Zero-Sequence Current for Three-Phase Open-End Winding PMSM,” *IEEE Transactions on Power Electronics*, vol. 34, no. 4, pp. 3474–3486, Apr. 2019, doi: 10.1109/TPEL.2018.2856372.

[63] W. Hu, H. Nian, and D. Sun, “Zero-Sequence Current Suppression Strategy With Reduced Switching Frequency for Open-End Winding PMSM Drives With Common DC BUS,” *IEEE Transactions on Industrial Electronics*, vol. 66, no. 10, pp. 7613–7623, Oct. 2019, doi: 10.1109/TIE.2018.2881945.

Abstract

In this study, a common-mode current that causes the EMI and insulation breakdown, and a shaft voltage that causes the bearing fault are analyzed. And, an inverter topology and a control method for eliminating the common-mode voltage that is a fundamental cause of them are presented. The parasitic capacitors inside the three-phase AC electric machine are analyzed to form a common-mode equivalent circuit. And it is analyzed that the common-mode current and shaft voltage caused by the common-mode voltage fluctuations. The need to fundamentally control the common mode voltage to zero, is raised.

In order to increase the degree of freedom in the common-mode voltage control, a three-phase open winding motor is used as a target motor, and the equivalent circuit that integrates the zero-sequence and common-mode is defined. In addition, limitations from the perspective of the common-mode voltage are presented by analyzing the existing zero-sequence current reduction control method.

A three-phase HERIC inverter structure is proposed and applied to the control of the open-end winding machine to simultaneously reduce the zero-sequence and common mode voltage. A new PWM method is suggested for implementing the existing zero-sequence current reduction control method in the HERIC inverter. A nonlinear voltage distortion due to the characteristics of

the HERIC inverter is analyzed and a compensation method is proposed to achieve the zero-sequence current and the common-mode voltage reduction. Finally, the increase of the inverter loss due to the introduction of the three-phase HERIC inverter is analyzed by comparing it with a dual three-phase inverter and is verified experimentally.

Keywords : Common-mode Voltage, Common-mode Current, Shaft Voltage, Open-end Winding Machine, Zero-sequence Voltage, HERIC Inverter
Student Number : 2018-25431