



저작자표시-비영리-변경금지 2.0 대한민국

이용자는 아래의 조건을 따르는 경우에 한하여 자유롭게

- 이 저작물을 복제, 배포, 전송, 전시, 공연 및 방송할 수 있습니다.

다음과 같은 조건을 따라야 합니다:



저작자표시. 귀하는 원저작자를 표시하여야 합니다.



비영리. 귀하는 이 저작물을 영리 목적으로 이용할 수 없습니다.



변경금지. 귀하는 이 저작물을 개작, 변형 또는 가공할 수 없습니다.

- 귀하는, 이 저작물의 재이용이나 배포의 경우, 이 저작물에 적용된 이용허락조건을 명확하게 나타내어야 합니다.
- 저작권자로부터 별도의 허가를 받으면 이러한 조건들은 적용되지 않습니다.

저작권법에 따른 이용자의 권리는 위의 내용에 의하여 영향을 받지 않습니다.

이것은 [이용허락규약\(Legal Code\)](#)을 이해하기 쉽게 요약한 것입니다.

[Disclaimer](#)

공학석사학위논문

티타늄/구리 전극이 산화물 박막트랜지스터
특성 및 신뢰성에 미치는 영향에 관한 연구

The Effects of Titanium/Copper
Electrodes on the Characteristics and
Reliability of Oxide Thin-Film Transistors

2013년 2월

서울대학교 대학원

전기·컴퓨터 공학부

송 문 규

초 록

평판 디스플레이 산업 내에서의 LCD 산업은 대부분의 비중을 차지하고 있는 핵심 영역이다. 2000년대 초반까지 노트북 컴퓨터용 디스플레이 장치로 성장을 거듭해왔던 LCD 산업은 이 후 모니터, TV로 점차 영역을 확대하여 연 20% 이상의 고속 성장을 거듭해 왔지만 현재는 LCD TV시장의 포화, 미국과 유럽의 재정위기로 인한 세계 경제의 위기로 인해 LCD 패널의 수요급감과 가격하락으로 큰 위기를 맞고 있는 상태이다. 이를 극복하기 위해서 AMOLED, 고해상도, 투명, 플렉서블 디스플레이 등의 새로운 방식의 디스플레이 장치에 대한 연구가 진행되고 있다.

산화물 기반 박막트랜지스터는 이러한 미래 디스플레이의 구동 소자로서 최근 각광을 받고 있다. 산화물 박막트랜지스터는 기존의 LCD 구동 소자인 비정질 실리콘 박막트랜지스터에 비해 전계이동도가 높아 대면적 고해상도 디스플레이에 적합하며 현재 소형 AMOLED 구동 소자인 저온 다결정 실리콘 박막트랜지스터에 비해 균일도가 우수하여 AMOLED 디스플레이 대형화에 적합하다는 평가를 받고 있다. 또한 빛에 대한 투과도가 좋은 재료 특성으로 인해 투명 디스플레이 구동 박막트랜지스터의 재료로 사용 가능하고 상온 증착이 가능해 플라스틱 기판 사용으로 인하여 낮은 공정온도가 요구되는 플렉서블 디스플레이를 위한 박막트랜지스터의 재료에도 적합하다.

최근 이와 같은 산화물 재료에 대한 연구와 산화물 박막트랜지스터에 대한 연구가 활발하게 진행되고 있는데 본 논문에서는 이 중에서 전극재료가 산화물 박막트랜지스터의 활성층에 미치는 영향에 대해서 다각도의 분석을

통해 접근하였다.

대면적 고해상도 디스플레이 구동 박막트랜지스터의 빠른 스위칭 속도를 위해서는 필연적으로 RC 지연효과가 감소되어야 한다. 따라서 저항이 작으면서도 산화물 활성층과의 접촉 특성이 우수한 전극재료가 요구되는데 폴리브덴은 이와 같은 특성을 만족시키는 재료로 현재 산화물 박막트랜지스터의 전극재료로 많이 사용되고 있다. 구리는 폴리브덴에 비해서 저항이 더 작고 쉽게 구할 수 있다는 재료 특성으로 인해서 산화물 박막트랜지스터의 전기적 특성을 향상시키기 위한 노력의 일환으로 최근 연구가 진행되고 있다. 그러나 구리는 산화물 반도체와의 접착력이 좋지 못하다는 문제가 있기 때문에 구리전극과 산화물 반도체 활성층 사이의 접촉층이 필요한데 이와 같은 역할을 하는 금속이 바로 티타늄이다. 따라서 티타늄/구리 이중층을 통해서 저항이 낮고 접촉특성이 좋은 산화물 박막트랜지스터의 전극을 제작할 수 있게 되었다. 한편 투명 디스플레이를 위한 투명전극 재료로는 ITO를 사용할 수 있다. ITO는 금속전극에 비해서는 저항이 높지만 전극으로 사용할 수 있을 정도의 저항크기를 갖고 있으며 산화물 활성층과의 접촉 특성도 좋기 때문에 투명 박막트랜지스터를 위한 전극의 재료로 사용이 될 수 있다. 본 논문에서는 위의 전극재료를 이용해서 산화물 박막트랜지스터를 제작하고 전극과 산화물 활성층의 접촉 특성을 살폈으며 산화물 박막트랜지스터 공정에서 필수적인 어닐링 과정에서 전극의 재료와 산화물의 상호작용으로 인해 발생하는 현상에 대한 연구를 진행하였다.

먼저 박막단위에서의 분석을 시작으로 박막트랜지스터까지 확장하여 전기적 특성에 대한 측정 및 분석을 하였다. 산화물의 물질 종류로는 현재 가장 활발하게 연구되고 있고 양산화 단계까지 도달해 있는 a-IGZO를

선택하였고 이를 진공공정인 스퍼터를 이용하여 박막을 제작하고 전류-전압 특성을 분석하였다. 또한 박막의 캐리어 농도를 구하기 위해서 Hall measurement 시스템에 대해 간단히 정리를 한 후 캐리어 농도와 면저항 등 박막의 전기적 기본 특성을 구하였다. 박막에 대한 분석에 이어서 전극재료에 따른 산화물 박막 트랜지스터를 제작하고 기본 특성에 대한 측정 및 분석결과를 서술하였다. 전극재료가 달라지면 a-IGZO 박막트랜지스터의 활성층과의 접촉저항이 달라질 수 있고 전극재료 자체가 a-IGZO 박막트랜지스터의 활성층에 영향을 끼칠 수 있기 때문에 활성층의 물성이 달라질 수 있어 전극재료가 a-IGZO 박막트랜지스터의 활성층에 어떠한 영향을 끼치는 지에 대한 내용을 중점적 다루었다.

전극재료가 달라졌을 때 산화물 박막트랜지스터의 기본 특성을 분석하는 과정에서 채널의 길이, 소자 제작 후 열처리 온도를 각각 변수로 놓고 추가적으로 분석을 하였다. 전극재료가 달라졌을 때 산화물 박막트랜지스터의 채널 길이 영향성에 대해서 분석하는 방법으로 Transfer Line Method를 이용하여 채널의 저항을 측정하였고 전극과 활성층 사이의 접촉저항도 측정하였다. 또한 채널의 길이가 다른 산화물 박막트랜지스터를 제작하여 이를 통해 전달특성과 출력특성을 측정하여 소자의 전기적 특성 파악하고 분석하였다. 전극재료에 따른 산화물 박막트랜지스터의 열처리 영향성에 대한 구체적인 방법으로 온도를 변화시켰을 때의 전극저항, 접촉저항, 채널저항을 합한 총 저항 값이 어떻게 변하는지에 대해서 측정하였고 전극재료가 달라졌을 때 총 저항 값의 차이가 생긴다는 사실을 확인하였으며 그 이유에 대한 분석을 하였다. 또한 a-IGZO 활성층에서 oxygen vacancy가 생성되는 과정에 대해서 정리하고 이것들과 산화물 박막트랜지스터 공정에서 열처리

단계와의 연관성에 대한 연구를 진행하였다.

마지막으로 전기적 안정성에 대해 문턱전압 측정을 통한 분석으로 전극재료가 달라졌을 때 소자의 신뢰성에 대해서 알아보았다. 신뢰성 테스트 방법으로는 전기적 스트레스와 온도 스트레스를 동시에 가하는 BTS 테스트를 하였다. 먼저 게이트 전극에 20 V의 Positive bias를 가하는 PBTS 실험을 한 후 전극재료가 따른 문턱전압의 이동 차이에 대해서 보고하였고 그 다음 역시 게이트 전극에 -20 V의 Negative bias를 가하는 NBTS 실험을 하고 그 결과에 대해 보고하였다.

주요어 : 산화물 반도체, 산화물 박막트랜지스터, 전극재료, AMLCD, AMOLED

학 번 : 2011-20863

목 차

초 록.....	i
목 차.....	v
표 목차.....	ix
그림 목차.....	x
제 1 장 서 론.....	1
1.1 배경 이론.....	1
1.2 논문의 구성.....	4
제 2 장 산화물 박막트랜지스터 소자 review.....	6
2.1 개요.....	7
2.2 산화물 반도체 물질.....	9
2.3 산화물 박막트랜지스터 동작 특성.....	14
2.3.1 산화물 박막트랜지스터 구조 및 공정.....	14
2.3.2 산화물 박막트랜지스터의 주요 파라미터.....	17
2.4 산화물 박막트랜지스터 신뢰성.....	20
제 3 장 전극재료에 따른 산화물 박막 특성.....	25
3.1 개요.....	26

3.2 소자 구조 및 제작.....	30
3.3 결과 및 분석.....	32
3.3.1 산화물 박막의 전류-전압 특성.....	32
3.3.2 산화물 박막의 캐리어 농도.....	34
3.4 요약.....	36
제 4 장 전극재료에 따른 산화물 박막트랜지스터	37
4.1 개요.....	38
4.2 소자 구조 및 제작.....	40
4.3 전극 재료에 따른 산화물 박막트랜지스터의 기본 특성.....	43
4.3.1 전기적 특성.....	43
4.3.2 산화물 반도체 층의 변화 분석.....	48
4.4 요약.....	53
제 5 장 전극재료에 따른 산화물 박막트랜지스터의 채널 길이 영향성	55
5.1 개요.....	56
5.2 소자 구조 및 제작.....	58
5.3 산화물 박막트랜지스터의 채널 길이 영향성.....	62
5.3.1 채널 길이에 따른 산화물 박막트랜지스터의 기본 특성.....	62
5.3.2 Transfer Line Method 를 이용한 저항측정	64
5.3.3 전극재료에 따른 이동도.....	69
5.3.3.1 캐리어 농도와 이동도의 상관관계.....	69

5.3.3.2 전극재료에 따른 채널길이와 이동도의 상관관계	72
5.4 요약.....	75
제 6 장 전극재료에 따른 산화물 박막트랜지스터의 열처리 영향성	77
6.1 개요.....	78
6.2 열처리 온도에 따른 채널 저항의 변화 양상.....	79
6.3 Oxygen Vacancy 의 생성 및 확산.....	83
6.3.1 Oxygen Vacancy 의 생성.....	83
6.3.2 Oxygen Vacancy 의 확산.....	85
6.4 요약.....	89
제 7 장 전극재료에 따른 산화물 박막트랜지스터의 신뢰성.....	91
7.1 개요.....	92
7.2 산화물 박막트랜지스터의 전기적 신뢰성.....	93
7.2.1 Positive Bias Stress 에 대한 신뢰성	94
7.2.2 Negative Bias Stress 에 대한 신뢰성.....	98
7.3 요약.....	101
제 8 장 결 론.....	102
부록 A. p-type 산화물 박막트랜지스터 연구.....	107
A.1 개요	107

A.2 p-type 산화물 박막트랜지스터 연구 현황	108
A.3 p-type 산화물 박막트랜지스터의 제작	113
A.4 결과 및 분석	116
A.5 요약	122
참고 문헌	123
Abstract	132

표 목차

표 4.1	42
표 5.1	61
표 6.1	88
표 A-1	110
표 A-2	115

그림 목차

그림 2.1	12
그림 2.2	13
그림 2.3	16
그림 2.4	23
그림 2.5	24
그림 3.1	28
그림 3.2	29
그림 3.3	31
그림 3.4	33
그림 3.5	35
그림 4.1	41
그림 4.2	45
그림 4.3	46
그림 4.4	47
그림 4.5	50
그림 4.6	51
그림 4.7	52
그림 5.1	60
그림 5.2	63
그림 5.3	66

그림 5.4	67
그림 5.5	68
그림 5.6	70
그림 5.7	71
그림 5.8	73
그림 5.9	74
그림 6.1	81
그림 6.2	82
그림 6.3	87
그림 7.1	95
그림 7.2	96
그림 7.3	97
그림 7.4	99
그림 7.5	100
그림 A-1	111
그림 A-2	112
그림 A-3	114
그림 A-4	117
그림 A-5	119
그림 A-6	121

제 1장 서론

1.1 배경 이론

LCD로부터 시작된 평판 디스플레이 시장은 CRT가 차지하고 있던 기존의 디스플레이 시장을 빠르게 대체 하였다. 최근의 디스플레이 산업은 LCD, PDP 등 평판 디스플레이가 이끌어 가고 있는데 LCD는 휴대용 모바일 기기부터 대형 TV에 이르기 까지 모든 부분에서 가장 흔하게 사용되고 있으며 PDP는 대형 TV에서 일부 사용되고 있다. 그러나 이러한 평판 디스플레이 산업 시장의 성장은 최근 들어 세계 경기 침체와 LCD 패널 가격의 하락 등으로 인하여 성장률이 감소하고 있어 새로운 돌파구를 모색해야 할 시점에 와 있다. 디스플레이 업계에서는 미래의 디스플레이 산업을 이끌 새로운 성장동력이 될 후보로는 AMOLED, 투명 디스플레이, 플렉서블 디스플레이, UD (Ultra-high Definition) 디스플레이, 무안경 3D 디스플레이 등이 꼽히고 있다.

산화물 반도체는 이 중 AMOLED, 투명 디스플레이, UD 디스플레이 구현을 위한 핵심 소자이다. 산화물 반도체는 재료 특성상 투과도가 높기 때문에 투명디스플레이의 백플레인으로 사용하기에 적합하며 기존의 소형 AMOLED 패널에 적용되고 있는 다결정 실리콘보다 우수한 균일도 특성을 보이고 있으며 대형 LCD 디스플레이의 백플레인으로 사용되고 있는 비정질 실리콘의 공정기술을 일부 이용할 수 있다는 측면에서 장비 구축비용이 절약된다는 장점이 있다. 또한 비정질 실리콘에 비하여 전계이동도가 크기

때문에 고해상도의 대형 UD디스플레이에도 적용하기에 적합한 소자이다.

AMOLED는 빠른 응답속도, 높은 명암비, 높은 색재현율을 구현 할 수 있어 LCD와 PDP 이후 디스플레이의 대안으로 인식되고 있다. OLED는 각각의 화소에 능동소자 유무에 따라 수동형인 PM(passive matrix)OLED와 능동형인 AM(active matrix)OLED로 분류할 수 있는데 능동형인 AMOLED가 주류이다. 이러한 능동소자는 각각의 화소를 제어하는 스위치인데 현재 LCD 패널에는 비정질 실리콘 박막 트랜지스터 (Thin-film Transistor, TFT)를 사용하고 소형 AMOLED 패널에는 다결정 실리콘 박막 트랜지스터를 사용하고 있다. 비정질 실리콘 박막 트랜지스터는 가격이 저렴하고 우수한 균일도 특성으로 인하여 대면적 디스플레이에 적합하지만 전기적 스트레스에 문턱전압이 이동하고 빛에 의해 소자의 특성이 열화되는 문제점이 있어 전압 구동방식인 LCD와는 달리 전류 구동방식의 AMOLED에 적용하였을 때에는 균일한 휘도 특성을 나타내기 어렵다는 문제점이 있다. 현재 소형 AMOLED 패널에서 사용되고 있는 다결정 실리콘 박막 트랜지스터는 비정질 실리콘 재료에 엑시머 레이저 등을 이용하여 결정화시키는 방법을 이용한다. 이렇게 만들어진 다결정 실리콘 박막 트랜지스터는 높은 전계이동도와 전기적 스트레스에 대한 전류적 안정성을 갖게 되어 AMOLED 디스플레이에 스위칭 소자로 사용 가능하게 된다. 그러나 다결정 실리콘은 결정화 과정에서 생성된 그레인으로 인해 균일도가 좋지 않기 때문에 각 화소간에 문턱전압과 이동도와 같은 전기적 특성의 차이가 발생되어 대면적 디스플레이로의 확장이 어렵다는 문제점이 있다. 또한 재결정 과정에서 추가되는 공정으로 인해 제조 비용이 증가된다는 단점도 있다.

산화물 반도체의 이동도는 3~50 cm^2/Vs 정도로 비정질 실리콘의 이동도 대비 높아 고해상도 대면적 디스플레이를 가능하게 하고 비정질 산화물 반도체는 균일도 측면에서 다결정 실리콘보다 우월한 특성을 지니고 있다는 점에서 위와 같은 기존의 물질(비정질 실리콘, 다결정 실리콘)의 단점을 해결할 수 있게 되어 모바일 기기용 소형 패널에서부터 TV용 대형 패널에 이르기 까지 향후 적용범위가 확대될 것으로 예상된다. 또한 산화물 반도체는 에너지 밴드갭이 큰 물질이기 때문에 투과율이 높다. 이러한 특징은 투명 반도체를 가능하게 하여 투명디스플레이나 투명 태양전지 등의 미래 디스플레이 산업의 중요한 소재가 될 것으로 예상된다.

1.2 논문의 구성

본 논문에서는 전극재료에 따른 산화물 박막 트랜지스터의 특성과 전기적 스트레스에 대한 신뢰성에 대해서 다양한 상황에서 연구 및 분석을 하였다.

제 2장에서는 산화물 박막 트랜지스터의 활성층을 구성하는 다양한 물질의 산화물에 대해서 정리하고 일반적인 산화물 박막트랜지스터의 동작 특성에 대해서 언급하였다. 또한 본 논문에서 자주 언급하게 될 산화물 박막트랜지스터의 여러 가지 구조 및 공정에 대한 내용과 결과 분석을 할 때 필요한 주요 파라미터에 대해서도 실었으며 전기적 스트레스에 대한 신뢰성에 대한 내용도 정리하였다.

제 3장에서는 전극재료에 따른 산화물의 박막에 대한 분석내용을 서술하였다. 박막을 제작하고 전류-전압 특성을 파악하고 산화물 박막의 캐리어 농도에 대한 측정내용과 분석결과에 대해 논하였다.

제 4장에서는 3장의 내용을 발전시켜서 전극재료에 따른 산화물 박막 트랜지스터를 제작하고 기본 특성에 대한 측정 및 분석결과에 대해서 서술하였다.

제 5장에서는 전극재료에 따른 산화물 박막트랜지스터의 채널 길이 영향성에 대해서 Transfer Line Method를 이용하여 채널의 저항과 전극과 활성층 사이의 접촉저항을 측정하고 박막트랜지스터의 전기적 특성 측정 결과를 바탕으로 분석하였다.

제 6장에서는 전극재료에 따른 산화물 박막트랜지스터의 열처리 영향성에 대해서 열처리 온도를 변수로 놓았을 때의 분석을 통해서 파악해

보고자 하였다.

제 7장에서는 전극재료에 따른 산화물 박막트랜지스터의 신뢰성에 대해서 알아보았다. 게이트 전극에 Positive bias와 Negative bias 스트레스를 각각 가한 후 일정 시간 후 문턱전압의 변화 양상을 통해서 신뢰성을 측정하였다.

제 8장은 본 논문의 마지막 장으로 앞선 내용들을 정리하며 결론을 맺었다.

제 2장 산화물 박막트랜지스터 소자 review

이 장에서는 산화물 박막트랜지스터 소자에 대한 지금까지의 연구결과에 대해서 정리하였다. 산화물 박막트랜지스터의 활성층을 구성하는 다양한 물질의 산화물에 대하여 소개하였고 일반적인 산화물 박막 트랜지스터의 동작 특성에 대해서 언급하였다. 또한 산화물 박막트랜지스터의 여러 가지 구조 및 공정에 대한 내용과 결과 분석을 할 때 필요한 주요 파라미터에 대해서도 실었으며 전기적 스트레스에 대한 산화물 박막트랜지스터의 신뢰성에 대한 내용도 정리하였다.

2.1 개요

산화물 반도체는 2004년의 노무라의 연구 결과를 시작으로 많은 발전을 거듭해 오면서 차세대 평판 디스플레이의 백플레인의 스위칭 소자로서 많은 주목을 받기 시작했다. [1] 현재 평판 디스플레이 시장은 TFT-LCD가 가장 큰 비중을 차지하고 있는 있는데 TFT-LCD에서는 비정질 실리콘이 백플레인의 스위칭 소자 제작에 이용되고 있다. 비정질 실리콘은 일반적으로 전계이동도가 $1 \text{ cm}^2/\text{Vs}$ 이하로 알려져 있다. [2] 하지만 이는 빠른 스위칭 속도와 고해상도가 요구되는 더 높은 품질의 TFT-LCD 제작에 요구되는 전계이동도에는 부족하기 때문에 이보다 전계이동도가 더 크고 전기적 특성이 안정된 물질이 필요하였고 이에 대한 대표적인 대체 물질로 산화물 반도체가 주목받기 시작하였다. [3]

산화물 반도체는 전계이동도가 $3\sim 50 \text{ cm}^2/\text{Vs}$ 정도로 비정질 실리콘에 비해서 우수하면서 기존의 비정질 실리콘과 같이 상온기반의 양산성이 있는 스퍼터링 공정으로 제작 가능하다는 장점이 있다. [4] 공정온도가 낮다는 것은 곧 기판을 기존에 많이 사용하고 있는 유리기판에서 플라스틱기판으로 대체 가능하다는 것을 의미하고 이는 깨지지 않는 디스플레이, 휘어지는 플렉서블 디스플레이를 가능하게 한다. 또한 산화물 반도체는 비정질 구조이기 때문에 균일도가 우수하다. 이는 TV에 사용되는 대면적 패널 제작에 이용될 수 있음을 의미한다. 산화물 반도체의 우수한 전기적 특성은 대면적 디스플레이와 UD 디스플레이 뿐만 아니라 240 Hz 이상의 빠른 프레임속도를 가능하게 하여 좌안과 우안에 다른 영상을 교차적으로 전송하는 방법을 사용하는 셔터글라스 방식의 3D 영상 구현을 가능하게 한다.

산화물 반도체는 또한 차세대 디스플레이 방식인 AMOLED 디스플레이에 적용함에 있어도 기존의 저온 다결정 실리콘 (low temperature poly silicon, LTPS) 박막트랜지스터 대비 우월한 특성을 지니고 있다. 저온 다결정 박막트랜지스터는 전계이동도의 크기가 $100 \text{ cm}^2/\text{Vs}$ 정도의 값을 지니고 있고 전기적 스트레스에 대한 안정도 또한 뛰어나지만 대면적에 적용하였을 때는 균일도 측면에서 문제가 발생하여 현재까지는 대면적 AMOLED 패널은 양산되지 못하고 휴대폰을 비롯한 모바일 기기용 소형 패널을 중심으로 생산되고 있는 실정이다. 따라서 대면적 AMOLED 디스플레이를 위해서는 비정질 산화물이 균일도 측면에서 유리한 부분이 있기 때문에 산화물 반도체에 대한 연구의 발전이 향후 대면적 AMOLED 디스플레이의 성장을 이끌 것으로 예상된다.

2.2 산화물반도체 물질

초기 산화물반도체에 대한 연구에서 사용된 물질은 산화아연(ZnO)이다. [5] ZnO는 shallow donor역할을 하는 oxygen vacancy와 같은 고유결함이 존재하여 높은 전자 이동도의 소자를 제작할 수 있으며 무엇보다도 밴드갭이 커서 가시광선에 대한 투과력이 높아 투명한 재료라는 중요한 특징을 지니고 있어 초기 산화물 반도체 연구의 중심이 되었다. 그러나 ZnO는 그레인 경계(grain boundary)가 존재하는 다결정 구조가 일반적으로 비정질이나 결정질로 만들기 어려워 균일도가 높은 소자로 제작하기 어렵다는 단점이 있다. 또한 동작할 때 높은 턴온 전압이 요구되며 산성 에천트에 화학적 내구성이 떨어져 반도체 공정 시 문제점을 유발한다는 재료적 특성 또한 존재한다. [6]

이러한 문제를 해결하기 위해서 다른 구조를 갖고 있는 두 종류 이상의 산화물을 결합시켜서 균일도가 있는 전기적 특성이 우수하고 균일도가 있는 산화물 반도체 물질이 요구되었다. 인듐-아연 산화물(IZO)은 산화아연과 산화인듐이 결합되어 비정질의 구조를 갖고 있는 물질이다. IZO는 따라서 균일도와 전기적 특성의 두가지 중요한 요건을 갖추게 되어 산화물 박막트랜지스터의 활성층으로 사용될 수 있게 되었다. [7] IZO는 산화아연과 산화인듐의 비율에 따라 도체의 특성을 나타내거나 반도체의 특성이 나타나는 성질이 있어 전극과 박막트랜지스터의 활성층 모두 이용 가능한 물질이다. [8] 그러나 IZO는 캐리어 농도의 조절이 쉽지 않다는 중요한 단점이 있다. 그것은 캐리어의 농도가 지나치게 높아서 ($>10^{17} \text{ cm}^{-3}$) 오프 전류를 높여 온-오프 비율을 줄여주는 부정적 결과를 초래한다. 따라서 캐리어 농도를

줄여주기 위한 캐리어 억제인자(carrier suppressor)가 필요한데 이것으로 이용되는 물질이 갈륨(Ga)이다. 갈륨을 IZO에 넣어주게 되면 비정질 인듐-갈륨-아연 산화물(a-IGZO)을 제작할 수 있는데 a-IGZO는 캐리어의 농도가 10^{17} cm^{-3} 이하여서 온-오프 비율이 높아 반도체의 전달특성이 우수하면서도 이동도 또한 $10 \text{ cm}^2/\text{Vs}$ 이상으로 비정질 실리콘 박막트랜지스터 대비 10배 이상 우수한 특성을 나타내었다.

실리콘과 산화물 반도체 전도대역 최소값의 오비탈 구조 개형인 그림 2.1을 보면 산화물 반도체는 금속원자 각각의 5s오비탈이 중첩되면서 비정질 구조에서도 자유전자가 이동할 수 있는 길이 생성된다. [1] 이것은 s오비탈이 구형대칭구조 이기 때문에 결정질과 비정질의 차이가 크지 않게 되는 것이다. 실리콘은 반면에 대칭구조가 아닌 p오비탈이 자유전자 이동의 길이 되기 때문에 결정질에서는 이동도가 매우 크지만($>1000 \text{ cm}^2/\text{Vs}$) 비정질에서는 작은 이동도($<1 \text{ cm}^2/\text{Vs}$)를 갖게 된다. 그림 2.2에는 In_2O_3 , Ga_2O_3 , ZnO 시스템에서 홀 이동도와 캐리어 농도를 나타내고 있는데 이를 통해서 최적화된 인듐, 갈륨, 아연의 비율을 찾아 높은 이동도와 낮은 오프 전류값을 갖는 재료를 찾을 수 있다. [9]

산소의 함유량도 산화물 박막트랜지스터의 특성을 좌우하는 중요한 요인이다. 산소의 빈자리(oxygen vacancy)가 캐리어에 가장 큰 영향을 끼치기 때문에 박막트랜지스터의 활성층을 증착하기 위해서 스퍼터를 사용할 때 아르곤과 산소의 비율 조절량에 따라 산화물 박막트랜지스터의 전기적 특성의 큰 차이가 생긴다. [10, 11] 또한 산소 플라즈마($\text{O}_2 \text{ plasma}$)나 산소 습식 어닐링($\text{O}_2 \text{ wet annealing}$)을 통해서 박막트랜지스터의 성능을 향상시킨 연구도 진행된 바 있다. [12]

최근에는 갈륨을 대체할 수 있는 캐리어 억제인자로 hafnium(Hf)과 zirconium(Zr) 등의 대체물질을 이용하여 산화물 박막트랜지스터를 만들려고 하는 노력이 진행되고 있으며 [13, 14] 또한 희토류인 인듐을 대체하기 위해서 산화아연에 주석을 첨가하여 a-IGZO를 대체한 ZTO물질로 10 cm^2/Vs 이상의 우수한 이동도 특성을 갖고 있는 박막트랜지스터를 제작하고 분석하는 연구도 지속되고 있다. [15]

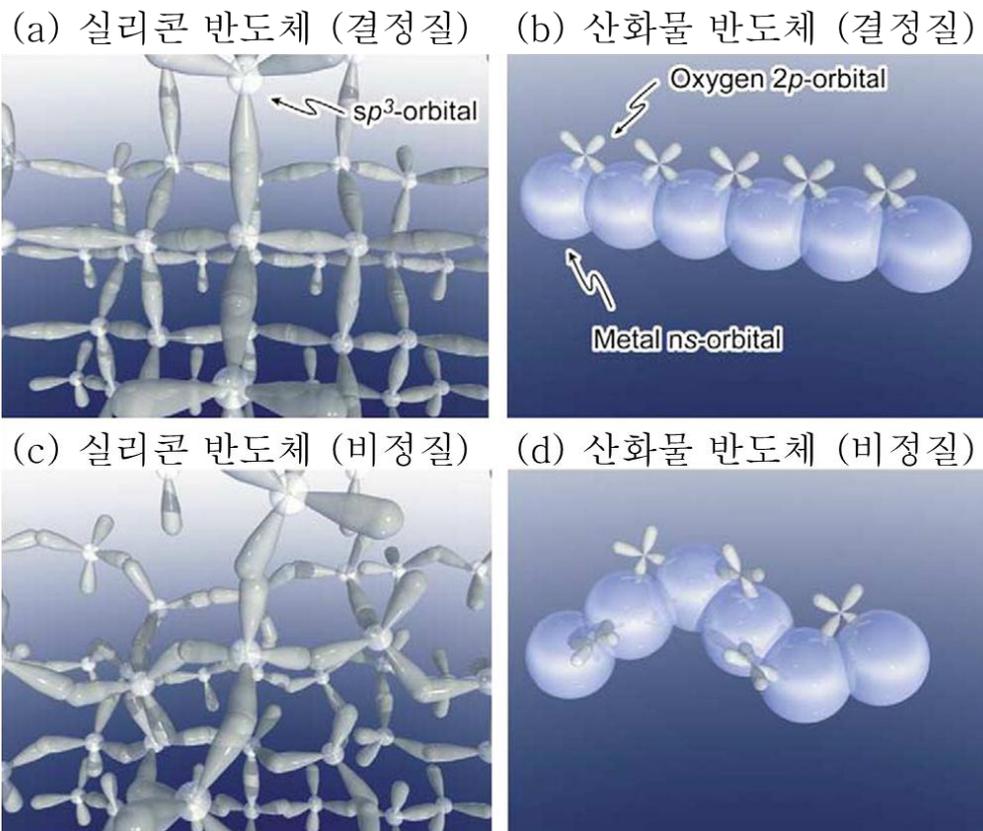


그림 2.1. 실리콘과 산화물 반도체 전도대역 최소값의 오비탈 개형 [1]

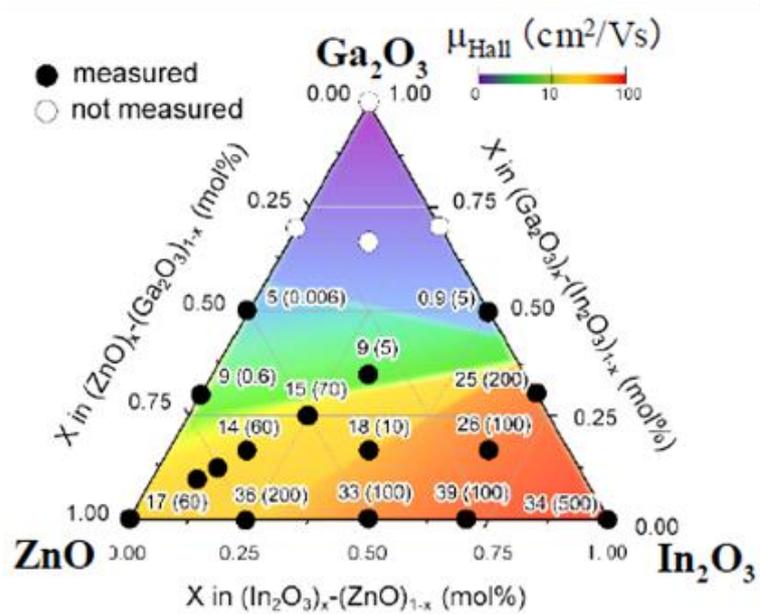


그림 2.2. In_2O_3 , Ga_2O_3 , ZnO 시스템에서 홀 이동도와 캐리어 농도 [9]

2.3 산화물 박막트랜지스터 동작 특성

2.3.1 산화물 박막트랜지스터 구조 및 공정

산화물 박막트랜지스터는 그 구조에 따라서 크게 탑 게이트(top gate) 구조, 바텀 게이트(bottom gate) 구조, 그리고 탑 게이트 구조와 바텀 게이트를 혼합한 구조인 더블 게이트(double gate) 구조로 나눌 수 있고 바텀 게이트 구조는 다시 에치스타퍼(etch stopper)의 유무에 따라 백 채널 에치(back channel etch, BCE) 구조와 에치스타퍼(etch stopper, ES) 구조로 나눌 수 있다.

먼저 Top 게이트 구조는 그림 2.3 (a)와 같이 소스, 드레인 전극을 증착한 후에 산화물 반도체 활성층, 게이트 절연막을 차례로 증착한 후에 게이트 전극을 증착하는 구조이다. 이러한 구조를 갖는 산화물 박막트랜지스터의 경우 소스, 드레인 전극과 게이트 전극사이의 오버랩을 줄일 수 있기 때문에 기생 커패시턴스에 의해 발생하는 문제를 제거할 수 있어 우수한 전기적 특성을 확보할 수 있다. 그러나 백라이트가 필요한 LCD 패널의 경우에는 산화물 반도체 활성층에 빛이 직접적으로 닿게 되어 빛에 의한 산화물의 열화현상이 발생할 수 있다는 단점이 있다.

백 채널 에치구조는 현재 LCD패널에서 양산되고 있는 비정질 실리콘 박막트랜지스터 공정에서 사용되고 있는 구조로서 산화물 박막트랜지스터를 양산하게 될 때에 공정 순서를 유사하게 갖고 갈 수 있어 생산비용을 줄일 수 있다는 장점이 있다. 그러나 소스, 드레인 전극을 에치할 때 산화물 활성층

손상될 우려가 있어 이를 방지하기 위해 그림 2.3 (c)와 같이 산화물 활성층을 증착시킨 후에 에치스타퍼를 증착시키는 방식의 에치스타퍼 구조가 도입되었다.

더블게이트 구조는 그림 2.3 (d)와 같은 구조로서 게이트를 위와 아래 양쪽에 위치시킴에 따라 활성층에 두개의 채널을 만들 수 있어 온전류와 이동도를 높일 수 있다는 연구가 보고된 바 있다. [16] 또한 게이트에 전기적 스트레스를 가한 후 문턱전압 이동을 확인하였을 때에도 싱글게이트 구조에 비해서 안정하다는 연구결과도 발표되었다. [17]

(a)



(b)



(c)



(d)



그림 2.3. 산화물 박막트랜지스터의 구조 개형 (a) 탑 게이트 구조 (b) BCE 구조 (c) ES 구조 (d) 더블게이트 구조

2.3.2 산화물 박막트랜지스터의 주요 파라미터

산화물 박막트랜지스터의 전기적 특성을 파악하기 위해서 필요한 주요 파라미터들을 정리하였다. 전계이동도(field effect mobility, μ_{FE}), 문턱전압(threshold voltage, V_{th}), 문턱전압이하 기울기(subthreshold swing, SS)은 소자의 재료, 구조 및 공정에 따라 달라지는 값들로서 완성된 박막트랜지스터의 성능을 평가하는 중요한 지표가 되는데 이때 전계이동도는 그 값이 클수록 문턱전압은 0에 가까울수록 문턱전압이하 기울기의 값은 작을수록 일반적으로 박막트랜지스터의 전기적 특성이 우수하다고 할 수 있다. 각각의 파라미터들은 기본적인 MOSFET방정식인 다음의 식에서 추출할 수 있다.

$$I_{DS} = \frac{W}{L} \mu C [(V_{GS} - V_{th})V_{DS} - \frac{V_{DS}^2}{2}] \quad \text{식 2.1.}$$

여기에서 μ 는 채널층에서 캐리어의 이동을 나타내고 C는 게이트 절연막의 단위면적당 정전용량을 나타내며 V_{GS} , V_{DS} 는 각각 게이트 전압, 드레인 전압, V_{th} 는 문턱전압을 나타낸다. W와 L은 각각 채널의 너비와 길이를 나타낸다. 그러나 실제의 경우 식 2.1에서 μ 는 채널층 내의 결함(defect)과 채널층과 게이트 절연막 사이의 계면에서의 트랩으로 인해 그 값이 더 작아진다. [18]

$$\mu_{FE} = \frac{N_{GS} - N_t}{N_{GS}} \mu \quad \text{식 2.2.}$$

여기에서 μ_{FE} 가 박막트랜지스터에서 이동도를 나타내는 전계 이동도이다. N_{GS} 와 N_t 는 각각 게이트 전압이 가해짐에 따라 유도되는 캐리어의 농도와 defect에 의해 트랩되는 캐리어의 농도를 나타낸다. 따라서 $N_{GS}=C(V_{GS}-V_{th})$ 식으로 정리해 볼 수 있다. [18]

$V_{DS} \gg V_{GS} - V_{th}$ 일 때를 포화 영역(saturation region)이라고 하는데 이 때의 이동도를 포화 이동도(saturation mobility)라 하고 일반적으로 μ_{sat} 로 표기한다. 포화 영역에서는 $V_{DS}=V_{GS}-V_{th}$ 이므로 식 2.1은 다음의 식으로 변형가능하다.

$$I_{DS}^{1/2} = \left(\frac{W}{2L}\mu C\right)^{1/2}(V_{GS} - V_{th}) \quad \text{식 2.3.}$$

식 2.3을 통해서 포화 영역에서 전계 이동도를 구할 수 있다.

$V_{DS} \sim 0 \ll V_{GS}$ 일 때를 선형 영역(linear region)이라고 하는데 이 영역에서의 전계 이동도는 다음의 식으로 구할 수 있다.

$$\mu_{FE} = \frac{g_m L}{W V_{DS} C_{OX}} \quad \text{식 2.4.}$$

문턱전압이하 기울기(subthreshold swing, SS)는 문턱전압이하 영역에서 드레인 전류를 10배 높이기 위해 필요한 게이트 전압을 나타낸 수치로 낮은 SS는 빠른 on/off를 가능하게 하기 때문에 디스플레이 백플레인에서 스위치 역할을 하는 박막트랜지스터의 전기적 성능을 나타내는 중요한 지표라고 할 수 있으며 다음의 식으로 구할 수 있다.

$$SS = \frac{dV_{GS}}{d\log_{10}I_{DS}} \quad \text{식 2.5.}$$

SS는 총 트랩 농도와 관련이 있기 때문에 이 값을 통해서 채널과 게이트 절연막 사이의 트랩의 수를 파악할 수 있다.

2.4 산화물 박막트랜지스터 신뢰성

디스플레이 기기의 백플레인에 위치한 박막트랜지스터는 실제 기기 구동 시에 전기적 바이어스나 빛에 의해서 지속적으로 스트레스를 받게 된다. 이때 이러한 스트레스에 의해서 이동도의 변화, 문턱전압 이동, 문턱전압 이하 기율기 등이 변하게 되면 같은 전류 입력에서 다른 출력이 나오는 현상이 발생할 수 있어 완성된 패널에 균일도 문제가 생길 수 있다. 따라서 전기적 바이어스에 의한 스트레스, 온도에 의한 스트레스, 빛에 의한 스트레스가 가해질 때 박막트랜지스터의 전기적 특성이 어떻게 바뀌는 지에 대한 신뢰성 연구는 제품 양산에 앞서 반드시 분석하고 넘어가야 할 부분이다.

소자의 안정성은 산화물 반도체 물질의 종류, 물질의 구성비, 박막트랜지스터의 구조, 게이트 절연막 등의 공정 측면과도 연관이 있고 스트레스가 가해지는 여러 가지 조건(온도, 바이어스, 빛 등)에 의해서도 영향을 받는다. [19, 20] 먼저 전기적 바이어스를 가하였을 때 산화물 박막트랜지스터의 신뢰성에 대해 알아보겠다.

전기적 바이어스를 드레인 전극 또는 게이트 전극에 가할 수 있는데 통상 드레인 전극에 바이어스를 가할 경우에는 전기적 특성의 차이가 크게 바뀌지 않는다고 알려져 있고 게이트 전극에 바이어스를 가할 경우에 특성 차이가 발생한다고 알려져 있다. [21] 게이트 전극에 양의 바이어스를 가하는 경우와 음의 바이어스를 가하는 경우가 다른 특성을 보이는데 양의 바이어스가 가해지는 경우 그림 2.4와 같이 스트레스를 가하는 시간이 길어질 수록 문턱전압이 양의 방향으로 이동하는 것을 알 수 있다. [22] 비정질 실리콘에서는 이와 같은 스트레스에 의한 소자의 불안정성을 두가지 방향으로

분석하였는데 이를 통해서 산화물 반도체의 신뢰성을 간접적으로 분석할 수 있다. 먼저 첫 번째로 채널층에 결함 생성(defect creation)이다. 이렇게 되었을 경우 이동도와 문턱전압이하 기울기의 값의 열화가 생기는 결과로 귀결된다. 두 번째는 게이트 절연막과 활성층 사이의 계면에 전하가 트랩되는 현상이다. [23] 이 경우에는 문턱전압이 이동하는 현상을 보이고 있는데 이를 통해서 산화물 박막트랜지스터의 양의 게이트 바이어스 스트레스를 가할 때는 게이트 절연막과 활성층 사이의 계면에 전자가 트랩된다는 모델로 설명이 가능하다는 사실을 알 수 있다. n-타입 반도체에서 게이트 전극에 음의 바이어스가 인가된다는 것은 트랜지스터가 꺼진 상태라는 것을 의미한다. 따라서 일반적인 스위칭 소자에서는 이렇게 음의 바이어스가 인가되는 시간이 길 수 밖에 없는데 이와 같은 이유로 음의 바이어스가 걸렸을 때의 소자의 열화에 대한 분석은 중요하다. 지금까지의 연구결과에 의하면 게이트 전극에 음의 바이어스가 인가되었을 경우에는 양의 바이어스가 인가되었을 경우와는 반대로 문턱전압이 음의 값으로 이동한다고 알려져 있다. 하지만 그 이동하는 양은 양의 바이어스가 인가되었을 때 문턱전압이 양의 방향으로 이동하는 양에 비하면 극히 작은 값이다. 음의 바이어스가 인가되었을 때의 소자의 문턱전압 이동 또한 위에서 언급한 게이트 절연막과 활성층 사이의 계면에 전하가 트랩된다는 모델로 설명할 수 있는데 산화물 반도체의 경우 n-타입의 특성을 갖고 있어 양의 전하의 수가 음의 전하에 비해서 적기 때문에 문턱전압의 이동 또한 미미하다는 것이다. 그러나 음의 바이어스가 가해지는 전기적 스트레스에 빛 스트레스가 동시에 가해지면 음의 바이어스만 가했을 때의 측정 결과와 다른 현상을 관측할 수 있다. [24, 25]

전기적 바이어스 스트레스, 온도 스트레스, 빛에 의한 스트레스를 동시에

가하는 상황을 BITS(Bias illumination temperature stress)라 한다. 이 때 음의 바이어스 스트레스가 가해지는 경우를 NBITS(Negative Bias illumination temperature stress)라고 하는데 이러한 경우에서 산화물 박막트랜지스터는 비정질 실리콘 박막트랜지스터와는 다른 열화 메커니즘을 갖게 된다. 비정질 실리콘 박막트랜지스터의 경우 전기적 바이어스에 의한 스트레스에는 문턱전압이 이동을 하고 빛에 의한 스트레스에는 오프 전류가 증가하는 현상이 보고되었다. [23] 그러나 두가지 스트레스를 동시에 인가했을 때에는 각각의 스트레스를 가한 것과 다른 특이사항은 관찰되지 않았다. 그러나 산화물 박막트랜지스터의 경우 음의 바이어스 스트레스가 가해지는 경우 빛에 의한 스트레스가 추가되면 문턱전압의 이동하는 정도가 더 커진다는 사실이 밝혀졌다. 이러한 결과가 나온 원인을 분석해보면 먼저 단순히 음의 바이어스 스트레스만 가해졌을 때에는 위에서 언급한 바와 같이 n-타입인 산화물 반도체에 존재하는 양전하는 그 양이 적기 때문에 음의 바이어스가 가해진다고 해도 게이트 절연막과 산화물 반도체 활성층 사이의 계면에 트랩되는 양이 많지 않지만 여기에 빛에 의한 스트레스가 추가되게 되면 빛에 의해서 양전하, 즉 홀이 발생되어 같은 음의 바이어스가 가해졌을 때 트랩되는 양전하의 양이 많게 되어 결국 그림 2.5와 같이 문턱전압의 음의 방향 평행이동이 가속된다는 사실을 알 수 있다. [26] 그러나 이와 같은 현상은 음의 바이어스 스트레스가 가해졌을 경우에만 발생하며 양의 바이어스 스트레스가 가해졌을 경우에는 관측되지 않거나 관측되더라도 그 양이 크지 않았다.

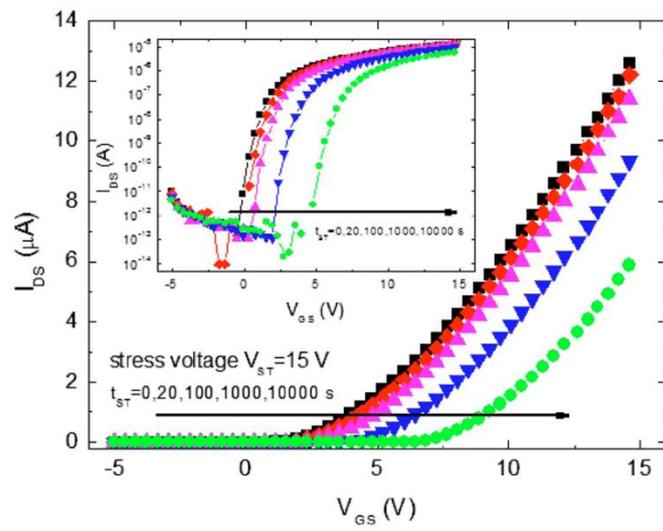


그림 2.4. 산화물 박막트랜지스터에서 양의 바이어스 스트레스에 의한 문턱전압의 이동 [22]

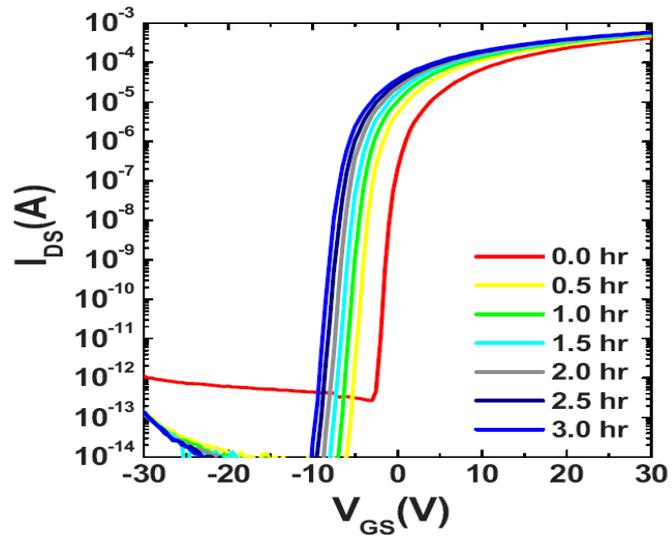


그림 2.5. 산화물 박막트랜지스터에서 음의 바이어스 스트레스와 빛 스트레스에 의한 문턱전압의 이동 [26]

제 3 장. 전극재료에 따른 산화물 박막 특성

이 장에서는 전극재료에 따른 산화물의 박막에 대한 분석내용을 서술하였다. 산화물의 물질 종류로는 현재 가장 활발하게 연구되고 있고 양산화 단계까지 도달해 있는 비정질 인듐-갈륨-아연 산화물(amorphous indium-gallium-zinc-oxide, a-IGZO)을 선택하였고 이를 진공공정인 스퍼터(sputter)를 이용하여 박막을 제작하고 전류-전압 특성을 분석하였다. 또한 박막의 캐리어 농도를 구하기 위해서 Hall measurement 시스템에 대해 간단히 정리를 한 후 이와 함께 Van der Pauw Method를 이용해서 캐리어 농도와 면저항 등 박막의 전기적 기본 특성을 구하였다.

3.1 개요

산화물 반도체 물질로 가장 활발하게 연구되고 있는 물질은 2.2장에서 언급한 a-IGZO 이다. a-IGZO는 높은 전계이동도, 큰 온-오프 전류 비율, 대면적 디스플레이에서도 우수한 균일도 특성을 지니고 있어 AMLCD나 AMOLED와 같은 능동형 디스플레이의 백플레인으로 양산하기 위한 많은 공정개선 작업이 진행된 상태이다. a-IGZO를 증착하기 위한 방법으로는 연구 초기에는 pulsed laser deposition 방법을 사용하였고 [1], RF 스퍼터를 이용하여 증착하기도 하였지만 [27] 최근에는 양산성이 있는 DC 스퍼터를 이용하여 증착하는 방법이 일반화 되었다.

스퍼터를 이용한 증착에서 산소의 함유량과 스퍼터의 파워를 조정해서 최적의 조건을 갖는 a-IGZO 박막을 찾으려는 연구는 이미 진행된 바 있다. [11] 또한 a-IGZO 산화물 반도체와 Ag, Au, In, Pt, Ti 등의 다양한 금속전극과의 접촉저항을 연구하여 a-IGZO를 박막트랜지스터의 활성층으로 사용하고자 할 때 게이트, 소스, 드레인 전극으로 어떠한 물질을 사용하여야 할지에 대한 연구도 진행되었다. [28]

산화물 반도체와 전극 사이의 접촉저항은 산화물 박막트랜지스터의 전기적 특성을 좌우할 수 있기 때문에 이에 대한 분석은 중요하다. Shimura 등은 rectangular transmission line method를 이용하여 산화물 반도체와 금속 전극 사이의 접촉저항을 구하였는데 이 연구결과에 의해서 각 금속전극과 산화물 반도체 사이의 오믹접촉 유무, 접촉저항과 금속의 일함수 사이의 관계 등이 밝혀 졌다. [28] 그림 3.1에서 그림(a)는 전류-전압 그래프가 선형관계 임을 알 수 있고 이를 통해 주어진 금속들은 오믹접촉

특성을 갖는 전극들이라는 것을 알 수 있다. 그림(b)는 비 오믹특성을 갖는 금속전극들로서 전류-전압 그래프의 비선형 특성을 확인할 수 있다. 그림 3.2는 다양한 금속전극이 증착된 산화물 박막에서 접촉저항과 각 금속들의 일함수 사이의 관계를 나타낸 것으로 금과 백금과 같은 비 오믹특성을 갖는 금속의 일함수가 은, 인듐과 같은 오믹특성을 갖는 금속의 일함수보다 작다는 사실이 확인 가능하고 오믹특성을 갖는 금속의 접촉저항이 상대적으로 작다는 것을 알 수 있다. 이를 통해서 금속의 일함수가 커질 수록 a-IGZO와의 접촉저항이 커지는 경향을 보인다는 현상을 보고 하였다. [28]

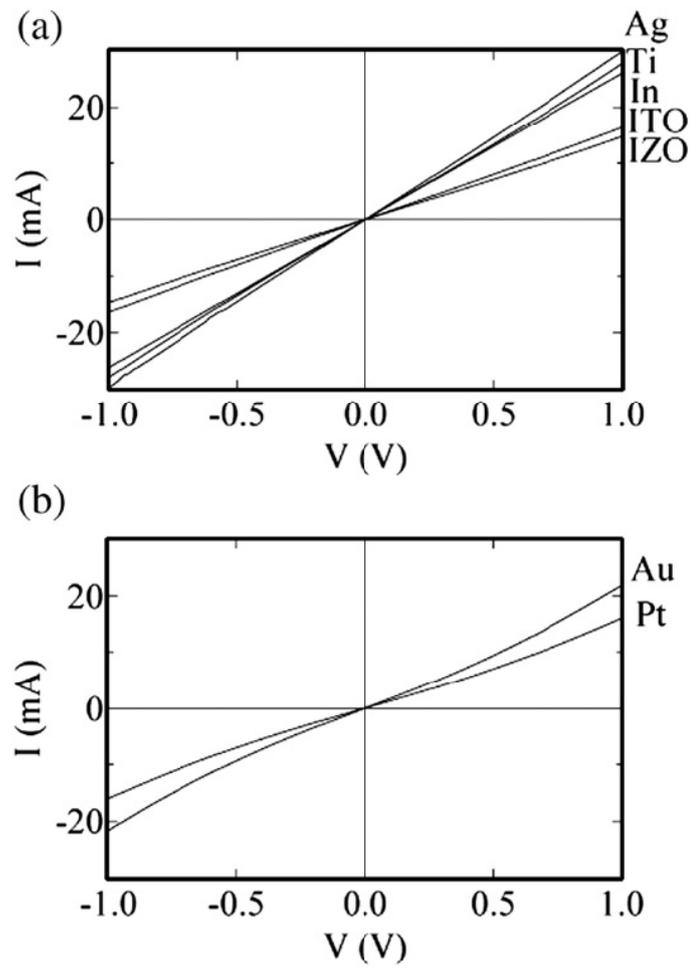


그림 3.1. 다양한 금속전극이 증착된 산화물 박막에서 전류-전압 특성.

[28]

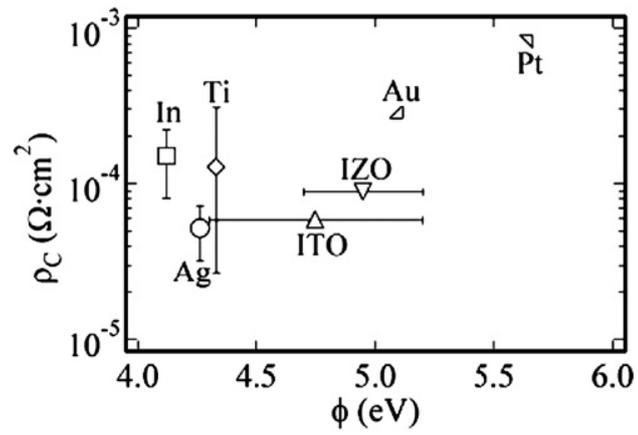
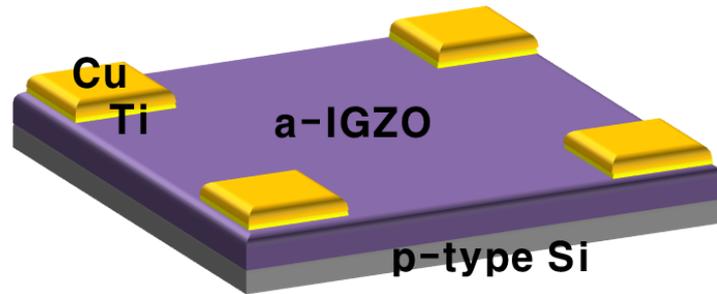


그림 3.2. 다양한 금속전극이 증착된 산화물 박막에서 접촉저항과 각 금속들의 일함수 사이의 관계 [28]

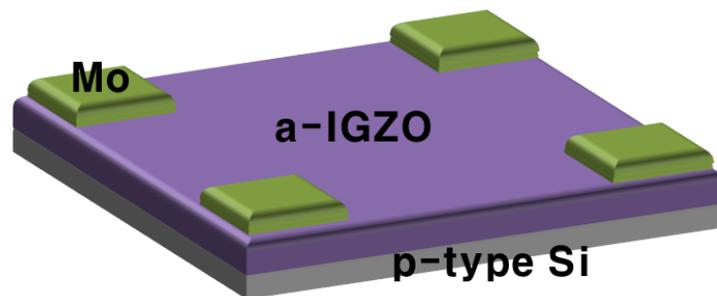
3.2 소자 구조 및 제작

그림 3.3과 같이 세 종류의 다른 금속전극이 사용된 a-IGZO 박막을 제작하였다. 먼저 첫 번째로 티타늄/구리 이중 층의 금속전극이 증착된 a-IGZO 박막을 제작하였다. p-타입 실리콘 기판에 DC-스퍼터를 이용하여 a-IGZO 박막을 증착하였는데 이 때 파워는 300W이고 Ar과 O₂의 비율은 18:2, 압력은 2mTorr, 증착 온도는 상온이었다. 박막의 두께는 40nm이다. 그 다음 e-beam evaporator를 이용하여 티타늄과 구리를 각각 30nm와 250nm를 차례로 증착하였고 사진 식각 공정으로 패터닝 하였다. 두 번째로는 몰리브덴 금속전극이 증착된 a-IGZO 박막을 제작하였다. 다른 공정은 첫 번째와 동일하고 금속전극 부분만 역시 e-beam evaporator를 이용하여 몰리브덴을 250nm 증착하였다. 세 번째 박막은 금속전극 대신에 DC-스퍼터로 인듐-주석 산화물(Indium-Tin-Oxide, ITO)을 증착시킨 것이다. 세 종류의 박막은 모두 300°C로 1시간 어닐링 (annealing) 하였다.

(a)



(b)



(c)

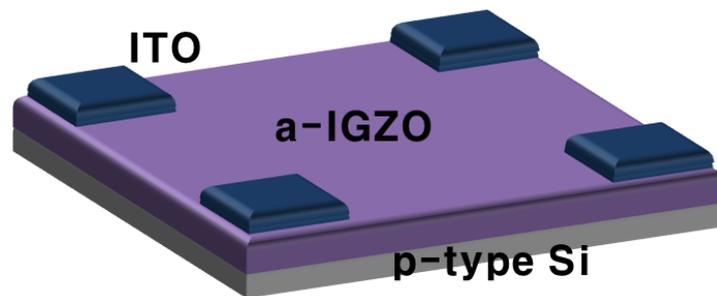


그림 3.3. (a) Ti/Cu 금속전극이 증착된 산화물 박막, (b) Mo 금속전극이 증착된 산화물 박막, (c) ITO 전극이 증착된 산화물 박막

3.3 결과 및 분석

3.3.1 산화물 박막의 전류-전압 특성

산화물 반도체와 전극 사이의 접촉특성은 박막단위에서 전류-전압 특성을 통해 파악할 수 있다. 그림 3.4는 여러 가지 전극재료에 따른 산화물 박막의 전류-전압 특성으로 전극재료는 그림에서 볼 수 있는 것과 같이 티타늄/구리 이중막(접촉부분은 티타늄), 몰리브덴, 인듐-주석 산화물 (Indium-Tin-Oxide, ITO)을 사용하였다.

3.1에서 언급한 바와 같이 전류-전압 특성 그래프에서는 선형과 비선형관계를 통해 반도체와 금속전극 사이의 오믹 접촉 유무를 파악할 수 있는데 그림 3.4의 그래프에서는 티타늄/구리 이중막 전극, 몰리브덴 전극, ITO전극 모두 그 저항 값에는 차이가 있을 지라도 선형형태를 나타내고 있기 때문에 오믹 접촉을 하고 있다는 것을 알 수 있다. 따라서 세 종류의 전극재료 모두 재료 자체의 낮은 저항과 더불어 산화물 반도체와의 접촉특성이 좋기 때문에 산화물 박막트랜지스터의 소스, 드레인 전극의 재료로 사용하기 적합하다고 할 수 있다.

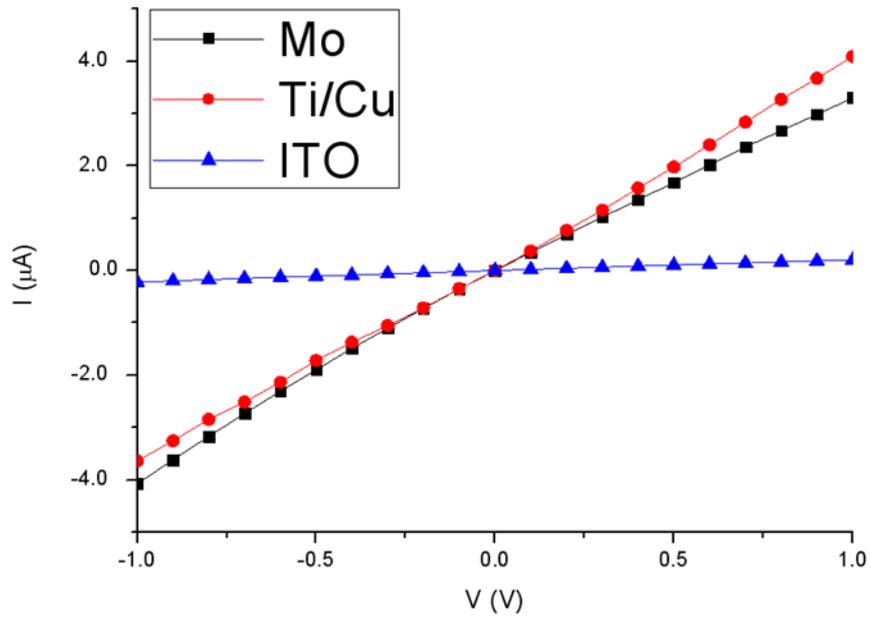


그림 3.4. 전극재료에 따른 산화물 박막의 전류-전압 특성

3.3.2 산화물 박막의 캐리어 농도

반도체나 금속과 같은 도체를 magnetic field 에 놓고 magnetic field 의 방향과 수직인 방향으로 반도체나 도체 재료에 전류를 흘려주게 되면 magnetic field 와 전류가 흐르는 방향에 각각 수직인 방향으로 electric field 가 발생하고 이에 의해서 Hall 전압이 형성되는데 이를 Hall 효과라고 정의하고 있다. Hall measurement 란 이러한 Hall 효과를 이용한 측정방법으로서 재료의 Hall 이동도, 캐리어 농도, 반도체의 극성을 파악할 수 있어 박막의 전기적 특성을 분석하는데 있어서 필수적이다.

그림 3.5 는 전극재료에 따른 산화물 박막의 Hall 이동도와 캐리어 농도를 나타내고 있는데 이 때 산화물 박막의 Hall 이동도는 티타늄/구리 이중막을 전극으로 사용했을 경우에는 $14.1 \text{ cm}^2/\text{Vs}$ 이고 몰리브덴을 전극으로 사용했을 경우에는 $1.38 \text{ cm}^2/\text{Vs}$ 였다. 면저항과 캐리어 농도를 측정했을 때는 면저항은 티타늄 전극을 사용했을 경우가 몰리브덴 전극을 사용했을 경우에 비해서 0.01 배 감소하였고 캐리어 농도는 8 배 증가하였다. 이와 같은 결과가 나온 이유는 a-IGZO 박막에 금속전극을 증착하고 300°C 로 1 시간 어닐링하는 과정에서 이온화 에너지가 작은 티타늄이 a-IGZO 구조 내부의 산소원자와 반응을 하여 티타늄 산화물(TiO_x)를 생성하고 이때 a-IGZO 박막 내에서 캐리어가 증가한 것으로 추정된다.

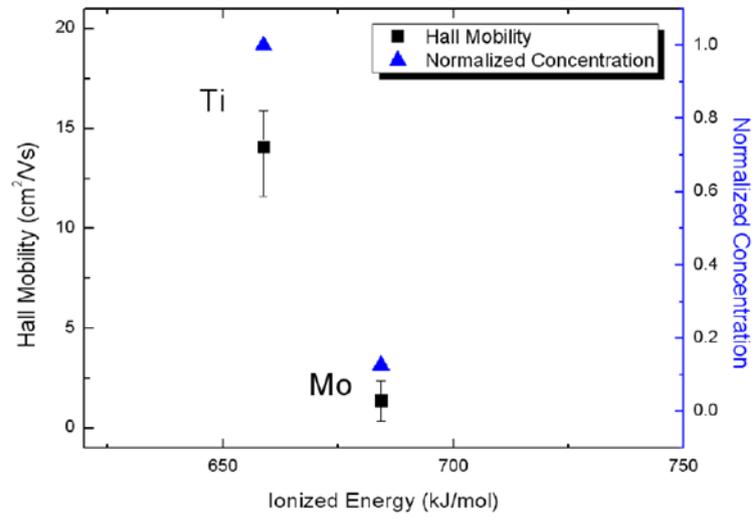


그림 3.5. 전극재료에 따른 산화물 박막의 Hall 이동도와 캐리어 농도

3.4 요약

a-IGZO 박막은 우수한 전기적 특성을 갖고 있으면서 양산성이 있는 DC 스퍼터를 이용하여 증착할 수 있다는 점에서 산화물 박막트랜지스터의 활성층으로 이용되기에 적합하다. 한편 산화물 박막의 특성을 측정할 때 영향을 미치는 요소로는 산화물 증착 시에 산소 분압, 파워, 박막의 두께 등의 조건 외에도 박막 위에 증착되는 전극의 재료가 중요하다. 일반적으로 박막의 특성을 측정하고자 할 때는 Silver paste를 사용하지만 본 연구에서는 후속 연구인 박막트랜지스터 단위에서도 결과를 적용하기 위해 산화물 박막트랜지스터의 소스, 드레인 전극으로 사용되고 있는 티타늄, 몰리브덴, ITO 전극을 산화물 박막 위에 추가로 증착, 어닐링 과정을 거친 후 박막에 대해 분석하였다.

산화물 박막과 전극 사이의 접촉저항은 전류-전압 그래프를 통해서 확인할 수 있는데 전극의 재료로 이용한 티타늄, 몰리브덴, ITO 전극 모두 전류-전압 그래프가 선형관계임을 확인하였고 이를 통해서 주어진 금속들이 산화물 재료인 a-IGZO와 오믹접촉 특성을 갖는 전극들이라는 것을 확인 할 수 있었다. 또한 Hall 효과를 이용한 측정방법인 Hall measurement 방법을 이용하여 재료의 Hall 이동도, 캐리어 농도, 면저항을 측정하였다. 그 결과 산화물 박막의 Hall 이동도는 티타늄/구리 이중막을 전극으로 사용했을 경우가 몰리브덴을 전극으로 사용했을 경우보다 증가하였고 면저항은 감소, 캐리어 농도는 증가하였다.

제 4 장. 전극재료에 따른 산화물 박막트랜지스터

이 장에서는 위 장의 내용인 박막에 대한 분석에 이어서 전극재료에 따른 산화물 박막 트랜지스터를 제작하고 기본 특성에 대한 측정 및 분석결과에 대해 서술하였다. 박막트랜지스터에서 활성층으로 사용한 물질은 위 장 박막분석과 동일하게 비정질 인듐-갈륨-아연 산화물(amorphous indium-gallium-zinc-oxide, a-IGZO)을 선택하였다. 전극재료가 달라지면 a-IGZO 박막트랜지스터의 활성층과의 접촉저항이 달라질 수 있고 전극재료 자체가 a-IGZO 박막트랜지스터의 활성층에 영향을 끼칠 수 있기 때문에 활성층의 물성이 달라질 수 있다. 접촉저항에 대한 문제는 기존연구 결과가 많이 축적되어 있기 때문에 본 장에서는 전극재료가 a-IGZO 박막트랜지스터의 활성층에 어떠한 영향을 끼치는 지에 대한 내용을 중점적으로 다루었다.

4.1 개요

박막트랜지스터의 소스, 드레인 전극재료는 박막트랜지스터의 기본 특성에 영향을 끼칠 수 있기 때문에 이에 대한 연구 및 분석은 필수적이다.

서론에서 언급한 바와 같이 디스플레이 산업의 지향점은 고해상도, 대면적 디스플레이기 때문에 백플레인에서 RC 지연(resistive-capacitive delay)을 막아줄 수 있는 박막트랜지스터 소자가 필요하고 이를 위해서는 저항의 크기가 작고 접촉저항이 작은 소스, 드레인 전극재료가 필요하다. 또한 대량 생산에 있어서 비용을 줄일 수 있도록 가능한 금이나 은과 같은 고가의 재료나 희토류는 피할 수 있으면 좋다. 이를 만족 시키는 가장 좋은 재료는 저저항이면서 쉽게 구할 수 있는 구리이다.

구리는 반도체 공정의 배선물질로 사용이 시도되는 물질로 금에 비해서 상대적으로 저렴하면서 저항이 매우 낮아서 RC지연을 최소화 할 수 있는 물질이다. 그러나 구리는 산화물 반도체와의 접착력이 안 좋기 때문에 이를 개선할 수 있는 물질을 산화물과의 접착면에 추가하여 접착력을 개선해주어야 하는데 이를 위한 최적의 물질은 산화물과의 접착력도 우수하면서 금속과의 접착특성도 좋은 티타늄이다. 티타늄은 이온화 에너지가 작은 물질로 쉽게 산화되므로 산화물 박막트랜지스터에서 활성층에 있는 산화물의 산소를 빼앗아가면서 산화물 반도체의 특성변화를 이끌어 낼 수 있기 때문에 이에 대한 분석과 연구가 필요하여 본 논문에서는 이에 대한 내용을 다룰 것이다.

현재 산화물 박막 트랜지스터에서 소스, 드레인 전극재료로 많이 사용되고 있는 폴리브덴이 적용된 소자에 대한 분석 및 연구도 필요하다. 폴리브덴은 저항은 구리보다는 크지만 전극으로 사용되기에는 부족함이 없는

금속물질로서 고온에서도 화학적으로 안정된 물질이기 때문에 산화물 박막트랜지스터 공정에서 흔하게 사용되고 있다. 따라서 몰리브덴이 소스, 드레인 전극으로 사용되고 있는 산화물 박막트랜지스터 자체에 대한 연구도 필요하고 이를 참조소자로 삼아서 다른 물질이 소스, 드레인으로 사용된 산화물 박막트랜지스터와의 비교 연구 또한 가능하기 때문에 몰리브덴이 적용된 소자에 대한 분석은 중요하다.

투명 디스플레이를 위해서 투명전극을 사용하고자 할 때 필수적인 인듐-주석 산화물 (Indium-Tin-Oxide, ITO)이 소스, 드레인 전극재료로 사용되었을 때 산화물 박막트랜지스터의 특성이 어떻게 변하는지에 대해서도 필요하다. ITO는 현재 투명디스플레이용 산화물 박막트랜지스터에서 투명전극을 만들 수 있는 대표적인 물질로 알려져 있고 태양전지의 전극으로도 사용되고 있는 활용도가 높은 물질이다. 따라서 ITO가 소스, 드레인 전극으로 적용된 산화물 박막트랜지스터를 제작하고 기본 특성에 대해서 알아볼 것이다.

4.2 소자 구조 및 제작

소자의 개형은 그림 4.1과 같다. 먼저 게이트 전극으로 사용될 p-type 실리콘 기판 위에 열산화(thermal oxidation) 공정을 통해서 SiO_2 게이트 절연막을 올렸다. 이 때 SiO_2 게이트 절연막의 두께는 200nm 이다. 다음 단계로 활성층으로 사용될 산화물, 즉 a-IGZO 증착이 진행되었다. a-IGZO 는 두께를 60nm로 하였고 DC-스퍼터를 이용해서 증착을 하였는데 이 때 웨도우 마스크를 이용하여 원하는 채널의 폭과 길이를 패터닝 하였다.

그 다음에는 소스, 드레인 전극을 증착하였다. 전극재료에 따른 산화물 박막트랜지스터의 기본 특성을 연구하는 것이 본 논문의 목적인 만큼 전극재료로는 3가지 물질을 사용하였다. 먼저 티타늄과 구리 이중막을 소스, 드레인 전극의 재료로 사용한 산화물 박막트랜지스터를 만들기 위해서 웨도우 마스크로 기판을 덮은 후 티타늄과 구리를 각각 30nm, 160nm를 e-beam evaporator로 증착하고 웨도우 마스크를 떼어내는 방법으로 패터닝하였다. 두 번째로는 몰리브덴이 소스, 드레인 전극으로 증착된 산화물 박막트랜지스터 제작을 위해서 몰리브덴을 같은 방법으로 250nm e-beam evaporator로 증착하였다. ITO가 소스, 드레인 전극으로 증착된 산화물 박막트랜지스터도 제작하였는데 이 때 ITO는 600nm DC-스퍼터로 증착하였다. 이상의 3종류의 다른 소스, 드레인 전극재료를 지닌 산화물 박막트랜지스터는 N_2 분위기, 350°C에서 1시간 어닐링 과정을 거쳤다. 이상의 산화물 박막트랜지스터의 제작 과정은 표 4.1로 정리해서 나타내었다.

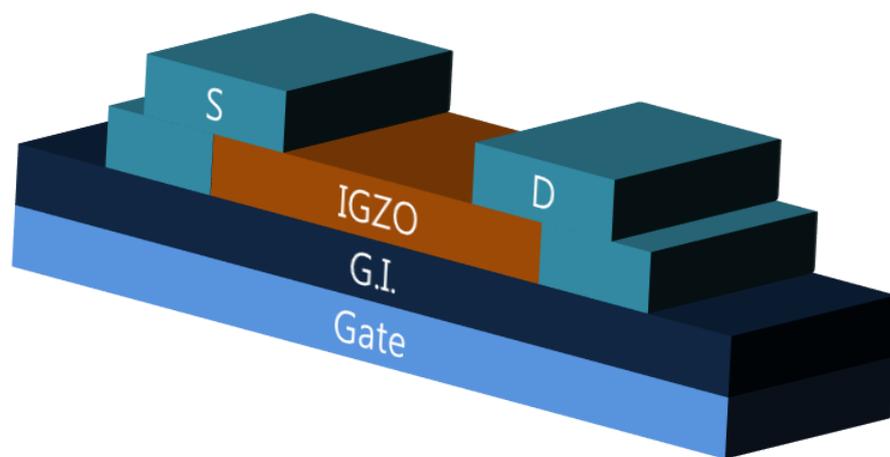


그림 4.1. 제작된 a-IGZO 박막트랜지스터의 개형

Layer	Material	Thickness	Deposition	Patterning
Gate	p-type Si	-	-	-
G.I.	SiO ₂	200nm	thermal oxidation	-
Active	IGZO	60nm	DC sputter	Shadow mask
S/D	Ti/Cu Mo ITO	30/250nm 250nm 600nm	Evaporator DC sputter	Shadow mask

표 4.1. a-IGZO 박막트랜지스터의 공정 방법 및 조건

4.3 전극 재료에 따른 산화물 박막트랜지스터의 기본 특성

4.3.1 전기적 특성

그림 4.2는 티타늄/구리를 소스, 드레인 전극으로 사용한 a-IGZO 박막 트랜지스터의 전달 특성 곡선과 출력 특성 곡선이다. 출력 특성 곡선을 보면 a-IGZO와 티타늄과의 접촉 저항이 크지 않아 current crowding과 같은 문제가 발생하지 않음을 알 수 있다.

전달 특성 곡선을 보면 문턱전압은 -1.7 V 이고 전계이동도가 $11.27\text{ cm}^2/\text{Vs}$ 이므로 온 특성은 기존에 발표된 a-IGZO 박막트랜지스터와 크게 다르지 않지만 그림 4.2에서 볼 수 있는 것과 같이 오프 특성이 좋지 않음을 알 수 있다. 캐리어의 수가 많으면 오프 전류값이 증가하는 것으로 알려져 있는데 이 경우에도 티타늄/구리를 소스, 드레인 전극으로 사용한 a-IGZO 박막 트랜지스터의 활성층에서 캐리어의 수가 증가하였음을 알 수 있다.

그림 4.3은 몰리브덴을 소스, 드레인 전극으로 사용한 a-IGZO 박막 트랜지스터의 전달 특성 곡선과 출력 특성 곡선이다. 출력 특성 곡선을 보면 티타늄/구리 소스, 드레인 전극과 마찬가지로 a-IGZO와 몰리브덴과의 접촉 저항이 크지 않아 current crowding과 같은 문제가 발생하지 않음을 알 수 있다.

전달 특성 곡선을 보면 문턱전압은 -0.1 V 이고 전계이동도가 $6.2\text{ cm}^2/\text{Vs}$ 이다. 이 값은 티타늄/구리를 소스, 드레인 전극으로 사용한 a-IGZO

박막 트랜지스터에 비해서 문턱전압 값은 양의 값으로 이동하였고 전계이동도는 작아졌으며 오프 특성을 보면 오프 전류값이 작아졌음을 알 수 있다. 이는 티타늄/구리를 소스, 드레인 전극으로 사용한 a-IGZO 박막 트랜지스터에 비해서 몰리브덴을 소스, 드레인 전극으로 사용한 a-IGZO 박막 트랜지스터의 활성층에서 캐리어의 농도가 작다는 것을 알 수 있다.

그림 4.4은 ITO를 소스, 드레인 전극으로 사용한 a-IGZO 박막 트랜지스터의 전달 특성 곡선과 출력 특성 곡선이다. 출력 특성 곡선을 보면 위의 금속재료의 소스, 드레인 전극과 마찬가지로 a-IGZO와 ITO의 접촉 특성은 우수하다는 것을 알 수 있고 전달 특성 곡선을 통해서 문턱전압이 0.63 V 이고 전계이동도가 $14.13 \text{ cm}^2/\text{Vs}$ 라는 것을 확인할 수 있다.

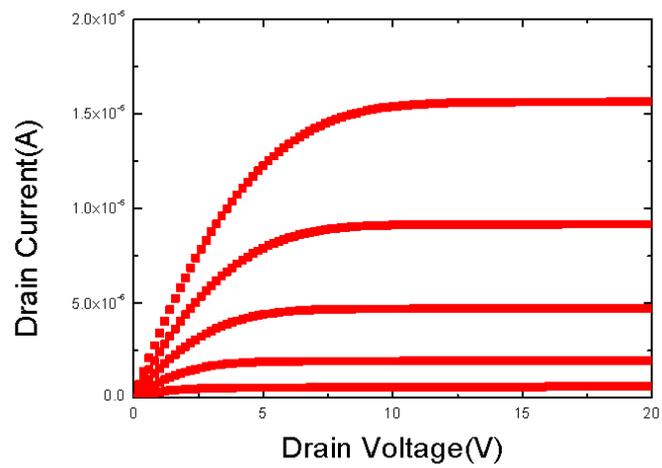
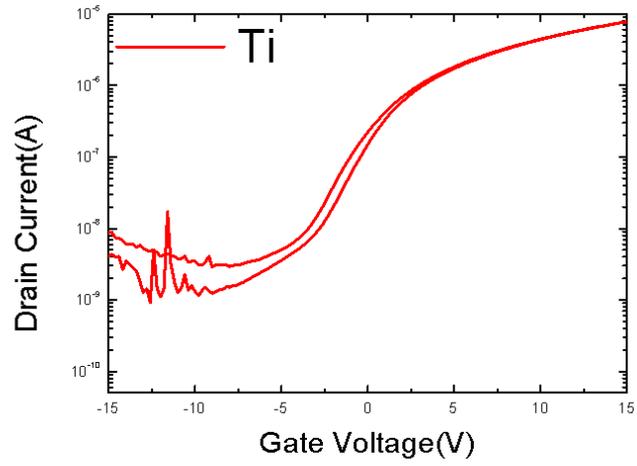


그림 4.2. 전극재료가 Ti일 때 a-IGZO 박막트랜지스터의 전달특성과 출력특성

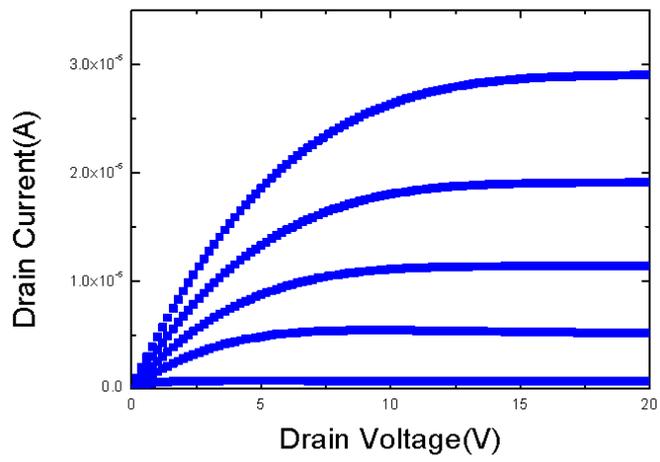
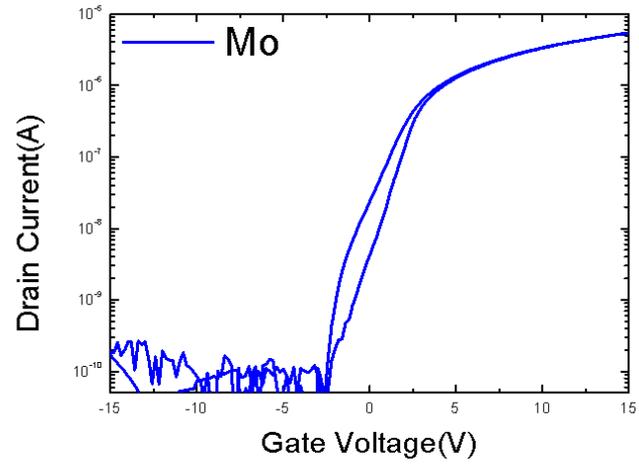


그림 4.3. 전극재료가 Mo일 때 a-IGZO 박막트랜지스터의 전달특성과 출력특성

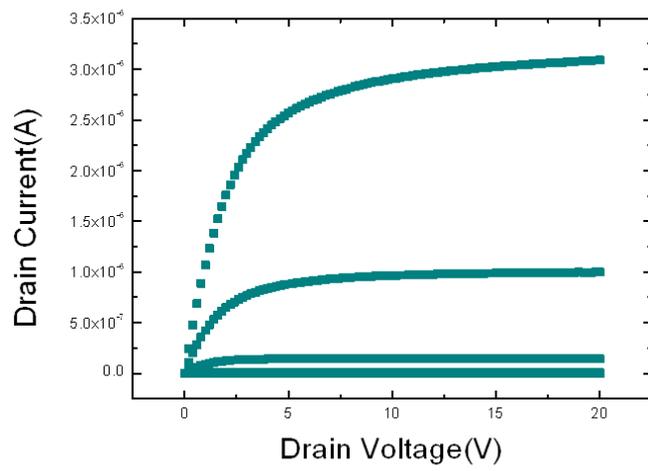
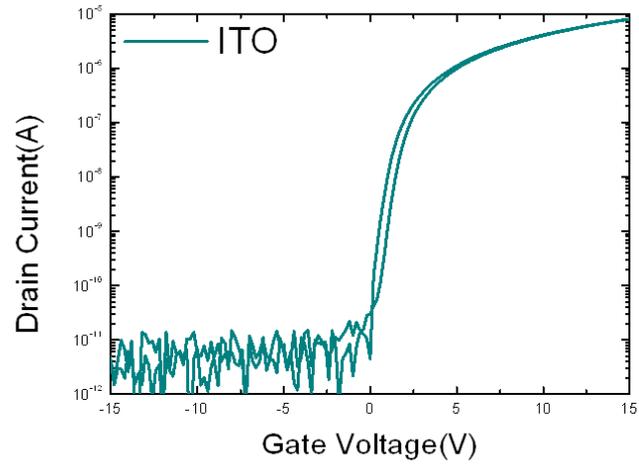


그림 4.4. 전극재료가 ITO일 때 a-IGZO 박막트랜지스터의 전달특성과 출력특성

4.3.2 산화물 반도체 활성층의 변화 분석

그림 4.2와 그림 4.3의 비교를 통해서 산화물 박막트랜지스터에서 소스, 드레인 전극재료에 따라 활성층 내의 캐리어 농도가 달라짐을 알 수 있다. 티타늄/구리 소스, 드레인의 경우 a-IGZO 활성층과 접촉하는 금속은 티타늄이기 때문에 구리가 a-IGZO 활성층에 끼치는 영향은 무시할 수 있고 티타늄이 a-IGZO 활성층에 끼치는 영향만 고려할 수 있다. 본 논문의 저자와 같은 연구그룹에서 2012년에 발표한 논문 [29]에 수록된 STEM(Scanning Transmission Electron Microscopy) 사진과 EDS(Energy Dispersive Spectrometry) 프로파일에는 티타늄이 소스, 드레인 전극으로 사용되었을 때 a-IGZO 활성층이 어떠한 변화를 겪게 되는지 정량적으로 파악할 수 있다. 그림 4.5는 이에 대한 그림으로 티타늄이 a-IGZO와 접촉되었을 경우 이온화 에너지가 작은 티타늄은 산화물 박막트랜지스터의 제작공정 과정에서 고온으로 어닐링을 하였을 때 쉽게 산화되어 티타늄산화물(TiO_x)이 생성된다는 것을 보여주고 있다. 이러한 티타늄산화물의 생성으로 인하여 a-IGZO는 산소를 빼앗기게 되어 a-IGZO 활성층 내에는 oxygen vacancy의 개수가 증가하게 되어 캐리어가 증가한다. 반면에 그림 4.6은 몰리브덴이 산화물 박막트랜지스터의 소스, 드레인 전극으로 사용되었을 경우로 STEM 사진을 보면 티타늄 전극과는 달리 몰리브덴 전극은 a-IGZO와의 계면이 뚜렷하게 구분되어 이를 통해서 a-IGZO와 몰리브덴이 화학적으로 반응하여 계면에 화합물을 생성하지 않는다는 것을 알 수 있으며 EDS 프로파일을 통해서도 비교적 각 물질간의 경계가 뚜렷함을 알 수 있다. [30] 그림 4.7은 a-IGZO 활성층 내부에서 산소의 정규화된

분포로서 게이트 절연막인 SiO_2 와 활성층인 a-IGZO의 계면을 원점으로 하여 a-IGZO 활성층 방향으로 산소의 양을 조사하였을 때의 결과이다. a-IGZO 활성층 내부에서 전극재료에 따른 절대적인 산소의 양의 차이는 비교할 수 없지만 티타늄을 소스, 드레인 전극의 재료로 사용하였을 경우가 몰리브덴을 소스, 드레인 전극의 재료로 사용하였을 경우에 비해서 a-IGZO 활성층 내부에서 산소가 덜 균일하게 분포하고 있음을 확인할 수 있다. a-IGZO 활성층에서의 산소의 양은 활성층 내부에서의 Oxygen vacancy의 양과 관련이 있고 이는 곧 캐리어와 트랩의 수에 영향을 주게 되어 궁극적으로는 산화물 박막트랜지스터의 전기적 특성 및 신뢰성, 균일도 측면에 영향을 끼치게 된다.

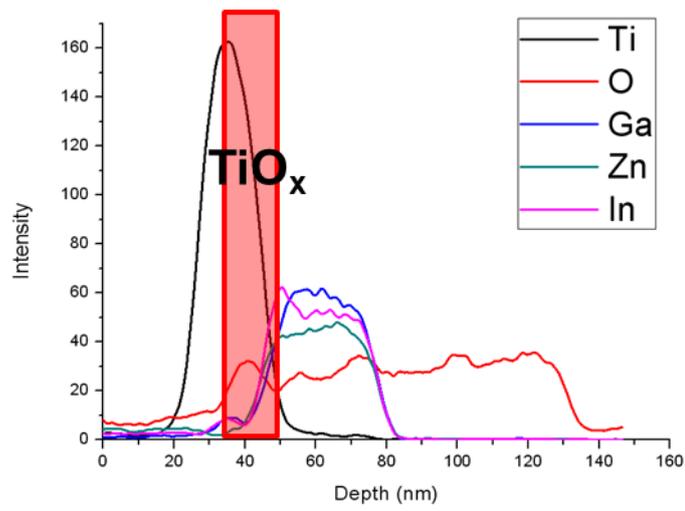
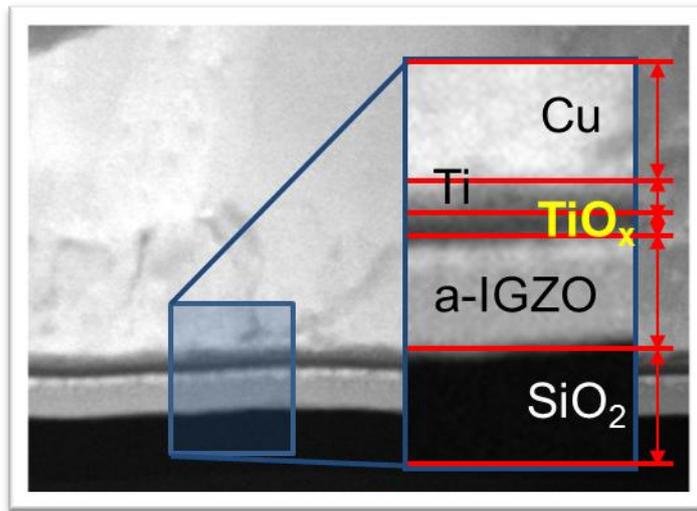


그림 4.5. 티타늄 전극이 적용된 a-IGZO 박막트랜지스터에서 수직 단면의 STEM 그림과 EDS 프로파일 [29]

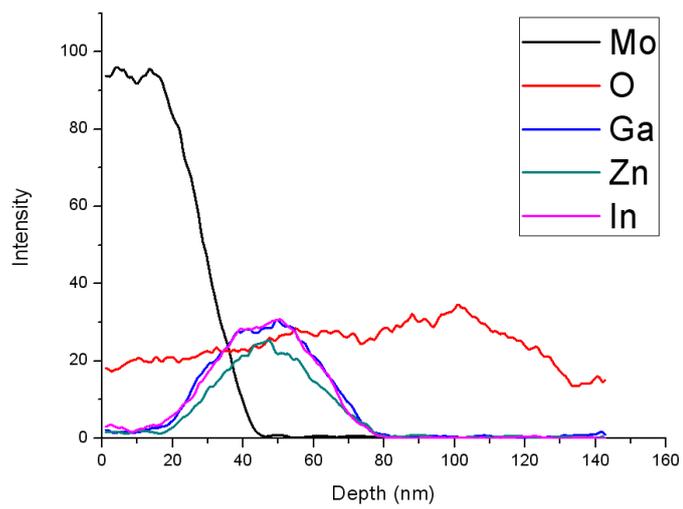
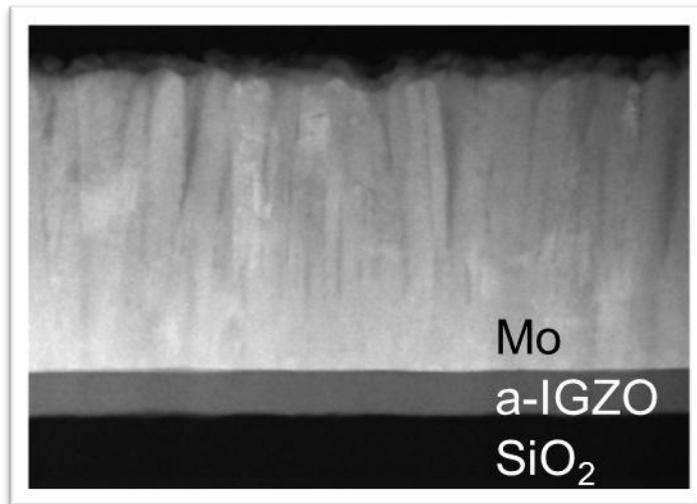


그림 4.6. 폴리브덴 전극이 적용된 a-IGZO 박막트랜지스터에서 수직 단면의 STEM 그림과 EDS 프로파일 [30]

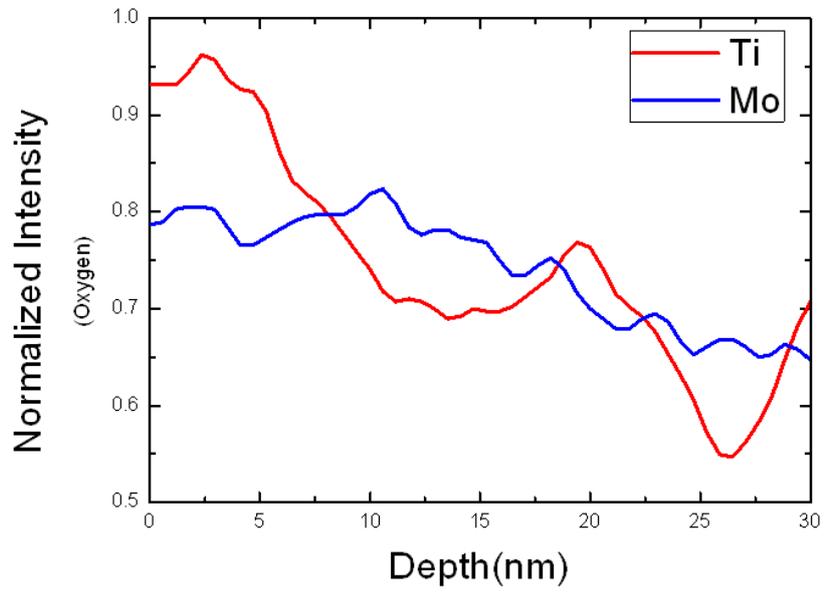


그림 4.7. a-IGZO 활성층 내부에서 산소의 정규화된 분포

4.4 요약

산화물 박막트랜지스터 연구에 있어서 전극재료에 대한 부분은 산화물 박막 트랜지스터의 전기적 특성과 직결되는 문제이기 때문에 그 중요성이 크다고 할 수 있다. 기존 연구에서는 주로 산화물 박막트랜지스터의 활성층과 전극 사이의 전기적 접촉(오믹 접촉 여부 등)과 이에 따라 나타나는 접촉저항, 활성층과 전극의 접촉력에 대한 연구가 주류를 이루어 왔다. 그러나 산화물 박막트랜지스터에서 활성층으로 사용되는 a-IGZO는 그 분자구성비에 따라 전기적 특성이 크게 달라지고 [9] 환경적인 요인에도 영향을 받기 때문에 [26, 31] 전극재료가 활성층에 끼치는 영향성에 대한 연구가 필요하다.

4장에서는 전극재료를 티타늄/구리 이중막(활성층과의 접촉되는 금속은 티타늄), 몰리브덴, ITO로 다양화 하여 제작한 후 각각 산화물 박막트랜지스터의 전달특성과 출력특성을 측정하고 분석하였다. 출력특성을 비교 분석한 결과 세 종류의 산화물 박막트랜지스터 모두 접촉특성이 우수하여 current crowding 현상이 나타나지 않았지만 전달특성을 통해서 티타늄/구리 이중막을 사용한 산화물 박막트랜지스터의 경우 증가한 캐리어 농도로 인해서 오프 전류가 증가하였음을 확인할 수 있었다. 다른 두 종류의 산화물 박막트랜지스터(몰리브덴 전극을 사용한 산화물 박막트랜지스터와 ITO 전극을 사용한 산화물 박막트랜지스터)는 온-오프 특성과 전계이동도, 문턱전압 등 전기적 기본 특성이 우수함을 확인하였다.

a-IGZO의 활성층을 STEM(Scanning Transmission Electron Microscopy) 사진과 EDS(Energy Dispersive Spectrometry) 프로파일을 통해 분석한 결과를 [30] 토대로 티타늄/구리 이중막을 소스, 드레인

전극으로 사용했을 경우 활성층 내부의 티타늄 산화물(TiO_x)이 형성되었고 이에 반해 몰리브덴을 소스, 드레인 전극으로 사용했을 경우는 전극과 활성층 사이의 화학적 반응에 화합물이 존재하지 않는다는 것을 확인하였다. 또한 a-IGZO 활성층 내부를 분석한 결과 두 종류의 산화물 박막트랜지스터에서 산소의 분포가 달라졌음을 확인하였다.

제 5 장. 전극재료에 따른 산화물 박막트랜지스터의 채널 길이 영향성

이 장에서는 전극재료에 따른 산화물 박막트랜지스터의 채널 길이 영향성에 대해서 측정 및 분석을 하였다. 먼저 채널 길이가 달라졌을 때 산화물 박막트랜지스터의 특성 변화에 대해서 지금까지 AMLCD의 백플레인 스위치소자로 많이 사용되었던 비정질 실리콘 박막트랜지스터와의 비교를 통해서 분석하였다. 또한 이를 확장시켜서 전극재료가 달라졌을 때 산화물 박막트랜지스터의 채널 길이 영향성에 대해서 분석하고자 하였고 그 방법으로 Transfer Line Method를 이용하여 채널의 저항을 측정하였고 전극과 활성층 사이의 접촉저항도 측정하였다. 또한 채널의 길이가 다른 산화물 박막트랜지스터를 제작하여 이를 통해 전달특성과 출력특성을 측정하여 소자의 전기적 특성 파악하고 분석하였다.

5.1 개요

비정질 실리콘 박막트랜지스터부터 산화물 박막 트랜지스터에 이르기 까지 박막트랜지스터에 있어서 채널의 넓이와 길이는 소자의 스케일링과 관련이 깊기 때문에 이에 대한 연구는 활발하게 진행되어 왔다. 반도체 공정이 고밀도 집적화 됨에 따라 채널의 길이와 넓이는 점차 작아지는 추세를 보여 왔으며 디스플레이의 백플레인에서 스위치 역할을 하는 박막트랜지스터의 경우에도 고해상도 디스플레이를 위해서 짧은 채널에서도 전기적으로 안정적인 소자를 만들기 위한 노력이 계속되어 왔다. 그러나 산화물 박막트랜지스터에서 채널의 길이가 매우 짧아지면 짧은채널 효과에 의한 전기적 불안정성의 문제가 보고된 바 있으며 채널의 길이가 길어짐에 따라 문턱전압의 크기도 같이 커지는 현상이 발표되기도 하였다. [32]

채널의 길이는 채널의 저항과도 관계가 깊다. 일반적으로 채널의 길이가 길어지면 채널의 저항도 비례해서 증가하는데 채널의 길이에 따른 전기적 특성의 측정을 통해서 채널의 저항에 대한 정보와 채널과 전극 사이의 접촉저항을 얻어낼 수 있다. 이와 같은 방법을 TLM(Transfer Line Method)라 하는데 이 TLM 측정을 위해서는 일반적인 박막트랜지스터와는 다르게 게이트 전극을 제작하는 공정단계를 제거해야 한다. 이와 같이 제작된 TLM 패턴을 통해서 채널에 대한 정보를 얻어낼 수 있기 때문에 분석을 위한 마스크를 제작할 때 박막 트랜지스터와 TLM 패턴을 같이 제작하는 것이 일반적이다. 본 연구에서도 이와 같은 TLM을 이용해서 전극재료가 달라졌을 때 채널의 저항이 어떻게 달라졌는지에 대한 분석을 하였고 기존의 산화물 박막트랜지스터의 채널길이 영향성에 대한 연구에 추가하여 전극재료에 따른

산화물 박막트랜지스터의 채널길이 영향성에 대해서 분석하고자 하였다.

5.2 소자 구조 및 제작

소자는 인버티드 스테거 구조의 에치스타퍼가 적용된 구조로 그 개형은 그림 5.1과 같다. 먼저 유리 기판 위에 게이트 전극으로 사용될 금속전극을 증착하였다. 전극재료로는 몰리브덴을 사용하였고 DC-스퍼터를 이용해서 증착하였다. 증착된 몰리브덴은 사진, 현상과정을 거쳐서 패턴을 만들었는데 이때는 습식식각 공정을 이용하였다. 두께는 250nm이다. 게이트 전극을 만든 후에는 게이트 절연막을 제작하였다. 게이트 절연막은 PECVD(Plasma-enhanced chemical vapor deposition)장비를 이용하여 두께가 250nm가 되도록 SiO_2 를 증착하였다. 비정질 실리콘 박막트랜지스터를 제작할 때 흔하게 사용되던 SiN_x 물질보다는 SiO_2 를 사용하게 되었을 때 문턱전압 이동과 같은 신뢰성 측면에서 더 우수한 특성을 나타낸 바가 있기 때문에 [33] 안정된 전기적 특성을 위해서 SiO_2 를 증착하였다. 게이트 절연막까지 증착된 유리기판 위에 다음 단계로 활성층으로 사용될 산화물, 즉 a-IGZO 증착이 진행되었다. a-IGZO 는 두께를 40nm로 하였고 DC-스퍼터를 이용해서 증착한 후에 패터닝을 하였다. 그 다음에는 에치스타퍼 층을 증착하였는데 물질은 게이트 절연막과 같이 SiO_2 를 사용하였고 PECVD를 이용하여 50nm 두께로 증착하였다. 에치스타퍼를 증착하는 이유는 용어 그대로 후에 진행되는 소스, 드레인 전극을 증착하고 식각과정이 진행되는 과정에서 a-IGZO 활성층까지 식각을 하게 되기 때문에 활성층의 백체널쪽에 영향을 주어 결국 산화물 박막트랜지스터의 전기적 특성에 까지 영향을 줄 수 있어 이를 방지하고자 하는 것이다. 채널의 길이는 에치스타퍼의 길이로 정의될 수 있기 때문에 채널길이의 영향성에 대한

분석을 위해서 채널의 길이는 8 μm 부터 300 μm 까지 다양하게 만들었다. 에치스타퍼를 증착한 후에는 소스, 드레인 전극을 증착하였다. 전극재료에 따른 산화물 박막트랜지스터의 채널 길이 영향성을 알아보기 위해서 전극재료로는 2가지 물질을 사용하였다. 먼저 티타늄과 구리 이중막을 소스, 드레인 전극의 재료로 사용한 산화물 박막트랜지스터를 만들기 위해서 티타늄과 구리를 각각 30nm, 250nm를 DC-스퍼터로 증착하고 습식식각으로 패터닝하였다. 또다른 소자는 몰리브덴이 소스, 드레인 전극으로 증착된 산화물 박막트랜지스터로 몰리브덴은 250nm DC-스퍼터로 증착하였다. 이상의 2종류의 다른 소스, 드레인 전극재료를 지닌 산화물 박막트랜지스터는 모두 200nm의 PECVD로 증착된 SiO_2 패시베이션 층을 증착한 후에 최종적으로 공기 분위기에서 300 $^{\circ}\text{C}$ 에서 1시간 어닐링 과정을 진행하였다. 이상의 산화물 박막트랜지스터의 제작 과정은 표 5.1로 정리해서 나타내었다.

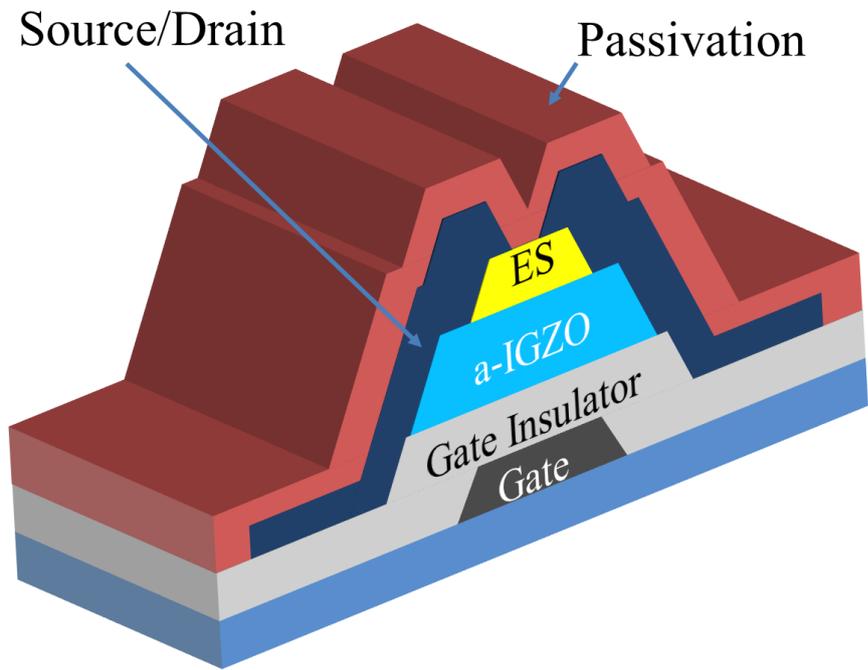


그림 5.1. 제작된 a-IGZO 박막트랜지스터의 개형

Layer	Material	Thickness	Deposition	Patterning	Etch
Gate	Mo	250nm	DC sputter	Photo-litho	Wet
G.I.	SiO₂	250nm	PECVD	-	-
Active	IGZO	40nm	DC sputter	Photo-litho	Wet
E/S	SiO₂	50nm	PECVD	Photo-litho	Dry
S/D	Ti/Cu Mo	30/250nm 250nm	DC sputter	Photo-litho	Wet
Passivation	SiO₂	200nm	PECVD	Photo-litho	Dry

표 5.1. a-IGZO 박막트랜지스터의 공정 방법 및 조건

5.3 산화물 박막트랜지스터의 채널 길이 영향성

5.3.1 채널 길이에 따른 산화물 박막트랜지스터의 기본 특성

그림 5.2는 채널길이에 따른 산화물 박막트랜지스터의 전달 특성이다. 이 그래프를 보면 채널 길이가 증가함에 따라 온 전류가 감소하고 문턱전압이 양의 방향으로 증가한다는 것을 알 수 있다. 전달특성 그래프에서 온 전류가 증가한다는 것은 MOSFET방정식에 의한 것으로 드레인 전류는 일반적으로 다른 변수들이 고정되었을 때 채널의 너비에 비례하고 길이에 반비례한다. 그러나 문턱전압은 채널의 너비나 길이에 관계 없는 값으로 다음과 같은 식으로 나타내어 진다.

$$V_{th} = V_{FB} + 2\phi_F + \frac{\sqrt{2\varepsilon_s q N(2\phi_F + V_{SB})}}{C_{ox}} \quad \text{식 5.1.}$$

즉 문턱전압은 flat band 전압, bulk potential, 공핍층 전하로 인해 게이트 절연막에 걸리는 전압 등과 관련이 있는 값이다. 그러나 실제로는 채널의 길이에 따라 그 값이 바뀌는 현상을 쉽게 발견할 수 있는데 이에 대해서 산화물 반도체는 실리콘에 비해서 소스, 드레인 전극과 접촉 부분에서의 밴드가 휘는 현상이 더 큰데 채널 길이가 짧아지게 되면 이러한 밴드가 휘는 현상이 전위장벽을 낮춰주는 효과가 있어 문턱전압이 작아진다는 연구결과가 발표된 바가 있다. [32]

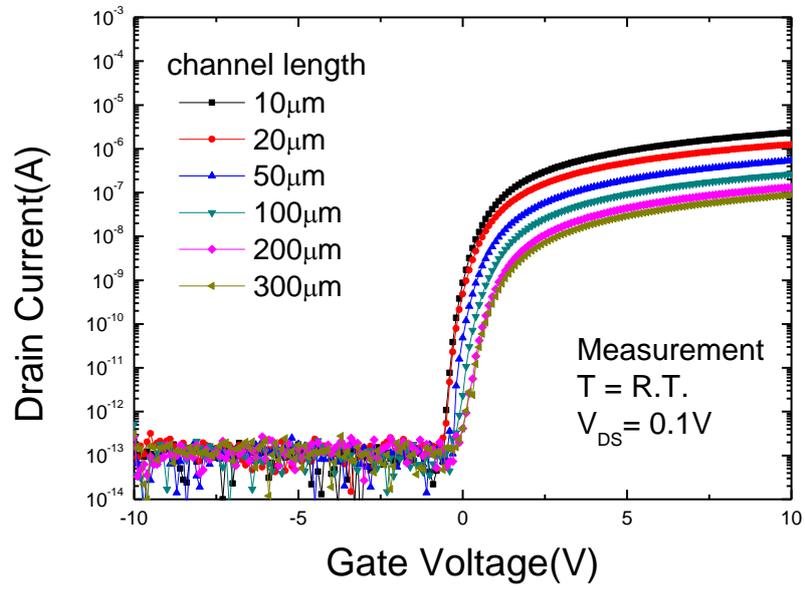


그림 5.2. 채널 길이에 따른 산화물 박막트랜지스터의 전달 특성

5.3.2 Transfer Line Method를 이용한 저항측정

선형 영역에서의 드레인 전류는 다음의 식으로 표현할 수 있다.

$$I_{DS} = \frac{W}{L} \mu C (V_{GS} - V_{th}) V_{DS} \quad \text{식 5.2.}$$

기생 저항을 고려한 총 저항은 다음과 같은 식으로 나타낼 수 있다.

$$R_M = R_{ch}L + R_{SD} \quad \text{식 5.3.}$$

이 때 R_{ch} 는 단위 길이에 해당하는 채널 저항으로서 식 5.2에 의해

$$R_{ch} = \frac{1}{\mu C W (V_{GS} - V_{th})} \quad \text{식 5.4.}$$

R_{SD} 는 소스, 드레인 접촉부분에서의 시리즈 저항을 나타낸다. 이와 같은 모습을 그림으로 나타내면 그림 5.3과 같다.

따라서 식 5.3에 의해서 각 채널의 길이에 해당하는 총 저항 값을 구한 후 plot을 하게 되면 1차 함수 형태의 직선이 나오게 되는데 이때 직선의 기울기가 채널의 저항이 되고 직선의 y-intercept가 소스, 드레인의 시리즈 저항을 나타내게 된다. TLM(Transfer Line Method) 패턴은 그림 5.5와 같이 제작하여 채널의 길이 별 총 저항을 구할 수 있게 하는데 그 결과는 그림 5.4와 같다. 이 그림을 보면 소스, 드레인 전극이 티타늄/구리일 경우의

기울기, 즉 단위길이 당 채널의 저항이 몰리브덴일 경우의 기울기 보다 작다는 것을 알 수 있는데 이를 통해서 티타늄/구리 소스, 드레인 전극이 채널의 저항을 감소 시켰다는 것을 알 수 있다.

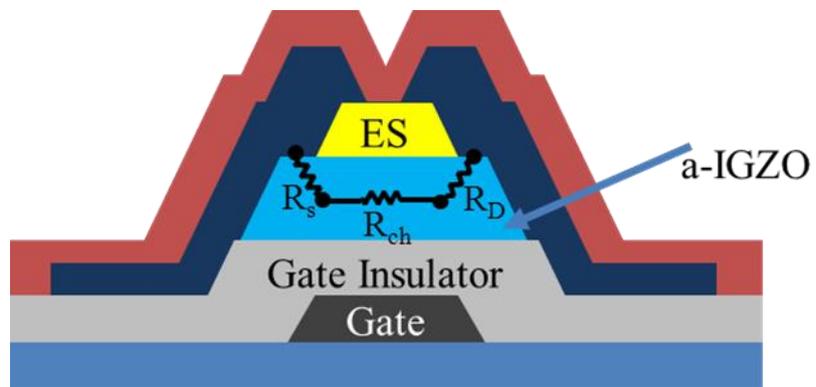


그림 5.3. a-IGZO활성층 내에서 기생저항을 포함한 총 저항

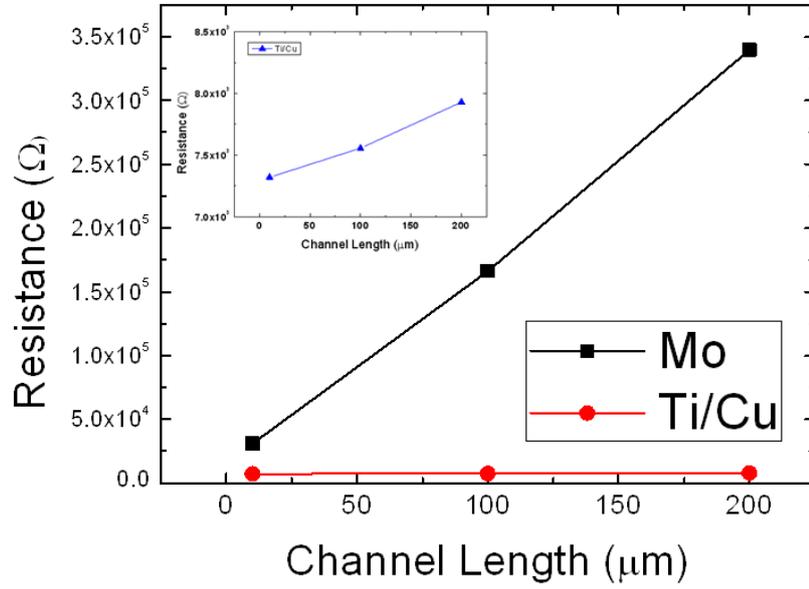


그림 5.4. 전극재료가 달라졌을 때 채널 길이에 따른 총 저항

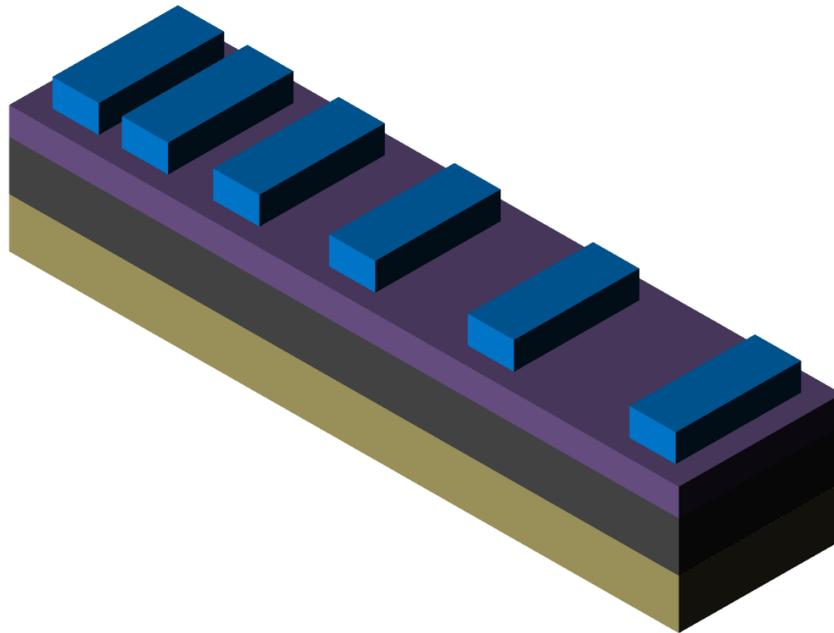


그림 5.5. 산화물 반도체 TLM 패턴의 개형

5.3.3 전극재료에 따른 이동도

5.3.3.1 캐리어 농도와 이동도의 상관관계

일반적으로 실리콘 기반 반도체에서는 캐리어 농도가 증가할수록 그림 5.6과 같이 이동도는 감소한다. 이것은 impurity scattering에 의한 것으로 볼 수 있다. 그러나 산화물 반도체에서는 캐리어 농도가 증가할수록 그림 5.7과 같이 이동도가 같이 증가한다. 이것은 전도대 끝 부분에서 형성된 포텐셜 장벽의 분포로 인한 절연체-금속 전이 현상으로 설명할 수 있다. [34]

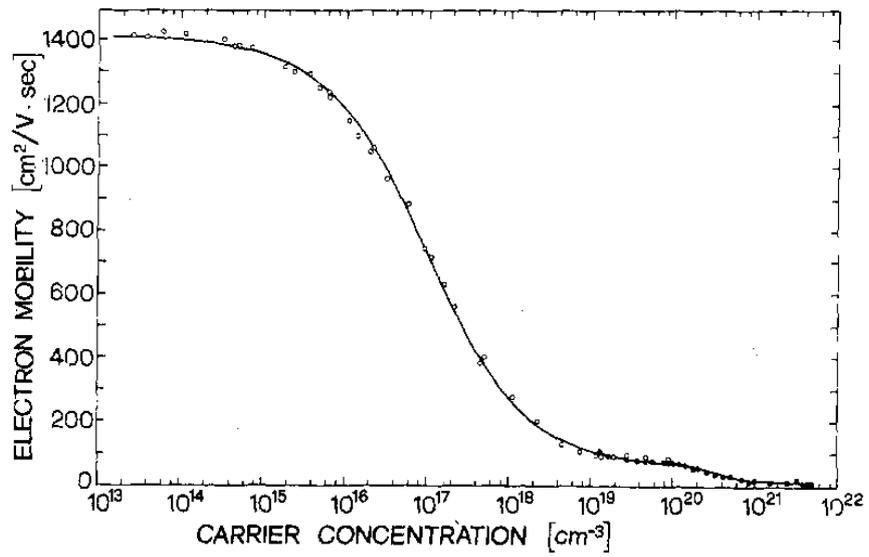


그림 5.6. 인이 도핑된 실리콘에서 전자 이동도와 캐리어 농도와의 관계

[35]

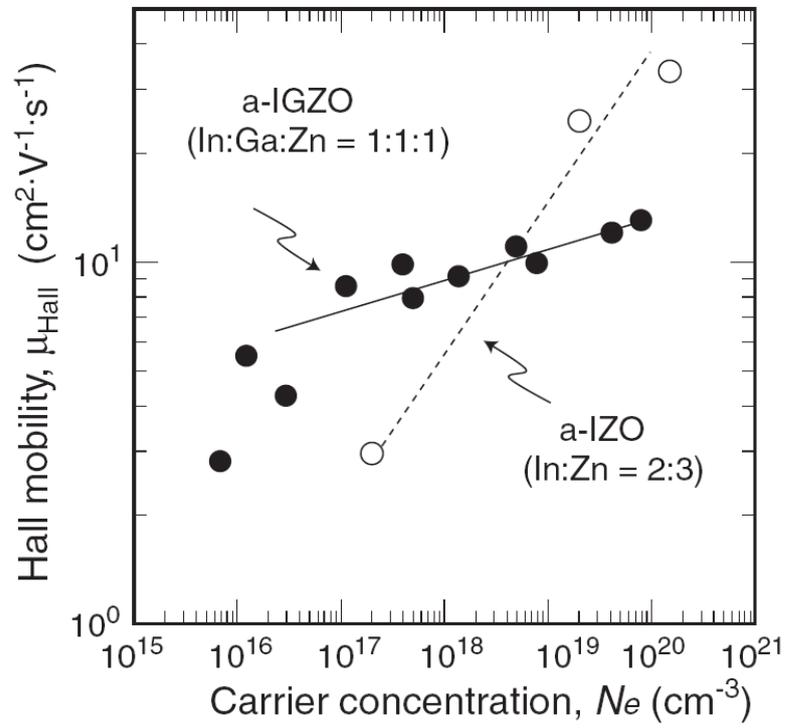


그림 5.7. 산화물 반도체 (a-IGZO, a-IZO) 에서 Hall이동도와 캐리어 농도와의 관계 [36]

5.3.3.2 전극재료에 따른 채널길이와 이동도의 상관관계

소스, 드레인 전극재료에 따라 산화물 박막트랜지스터의 채널길이 영향성에 차이가 생긴다. 티타늄/구리 소스, 드레인 전극재료를 사용했을 경우의 채널 길이에 따른 산화물 박막트랜지스터의 전달특성과 전계이동도는 그림 5.8과 같다. 전달 특성 곡선은 채널의 길이는 10, 15, 25, 50, 100 μm 이며 드레인 전압은 1V로 인가한 후 측정된 것이고 채널 길이에 따른 전계이동도 그래프는 위의 결과에서 추출한 것이다. 이 값들과 비교를 위해서 그림 5.9에서 몰리브덴을 소스, 드레인 전극재료로 사용했을 경우의 채널 길이에 따른 산화물 박막트랜지스터의 전달특성과 전계이동도 그래프를 나타내었다. 그림 5.8과 그림 5.9를 비교해보면 일단 전달특성 그래프에서 몰리브덴의 경우 채널길이가 짧은 채널 부분에서 채널 길이가 짧을수록 문턱전압이 음의 방향으로 이동하는데 비해서 티타늄의 경우 채널길이와 문턱전압과의 상관관계가 크지 않다는 것을 알 수 있다. 또한 티타늄의 경우 온 전류값이 채널의 길이가 길어짐에 따라 감소하기는 하지만 그 감소폭이 몰리브덴의 경우에 비해서 작다는 것을 확인할 수 있다. 채널 길이에 따른 전계이동도의 추이를 보면 티타늄의 경우 대체적으로 채널 길이가 길어짐에 따라 전계이동도가 다소 증가하며 몰리브덴의 경우 채널 길이가 길어짐에 따라 전계이동도가 다소 감소한다는 것을 확인할 수 있다.

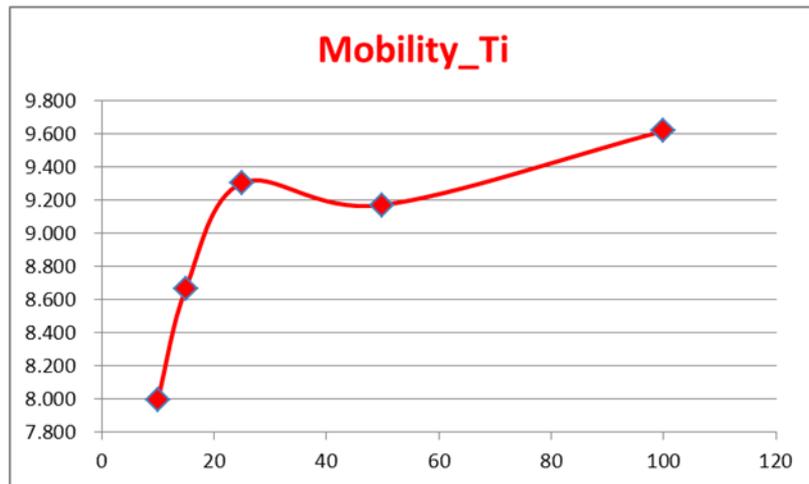
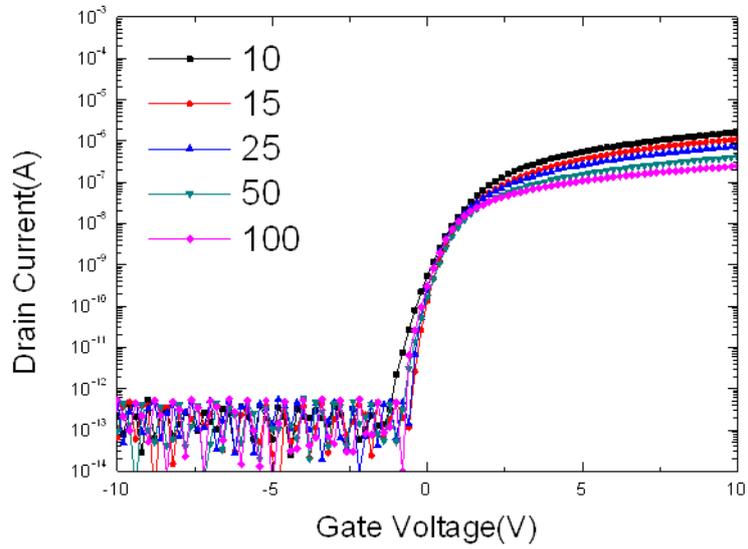


그림 5.8. 티타늄/구리 전극이 있는 산화물 박막트랜지스터에서 채널 길이에 따른 전달특성 및 전계이동도

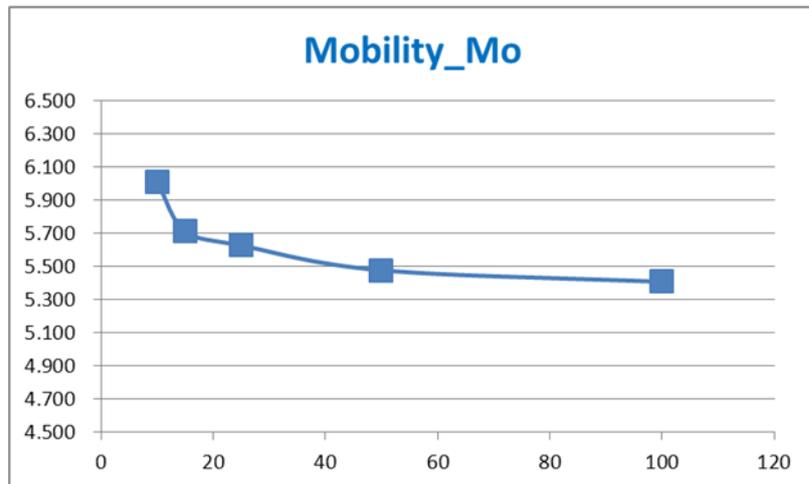
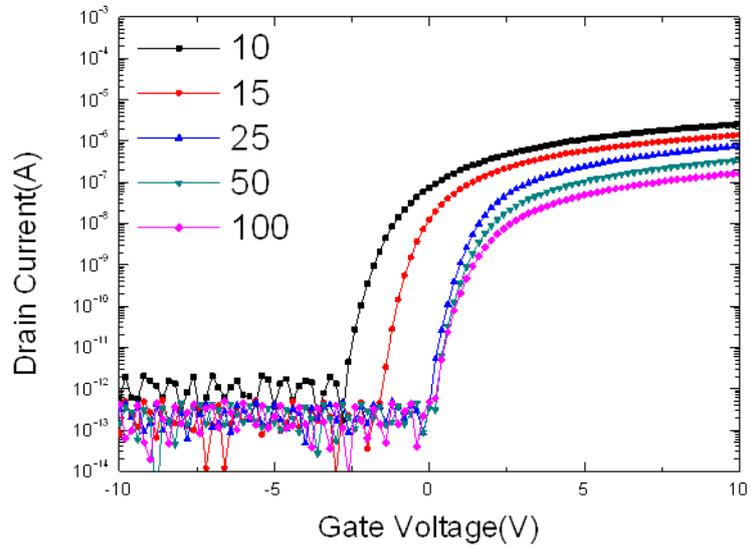


그림 5.9. 폴리브텐 전극이 있는 산화물 박막트랜지스터에서 채널 길이에 따른 전달특성 및 전계이동도

5.4 요약

실리콘 기반 MOSFET 방정식에서 일반적인 채널 길이에 따른 소자의 전기적 특성과 산화물 박막트랜지스터에서 채널 길이의 영향성에는 차이가 있다. 또한 본 연구를 통해서 같은 산화물 박막트랜지스터라고 해도 소스, 드레인 전극재료를 어떤 것으로 사용했느냐에 따라 채널 길이가 전기적 특성에 미치는 영향성이 달라진다는 것을 확인했다. 문턱전압의 경우 실리콘 기반 소자에서는 채널길이와 무관하지만 산화물 박막 트랜지스터의 경우 소스, 드레인 전극이 티타늄/구리 이중막을 사용했을 경우에는 실리콘 기반 소자와 마찬가지로 채널길이에 무관하지만 몰리브덴 전극을 사용했을 경우 채널 길이가 짧아질수록 문턱전압이 음의 방향으로 이동한다는 것을 알 수 있었다. 또한 각 채널길이 별로 Transfer Line Method 방법을 이용해 소스, 활성층, 드레인에 걸리는 박막트랜지스터의 총 저항을 측정해 본 결과 티타늄/구리 이중막 전극보다 몰리브덴 전극을 사용하였을 때 그 값이 증가한다는 것을 알 수 있었다.

전극재료에 따른 산화물 박막트랜지스터의 전달특성 및 전계이동도 곡선에서 채널 길이의 영향성을 살펴보면 티타늄/구리 이중막을 전극으로 사용한 경우에는 채널 길이가 증가했을 때 감소하는 온전류 값의 폭이 몰리브덴 전극을 사용했을 때보다 더 작다는 것을 알 수 있었다. 이는 산화물 박막트랜지스터에서 캐리어 농도와 이동도의 상관관계를 통해 봤을 때 티타늄/구리 전극을 사용했을 경우 티타늄 전극이 산화되면서 생성된 티타늄 산화물로 인해 채널의 oxygen vacancy가 증가하였고 이로 인한 캐리어 증가가 이동도의 상승 및 채널저항의 감소를 유발하여 채널길이의 영향성을

감소시킨 것으로 추정된다. 또한 채널 길이가 증가하였을 때 티타늄/구리 이중막을 전극으로 사용했을 경우 전계 이동도가 다소 증가하는 반면에 몰리브덴을 전극으로 사용했을 경우 전계 이동도가 다소 감소한다는 사실을 확인하였다.

제 6 장. 전극재료에 따른 산화물 박막트랜지스터의 열처리 영향성

이 장에서는 전극재료에 따른 산화물 박막트랜지스터의 열처리 영향성에 대해서 알아보았다. 구체적인 방법으로 온도를 변화시켰을 때의 전극저항, 접촉저항, 채널저항을 합한 총 저항 값이 어떻게 변하는지에 대해서 측정하였고 전극재료가 달라졌을 때 총 저항 값의 차이가 생긴다는 사실을 확인하였으며 그 이유에 대한 분석을 하였다. 또한 a-IGZO 활성층에서 oxygen vacancy가 생성되는 과정에 대해서 정리하고 이것들과 산화물 박막트랜지스터 공정에서 열처리 단계와의 연관성에 대한 연구를 진행하였다.

6.1 개요

산화물 박막트랜지스터 공정에 있어서 열처리, 그 중에서도 어닐링의 영향성에 대한 연구는 이미 보고된 바 있다. 산화물 박막트랜지스터 공정에 있어서 이제 어닐링은 필수적인 단계로 자리 잡았는데 이는 지금까지의 연구결과들에서 어닐링 공정으로 인해 산화물 박막트랜지스터의 전기적 특성을 향상시켰다는 결과를 다수 발표했기 때문이다. [37]

어닐링을 비롯한 열처리를 하게 되면 비정질인 a-IGZO 박막의 치밀도가 증가하고 안정화된다. 또한 a-IGZO 박막트랜지스터에서는 게이트 절연막과 a-IGZO 활성층 사이의 계면의 특성이 향상된다는 장점도 있다. 따라서 어닐링 과정을 거치게 되면 산화물 박막트랜지스터의 전계이동도가 증가, 온-오프 비율 증가, S.S.(subthreshold swing)의 감소, 문턱전압이 감소되는 등 전체적으로 전기적 특성이 향상되는 효과가 발생된다.

본 연구에서는 어닐링으로 인한 a-IGZO 활성층의 변화와 산화물 박막트랜지스터의 전기적 특성 향상과 더불어 어닐링 과정에서 전극재료가 a-IGZO 활성층에 어떠한 영향을 끼치는 지에 대해서 산화물 박막트랜지스터의 총 저항(전극저항, 접촉저항, 채널저항을 합한 값)을 측정하여 분석하고자 하였다.

6.2 열처리 온도에 따른 채널 저항의 변화 양상

열처리를 통한 산화물 박막트랜지스터의 전기적 특성 향상효과에 대해서는 앞의 6.1장에서 설명하였다. 이러한 열처리의 효과를 분석하기 위해서는 크게 시간과 온도를 각각 변수로 둘 수 있다.

먼저 비정질 인듐-아연 산화물(amorphous indium-zinc-oxide, a-IZO) 박막에서 그림 6.1과 같이 시간을 증가 시켜 감에 따라 박막의 저항을 측정한 결과는 이미 발표된 바가 있다. [38] 이 그래프를 보면 열처리과정 초기에는 시간이 지나감에 따라 박막의 저항은 점차 증가하는데 이 때 티타늄/IZO 이중막을 전극으로 사용한 박막은 IZO 단일막을 전극으로 사용한 박막에 비해 그 증가속도가 가파르다는 것을 알 수 있다. 두 종류의 박막 모두 일정한 시간이 지나면 저항이 다시 감소한다는 것을 알 수 있다.

본 논문에서는 a-IGZO 박막트랜지스터에서 온도를 바꿨을 때 총 저항(전극저항, 접촉저항, 채널저항을 합한 값)이 어떻게 달라지는 지에 대해서 전극의 종류를 달리한 다음에 측정을 하여 열처리 과정에서 전극재료가 산화물 반도체 활성층에 끼치는 영향성 대해서 알아보려고 하였다. 그림 6.2는 이를 나타낸 것으로 티타늄 전극, 몰리브덴 전극 모두 250 °C로 1시간 어닐링 하였을 때 총 저항이 증가한다는 것을 알 수 있었다. 이는 어닐링 과정에서 대기 중 산소가 a-IGZO의 활성층과 일부 반응하여 oxygen vacancy가 감소하고 이에 따라 캐리어 농도가 감소하여 이동도가 감소하게 되고 이에 따라서 채널의 저항이 증가하였다는 것으로 추정할 수 있다. 전극이 몰리브덴일 경우는 이와 같은 과정이 온도를 더 높일수록 촉진되어 350 °C에서 1시간 어닐링 하였을 경우 총 저항이 급격하게 증가한다는 것을

알 수 있다. 반면에 티타늄 전극의 경우 350 °C에서 1시간 어닐링 하였을 경우에는 총 저항이 오히려 감소하는 경향을 보였는데 이는 티타늄이 고온에서 산화되면서 a-IGZO 활성층에서 산소를 갖고 가는 현상이 발생하여 활성층 내부에서 oxygen vacancy가 증가하고 캐리어 농도가 증가하여 이동도는 증가하게 되고 이에 따라서 총 저항이 감소하는 결과가 나타난다고 추정할 수 있다.

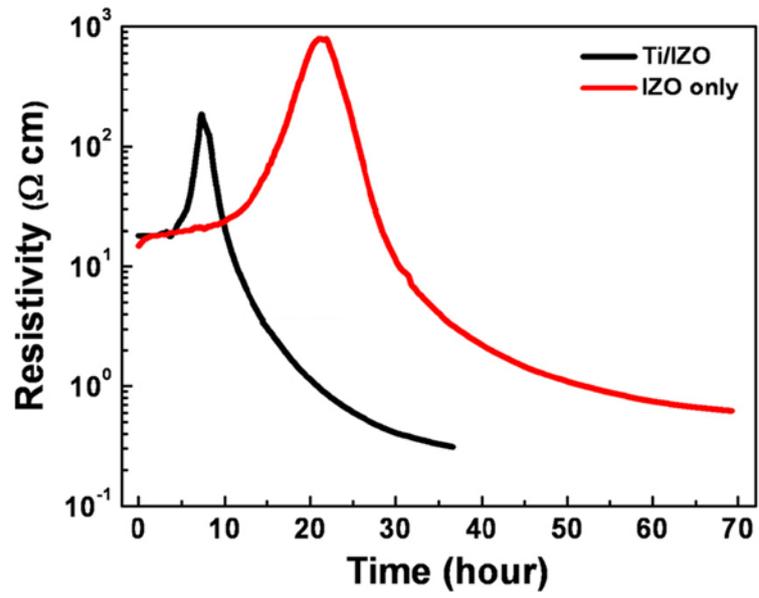


그림 6.1. Ti/IZO, IZO에서 시간에 따른 저항의 변화 [38]

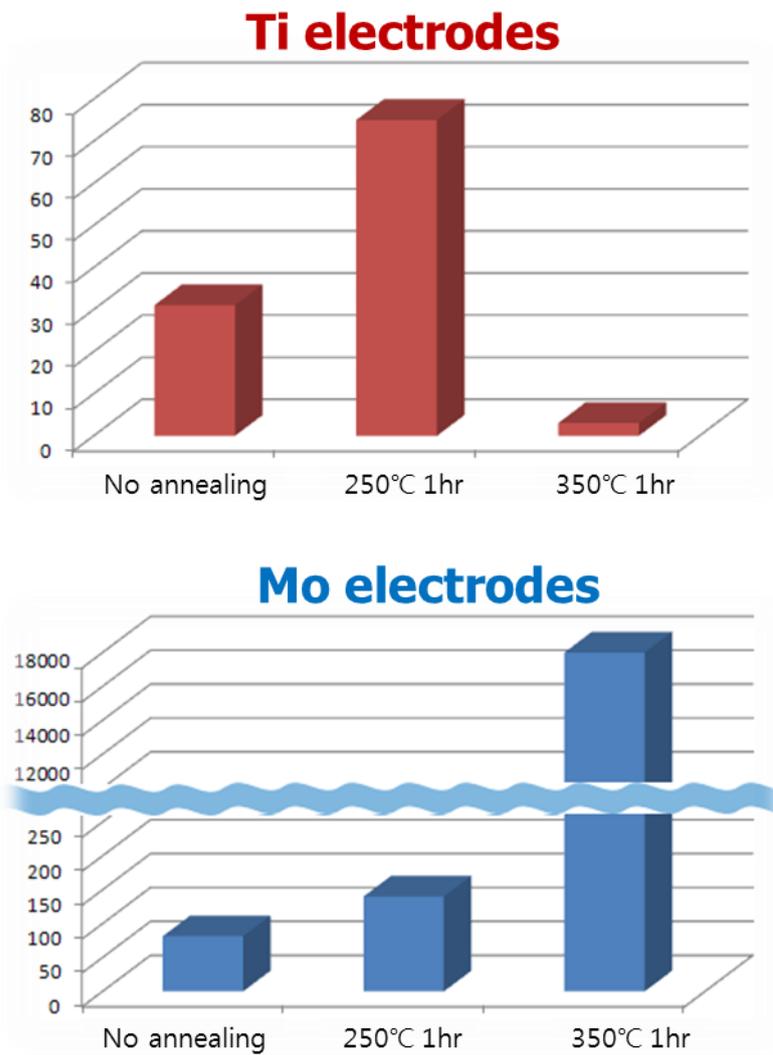


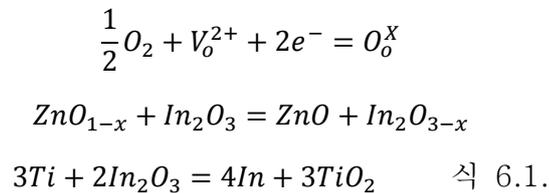
그림 6.2. 전극재료에 따른 산화물 박막트랜지스터의 총 저항에서 열처리온도 영향성

6.3 Oxygen Vacancy의 생성 및 확산

6.3.1 Oxygen Vacancy의 생성

티타늄과 같이 이온화 에너지가 작아 쉽게 산소와 반응하는 금속이 산화물 박막트랜지스터의 전극재료로 사용되게 되면 공정과정에서 필수적인 고온에서 어닐링을 할 때 박막트랜지스터의 활성층인 산화물에 영향을 끼칠 수 있다. 이는 산화물 내부의 캐리어 농도와 밀접한 관계가 있는 oxygen vacancy에 영향을 끼칠 수 있기 때문이다.

티타늄 전극이 산화물 활성층과 접촉한 상황에서 oxygen vacancy는 다음과 같은 과정을 통해 생성된다. [38]



식 6.1을 보면 티타늄 전극이 산화물 활성층과 접촉한 상황에서 어닐링을 하게 되면 3가지 과정에 의해 반응을 하고 있는데 먼저 첫 번째 과정은 기존에 존재하고 있던 oxygen vacancy가 산화되면서 소멸되는 과정이다. 시간에 따른 어닐링 효과에 대한 연구결과를 보면 어닐링 초기에는 박막의 저항이 증가하는 경향을 보이고 있는데 이는 이와 같이 기존에 존재하고 있던 oxygen vacancy가 소멸되어 캐리어 농도가 감소되고 이로 인해서 저항이

증가하는 것이다. 두 번째 과정은 안정화 과정으로 산화아연과 산화인듐 사이의 산소가 이동하는 과정이다. 마지막 과정은 티타늄과의 반응을 나타내는 것으로 티타늄이 이동성이 있고 반응성이 좋은 산화인듐과 반응하면서 티타늄 산화물(TiO_x)와 oxygen vacancy가 생성되는 과정이다. 그림 4.5의 STEM 그림과 EDS 프로파일을 통해서 생성된 티타늄 산화물을 확인할 수 있다.

6.3.2 Oxygen Vacancy의 확산

티타늄 전극과 산화물 반도체와의 접촉과정에서 생성된 oxygen vacancy는 산화물 박막트랜지스터의 전기적 특성을 변화시킨다는 사실을 5장에서 언급하였다. 이는 oxygen vacancy가 처음에는 back 채널 쪽에서 생성된 후 front 채널 쪽으로 이동하여 전류의 흐름에 영향을 주었다는 것을 방증한다. 따라서 이번 장에서는 oxygen vacancy가 어떠한 조건에서 확산이 되는지에 대해서 알아본 후 열처리과정에서 확산되는 oxygen vacancy의 근원에 대해서 밝혀보고자 한다.

본 연구에서 사용한 산화물 박막트랜지스터의 활성층인 a-IGZO는 산화인듐(In_2O_3), 산화갈륨(Ga_2O_3), 산화아연(ZnO)이 ternary system을 형성하면서 만들어진 물질이다. 이 때 산화인듐과 산화아연은 그림 6.3과 같은 구조를 이루고 oxygen vacancy가 존재하게 되는데 [39, 40] 이 때 oxygen vacancy는 에너지 장벽, 확산길이, 확산방향 세가지 조건에 의해서 확산여부가 결정된다. 한편 산화인듐, 산화갈륨, 산화아연 중에서 산화인듐은 oxygen vacancy 장벽이 가장 낮아 0.71 eV 정도 되고 산화인듐 내에서의 oxygen vacancy는 370 K 에서 이동성을 갖는다고 알려져 있다. [39] 따라서 산화인듐, 산화갈륨, 산화아연 ternary system인 a-IGZO에서 산화인듐 구조 내의 oxygen vacancy의 확산에 가장 중요한 역할을 하게 된다. 산화인듐 구조 내에서 oxygen vacancy의 전하 상태에 따른 최소전이에너지, 확산길이, 어닐링온도는 표 6.1과 같다. 이 표에서 볼 수 있는 것과 같이 Vo^{2+} (oxygen vacancy중 전하가 +2인 상태)는 어닐링 온도가 370 K 에서부터 이동성을 갖게 되기 때문에 산화물 박막트랜지스터

공정 단계에서의 어닐링 과정 중에서 oxygen vacancy는 front 채널 방향으로 충분히 이동할 수 있게 된다.

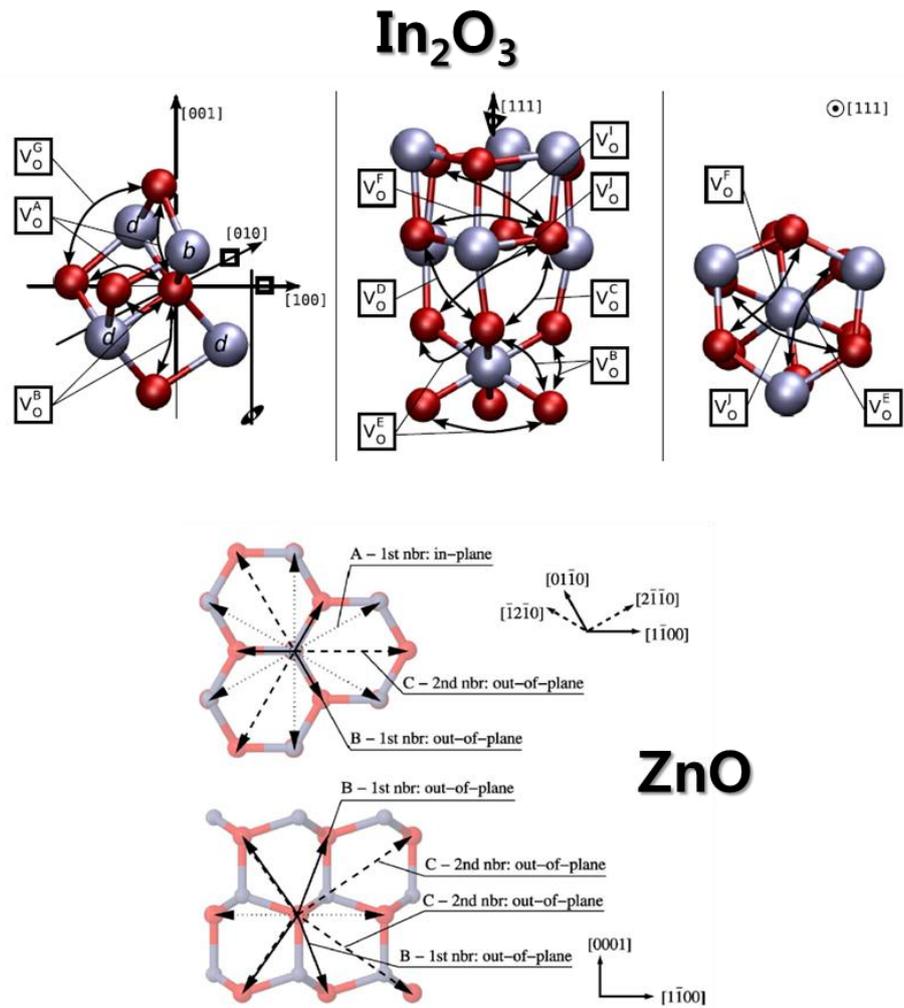


그림 6.3. 산화인듐과 산화아연 구조와 oxygen vacancy의 확산 경로

[39, 40]

Defect	Charge state q	Lowest-migration energy $\Delta E_{\text{min}}^{\text{M}}$ (eV)	Diffusion Lengths λ_{min} (Å)	Annealing Temperature T_{an} (K)
V_{O}	0	1.53	2.94	640
	+1	0.77	2.94	410
	+2	0.71	2.94	370

표 6.1. 산화인듐에서 oxygen vacancy의 전하상태에 따른 최소전이에너지, 확산길이, 어닐링온도 [39]

6.4 요약

열처리 과정을 통해 산화물 박막트랜지스터의 활성층인 a-IGZO는 치밀도가 증가하고 안정화가 된다. 또한 게이트 절연막과 a-IGZO 활성층 사이의 계면의 특성이 향상되어 전계이동도가 증가, 온-오프 비율 증가, S.S.(subthreshold swing)의 감소, 문턱전압이 감소되는 등 열처리 과정은 전기적 특성의 향상에 반드시 필요한 공정과정이다.

이러한 열처리 과정에서는 전극재료와 활성층 재료 간의 화학적 반응이 일어나고 각각의 재료 내부에서도 분자간의 이동이 발생되는데 이로 인해서 전극재료가 달라질 때에는 박막트랜지스터의 전기적 특성이 달라지는 결과가 초래된다. 열처리 온도에 따른 산화물 박막트랜지스터의 총 저항(전극저항, 접촉저항, 채널저항을 합한 값)을 측정한 결과 전극재료와 관계없이 250 °C에서는 활성층의 a-IGZO와 대기중의 산소가 반응 하면서 oxygen vacancy가 감소하여 캐리어의 농도가 감소하여 총 저항이 증가하는 현상을 발견하였다. 350 °C 열처리 과정에서는 티타늄과 같은 이온화 에너지가 낮은 금속과 몰리브덴과 같은 이온화 에너지가 높은 금속간의 차이가 발생하였는데 티타늄을 전극으로 사용할 때에는 열처리 과정에서 티타늄과 산화물 반도체와의 화학적 반응으로 인하여 티타늄 산화물이 생성되고 산화물 내부에는 산소의 양이 일부 감소하게 되어 oxygen vacancy가 증가하는 것이 우세한 현상이 되어 이로 인해서 캐리어의 농도가 증가하여 총 저항이 감소되는 현상이 관측되었다. 그러나 몰리브덴을 전극으로 사용할 때에는 대기중의 산소와의 반응성이 증가하게 되어 총 저항이 증가된다는 것을 확인하였다.

a-IGZO 활성층 내부에서는 소스, 드레인 전극과 a-IGZO 활성층 계면에서 생성된 oxygen vacancy가 열처리 과정에서 front 채널까지 이동한다는 사실을 기존의 연구결과를 통해서 확인할 수 있었다. oxygen vacancy는 전하의 상태에 따라 V_o , V_o^{1+} , V_o^{2+} 가 존재하는데 이중에서 V_o^{2+} 는 어닐링 온도가 370 K 에서부터 이동성을 갖게 되기 때문에 산화물 박막트랜지스터 공정 단계에서의 어닐링 과정 중에서 oxygen vacancy는 front 채널 방향으로 충분히 이동할 수 있게 된다.

제 7 장. 전극재료에 따른 산화물 박막트랜지스터의 신뢰성

이 장에서는 앞 장에서 언급했던 전극재료에 따른 산화물 박막트랜지스터의 기본 특성들에 이어서 전극재료에 따른 산화물 박막트랜지스터의 신뢰성에 대해서 알아보았다. 신뢰성 테스트 방법으로는 전기적 스트레스와 온도 스트레스를 동시에 가하는 BTS(Bias Temperature Stress) 테스트를 하였다. 먼저 게이트 전극에 20 V의 Positive bias를 가하는 PBTS(Positive Bias Temperature Stress) 실험을 한 후 전극재료에 따른 문턱전압의 이동 차이에 대해서 보고하였고 그 다음 역시 게이트 전극에 -20 V의 Negative bias를 가하는 NBTS(Negative Bias Temperature Stress) 실험을 하고 그 결과에 대해 보고하였다.

7.1 개요

산화물 박막트랜지스터는 재료, 구조 및 공정의 최적화를 통해 빠른 속도로 우수한 전기적 특성과 균일성을 확보되고 있다. 그러나 아직 전기적 바이어스에 의한 스트레스, 온도에 의한 스트레스, 빛에 의한 스트레스가 가해질 때 박막트랜지스터의 전기적 특성이 어떻게 바뀌는 지에 대한 신뢰성 연구는 계속 진행되고 있으며 특히 빛에 의한 스트레스에서 소자의 신뢰성에 문제를 일으킬 수 있는 여러 가지 원인에 대한 분석이 계속되고 있으며 다양한 모델과 메커니즘이 제시되고 있다. [22, 41, 42]

이 장에서는 앞 장의 연구내용에 이어서 전극재료에 따른 산화물 박막트랜지스터의 신뢰성에 대해서 알아보았다. 앞 장의 연구 결과에 의해 전극재료가 달라짐에 따라 산화물 박막트랜지스터의 활성층인 a-IGZO의 분자구성비가 달라질 수 있고 이에 따라 캐리어 농도가 바뀐다는 사실을 밝혔기 때문에 같은 소자에 대해서 BTS(Bias Temperature Stress) 테스트를 하였을 경우 문턱전압 이동과 같은 신뢰성 측면에서도 달라질 수 있을 것으로 충분히 예상할 수 있다.

7.2 산화물 박막트랜지스터의 전기적 신뢰성

산화물 박막트랜지스터의 전기적 신뢰성에 대해 알아보기 위해서 전기적 바이어스를 드레인 전극 또는 게이트 전극에 가할 수 있는데 일반적으로 게이트 전극에 바이어스를 가할 경우에만 특성 차이가 발생한다고 알려져 있다. 따라서 본 실험에서는 게이트 전극에 일정한 전기적 스트레스를 가하는 것으로 범위를 한정 시켰으며 그 값으로는 PBTS(Positive Bias Temperature Stress)일 때는 20 V, NBTS(Negative Bias Temperature Stress)일 때는 -20V를 가하였다. 온도에 의한 스트레스는 60 °C, 스트레스 시간은 3시간으로 고정한 상태에서 각각 2분, 10분, 30분, 1시간, 3시간 간격으로 산화물 박막트랜지스터의 전달 특성을 측정하였다.

7.2.1 Positive Bias Stress에 대한 신뢰성

그림 7.1은 전극재료에 따른 산화물 박막트랜지스터의 PBTS에서 전달특성이다. 전극재료에 관계없이 스트레스를 가하는 시간이 길어질 수록 문턱전압이 양의 방향으로 이동하는 것을 알 수 있다. 문턱전압이 이동하는 현상은 그림 7.3의 PBTS 에서의 밴드 다이어그램을 통해서 알 수 있듯이 산화물 박막트랜지스터의 양의 게이트 바이어스 스트레스를 가할 때 게이트 절연막과 활성층 사이의 계면에 전자가 트랩되기 때문이다. 계면에 전하가 트랩되면 문턱전압이 이동한다는 사실은 2.4장에서도 이미 밝힌 바 있다. 다만 그림 7.1의 전달특성 그래프를 보면 전극재료에 따라서 문턱전압의 이동 정도가 다소 차이가 있다는 것을 알 수 있다. 전달 특성 그래프에서 문턱전압을 추출하여 그래프화 한 것이 그림 7.2이다. 그림 7.2에서는 전극재료에 따른 산화물 박막트랜지스터의 PBTS에서 문턱전압의 이동을 나타내고 있는데 티타늄을 산화물 박막트랜지스터의 소스, 드레인 전극으로 사용했을 경우는 몰리브덴을 산화물 박막트랜지스터의 소스, 드레인 전극으로 사용했을 경우에 비해서 문턱전압의 이동량이 더 큰 것을 알 수 있다. 티타늄의 경우 문턱전압 이동량은 11.73 V이고 몰리브덴의 경우 10.94 V의 결과를 얻어낼 수 있었다. 이는 두 가지의 서로 다른 금속 전극을 사용했을 때의 산화물 박막트랜지스터의 활성층에서의 캐리어 농도가 다르기 때문에(티타늄 전극을 사용했을 때의 캐리어 농도가 몰리브덴 전극을 사용했을 때의 캐리어 농도보다 크다) 계면에 트랩되는 전하의 농도가 달라졌다는 것을 추측할 수 있다.

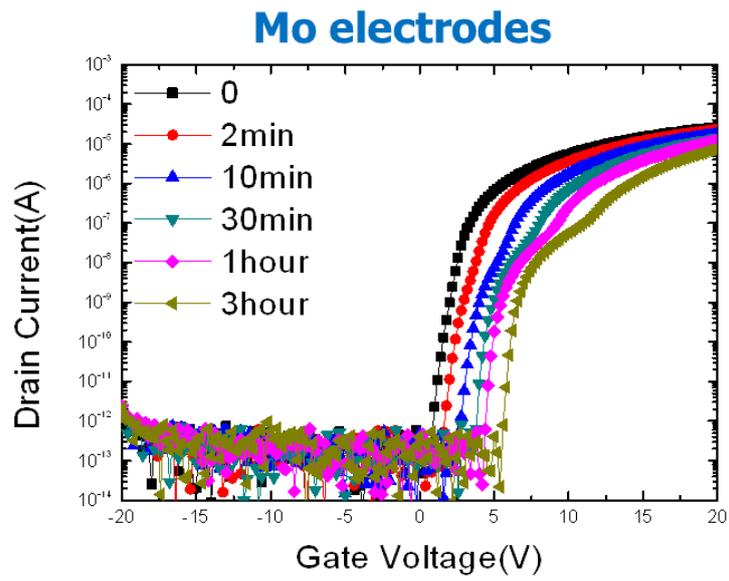
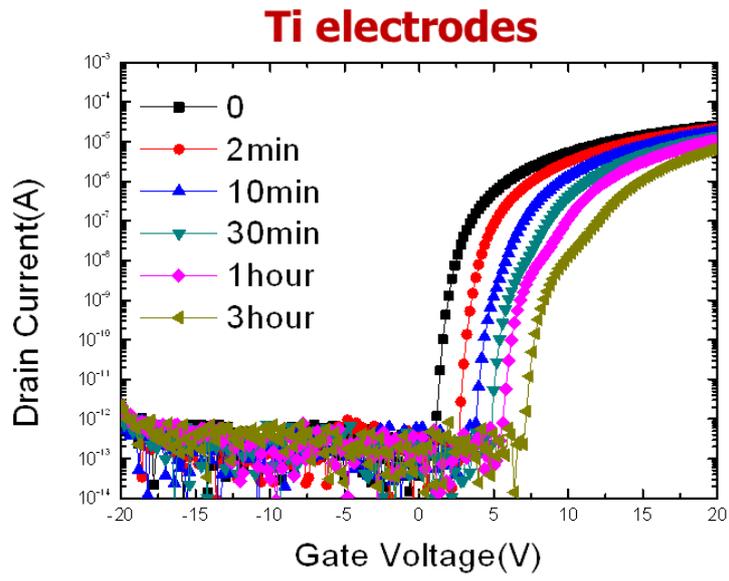


그림 7.1. 전극재료에 따른 산화물 박막트랜지스터의 PBTS에서 전달특성

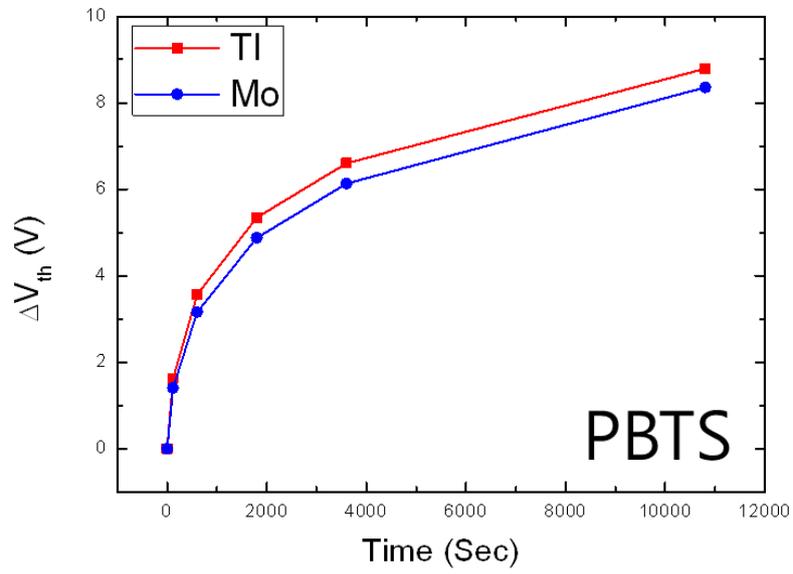


그림 7.2. 전극재료에 따른 산화물 박막트랜지스터의 PBTS에서 문턱전압의 이동

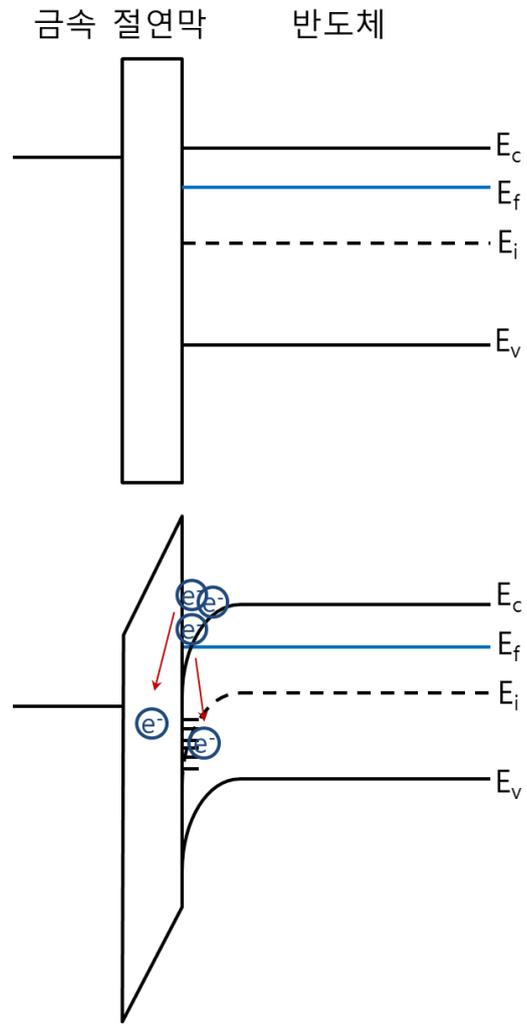


그림 7.3. 산화물 박막트랜지스터에서 플랫폼 전압을 가했을 때와 PBTS 에서의 밴드 다이어그램

7.2.2 Negative Bias Stress에 대한 신뢰성

앞 장에서 언급한 바와 같이 n-타입인 산화물 박막트랜지스터에서 게이트 전극에 음의 바이어스가 인가된다는 것은 트랜지스터가 꺼진 상태라는 것을 의미하기 때문에 일반적인 스위칭 소자에서는 음의 바이어스가 인가되는 시간이 길 수 밖에 없고 이러한 이유로 음의 바이어스가 걸렸을 때의 소자의 문턱전압 이동에 대한 분석이 필요하다. PBTS일 때와 마찬가지로의 이유(NBTS의 경우는 양의 전하)로 게이트 전극에 음의 바이어스가 인가되었을 경우에는 문턱전압이 음의 값으로 이동하지만 n-type인 산화물 박막트랜지스터에서는 양의 전하 수가 음의 전하 수보다 작기 때문에 그 이동하는 양은 양의 바이어스가 인가되었을 때 문턱전압이 양의 방향으로 이동하는 양에 비하면 극히 작은 값이라는 사실도 이미 본 논문 내에서 언급한 바 있다. 그림 7.4에서도 역시 전극재료에 관계 없이 3시간의 바이어스 스트레스 시간 동안 문턱전압의 이동현상이 잘 관측되지 않았다. 이는 전달 특성 곡선에서 문턱전압을 추출하여 그래프화 한 그림 7.5에서 정확한 정보를 확인할 수 있는데 PBTS와는 다르게 바이어스 스트레스를 가하는 시간과 문턱전압의 이동과의 상관관계를 찾기 어려웠고 문턱전압의 이동 정도도 그림 7.2에서 볼 수 있는 PBTS 일 때에 비해 미미하다는 것을 알 수 있다.

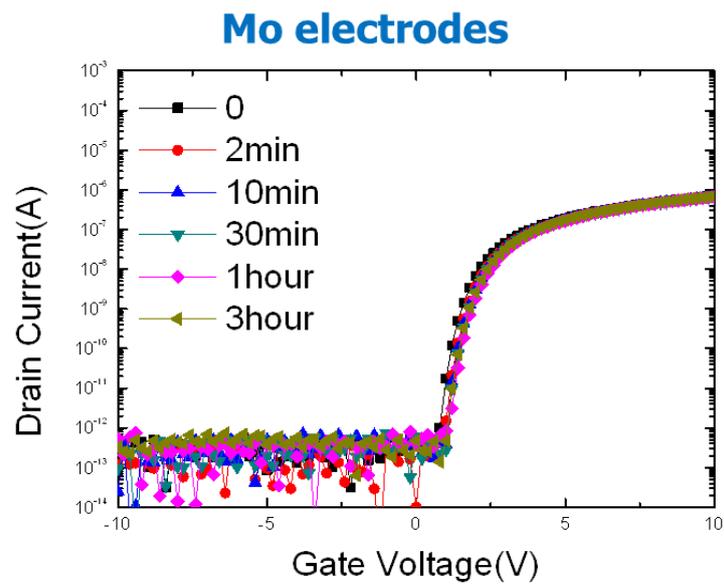
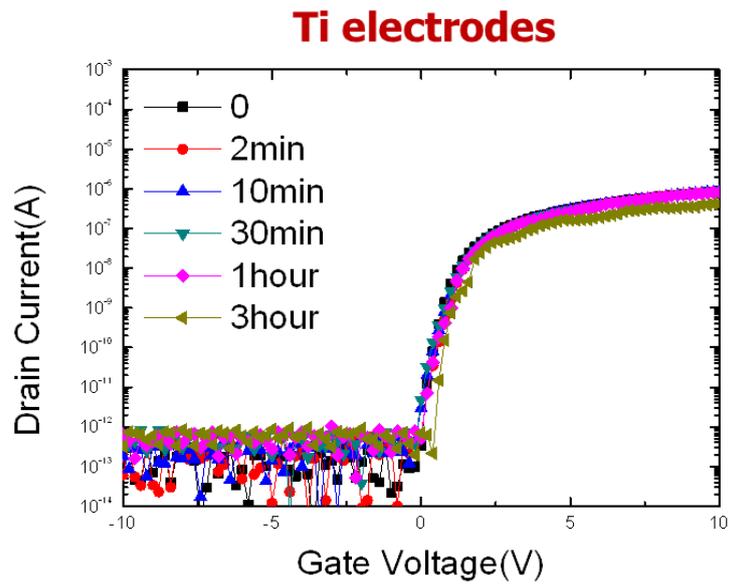


그림 7.4. 전극재료에 따른 산화물 박막트랜지스터의 NBTS에서 전달특성

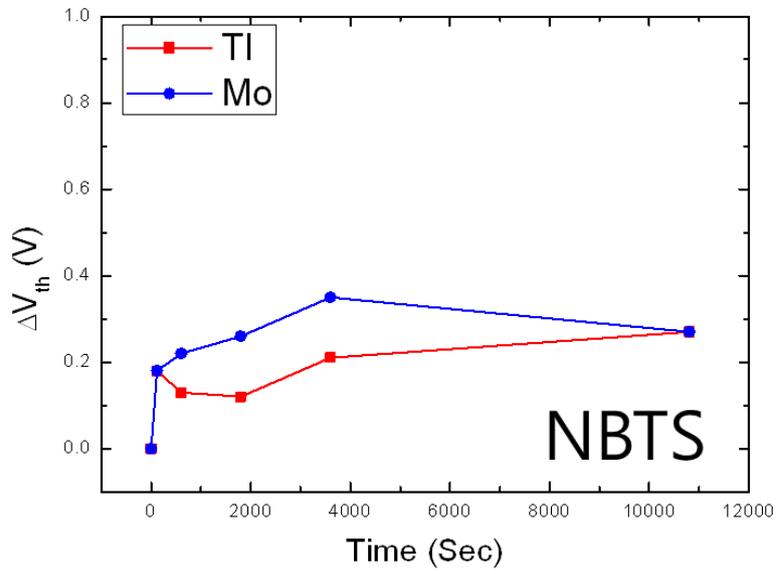


그림 7.5. 전극재료에 따른 산화물 박막트랜지스터의 NBTS에서 문턱전압의 이동

7.3 요약

산화물 박막트랜지스터가 AMLCD나 AMOLED의 스위치소자와 구동소자로 사용되기 위해서는 실제 패널 구동 시에 받게 되는 전기적 바이어스, 빛, 온도, 환경적 요인 등을 극복할 수 있어야 하는데 이와 같은 척도를 테스트하는 보편적인 방법이 BTS(Bias Temperature Stress) 테스트이다. 이 장에서도 60 °C의 온도 조건에서 3시간 동안 게이트 전극에 20 V의 Positive bias를 가하는 PBTS 실험과 게이트 전극에 -20 V의 Negative bias를 가하는 NBTS 실험을 한 후 전극재료에 따른 문턱전압의 이동 차이에 대해서 알아보았다. 먼저 PBTS 실험에서는 전극재료에 관계 없이 기존의 많은 연구에서 보고된 바와 같이 바이어스 스트레스 시간이 증가할수록 문턱전압이 양의 방향으로 이동하였다. 그것은 양의 게이트 바이어스 스트레스를 가할 때 게이트 절연막과 활성층 사이의 계면에 전자가 트랩되기 때문이다. 한편 전극재료에 따라 문턱전압의 이동량에는 다소 차이가 있었는데 티타늄 소스, 드레인 전극을 사용했을 경우 문턱전압 이동량은 11.73 V이고 몰리브덴 소스, 드레인 전극을 사용했을 경우 10.94 V 였다. 이와 같은 차이는 티타늄 전극을 사용했을 때 산화물 박막트랜지스터의 활성층인 a-IGZO 내에서 고온의 어닐링 공정 중에 티타늄 산화물이 생성되기 때문에 캐리어의 농도가 증가하여 트랩되는 전하의 양이 증가하였을 것으로 추측된다. NBTS 실험에서는 바이어스 스트레스를 가하는 시간과 문턱전압의 이동과의 상관관계를 찾기 어려웠고 문턱전압의 이동 정도도 크지 않다는 것을 확인하였다.

제 8 장. 결 론

본 논문에서는 전극재료가 산화물에 미치는 영향성에 대해서 박막단위에서의 분석을 시작으로 박막트랜지스터까지 확장하여 전기적 특성에 대한 측정 및 분석을 하였으며 전극재료가 달라졌을 때 산화물 박막트랜지스터의 기본 특성을 분석하는 과정에서 채널의 길이, 소자 제작 후 열처리 온도를 각각 변수로 놓고 추가적으로 분석을 하였다. 또한 bias temperature stress 조건에서 전기적 안정성에 대해 문턱전압 측정을 통한 분석으로 전극재료가 달라졌을 때 소자의 신뢰성에 대해서 알아보았다.

산화물 박막을 제작한 후 3가지 종류의 전극을 각각 증착하고 산화물 박막의 전기적 특성변화에 대해서 알아보았다. 산화물 박막의 재료는 현재 가장 활발하게 연구되고 있고 양산화 단계까지 도달해 있는 a-IGZO를 선택하고 이를 진공공정 장비인 스퍼터를 이용하여 박막을 제작하였다. 첫 번째 종류의 a-IGZO 박막 위에는 전극으로 이용할 티타늄과 구리를 차례대로 e-beam evaporator로 증착 하였다. 티타늄은 a-IGZO와 접촉이 되는 금속이고 측정장비 probe tip과 접촉되는 금속은 구리가 된다. 두 번째 종류의 a-IGZO 박막은 몰리브덴 금속을 역시 e-beam evaporator로 증착 하였고 세 번째 종류의 a-IGZO 박막은 ITO를 스퍼터로 증착하였다. 이렇게 제작된 세 종류의 a-IGZO 박막을 통해 전류-전압 특성을 측정하여 세 종류의 전극재료 모두 a-IGZO와 오믹접촉을 하고 있어 접촉 특성이 우수하다는 사실을 확인하였다. 또한 Hall measurement 시스템을 이용해서 각각의 박막의 Hall 이동도, 캐리어 농도, 면저항에 대해서 측정을 하였다.

박막에 대한 제작 및 분석에 이어서 세 종류의 재료를 소스, 드레인 전극으로 증착한 산화물 박막트랜지스터를 제작하고 특성을 분석하였다. 기판은 p-type 실리콘을 사용하였고 열산화 공정을 통해서 SiO_2 게이트 절연막을 생성시켰다. 활성층으로 사용될 산화물, 즉 a-IGZO 증착은 DC-스퍼터를 이용해서 증착을 하였는데 채널 길이와 너비 조절을 위한 패터닝은 웨도우 마스크를 이용하였다. 소스, 드레인 전극 증착은 전극재료에 따른 산화물 박막트랜지스터의 기본 특성을 연구하는 것이 본 논문의 목적인 만큼 3가지 물질을 사용하였다. 증착 방법은 위에서 언급한 박막의 전극 증착과 동일하게 진행하였다. 제작된 산화물 박막트랜지스터의 측정을 통해 출력 특성, 전달 특성을 확인하였고 이 때 출력 특성 곡선을 보면 a-IGZO와 각 전극재료와의 접촉 특성이 우수하다는 것을 알 수 있었으며 전달 특성 곡선을 보면 티타늄 소스, 드레인 전극은 문턱전압과 전계이동도 면에서 기존에 발표된 a-IGZO 박막트랜지스터와 크게 다르지 않지만 오프 특성이 좋지 않음을 알 수 있었다. 이것은 오프 전류의 증가 요인인 a-IGZO 활성층에서의 캐리어 수 증가로 인한 현상으로 파악되었다. 몰리브덴과 ITO를 소스, 드레인 전극으로 사용한 a-IGZO 박막트랜지스터는 활성층에서의 캐리어 수가 티타늄 전극 소자에 비해 작아 문턱전압이 양의 방향으로 이동하였지만(티타늄 전극의 경우 -1.7 V , 몰리브덴 전극의 경우 -0.1 V , ITO 전극의 경우 0.63 V) 오프 전류가 낮고 전계이동도 특성이 우수하다는 사실(몰리브덴 전극일 경우 전계이동도는 $6.2\text{ cm}^2/\text{Vs}$, ITO 전극일 경우 전계이동도는 $14.13\text{ cm}^2/\text{Vs}$)을 확인하였다. 소스, 드레인 전극재료에 따라 활성층 내의 캐리어 농도가 달라지는 이유는 STEM 사진과 EDS 프로파일을 통해 정량적으로 확인할 수 있었다. 이 결과를 통해

티타늄은 산화물 박막트랜지스터의 제작공정 과정에서 고온으로 어닐링을 하였을 때 쉽게 산화되어 티타늄산화물이 생성된다는 것을 알 수 있는데 티타늄 산화물의 생성으로 인하여 a-IGZO는 산소를 빼앗기게 되어 a-IGZO 활성층 내에는 oxygen vacancy의 개수가 증가하게 되어 캐리어가 증가한다는 것으로 설명이 가능하였다. a-IGZO 활성층에서의 산소의 양은 활성층 내부에서의 oxygen vacancy의 양과 관련이 있고 이는 곧 캐리어와 트랩의 수에 영향을 주게 된다.

일반적으로 실리콘 기반 반도체에서는 캐리어 농도가 증가할수록 impurity scattering에 의해 이동도는 감소하지만 산화물 반도체에서는 캐리어 농도가 증가할수록 이동도가 같이 증가한다. 따라서 캐리어 농도가 증가하면 채널의 저항이 감소되는데 이는 TLM에 의한 측정결과를 통해 알 수 있었다. 소스, 드레인 전극이 티타늄/구리일 경우의 기울기, 즉 단위길이 당 채널의 저항이 몰리브덴일 경우의 기울기 보다 작다는 것을 알 수 있는데 이를 통해서 티타늄/구리 소스, 드레인 전극이 채널의 저항을 감소 시켰다는 것을 알 수 있었다.

소스, 드레인 전극재료에 따라 산화물 박막트랜지스터의 채널길이 영향성도 차이가 있음을 확인하였다. 몰리브덴을 소스, 드레인 전극재료를 사용했을 경우 채널길이가 채널 길이가 짧을수록 문턱전압이 음의 방향으로 이동하는데 비해서 티타늄의 경우 채널길이와 문턱전압과의 상관관계가 크지 않다는 것을 알 수 있다. 또한 티타늄의 경우 온 전류값이 채널의 길이가 길어짐에 따라 감소하기는 하지만 그 감소폭이 몰리브덴의 경우에 비해서 작다는 것을 확인할 수 있다. 채널 길이에 따른 전계이동도의 추이를 통해 티타늄의 경우 대체적으로 채널 길이가 길어짐에 따라 전계이동도가 다소

증가하며 몰리브덴의 경우 채널 길이가 길어짐에 따라 전계이동도가 다소 감소한다는 것을 확인할 수 있다.

a-IGZO 박막트랜지스터에서 어닐링 온도를 바꿨을 때 전극재료에 따라 총 저항(전극저항, 접촉저항, 채널저항을 합한 값)이 어떻게 달라지는 지에 대해서도 확인하였는데 이를 통해 어닐링 과정에서 전극재료가 산화물 반도체 활성층에 끼치는 영향 대해서 알아보았다. 티타늄 전극, 몰리브덴 전극 모두 250 °C로 1시간 어닐링 하였을 때 총 저항이 증가한다는 것을 알 수 있었다. 이는 어닐링 과정에서 대기 중 산소가 a-IGZO의 활성층과 일부 반응하여 oxygen vacancy가 감소하고 이에 따라 캐리어 농도가 감소하여 이동도가 감소하게 되고 이에 따라서 채널의 저항이 증가하였다는 것으로 추정할 수 있다. 전극이 몰리브덴일 경우는 이와 같은 과정이 온도를 더 높일수록 촉진되어 350 °C에서 1시간 어닐링 하였을 경우 총 저항이 급격하게 증가한다는 것을 알 수 있다. 반면에 티타늄 전극의 경우 350 °C에서 1시간 어닐링 하였을 경우에는 총 저항이 오히려 감소하는 경향을 보였는데 이는 티타늄이 고온에서 산화되면서 a-IGZO 활성층에서 산소를 갖고 가는 현상이 발생하여 활성층 내부에서 oxygen vacancy가 증가하고 캐리어 농도가 증가하여 이동도는 증가하게 되고 이에 따라서 총 저항이 감소하는 결과가 나타난다고 추정하였다.

마지막으로는 전극재료에 따른 산화물 박막트랜지스터의 신뢰성에 대해서 알아보았다. 앞의 연구 결과에 의해 전극재료가 달라짐에 따라 산화물 박막트랜지스터의 활성층인 a-IGZO의 분자구성비가 달라질 수 있고 이에 따라 캐리어 농도가 바뀐다는 사실을 밝혔기 때문에 이를 토대로 같은 소자에 대해서 BTS 테스트를 하여 문턱전압 이동과 같은 신뢰성 측면에서도 달라질

수 있을 지에 대해서 확인하였다. 그 결과 PBTS 실험에서는 바이어스 스트레스 시간이 증가할수록 문턱전압이 양의 방향으로 이동하였는데 전극재료에 따라 문턱전압의 이동량에는 다소 차이가 있었다. 티타늄 소스, 드레인 전극을 사용했을 경우 문턱전압 이동량은 몰리브덴 소스, 드레인 전극을 사용했을 경우 컷고 이와 같은 차이의 원인은 티타늄 전극을 사용했을 때 산화물 박막트랜지스터의 활성층인 a-IGZO 내에서 고온의 어닐링 공정 중에 티타늄 산화물이 생성되기 때문에 캐리어의 농도가 증가하여 트랩 되는 전하의 양이 증가하였을 것으로 추측된다. NBTS 실험에서는 바이어스 스트레스를 가하는 시간과 문턱전압의 이동과의 상관관계를 찾기 어려웠고 문턱전압의 이동 정도도 크지 않다는 것을 확인하였다.

부록 A. p-type 산화물 박막트랜지스터 연구

A.1 개요

산화물 박막트랜지스터는 높은 전계이동도를 비롯한 우수한 전기적 특성, 균일도가 좋고 에너지 밴드갭이 커서 빛에 대한 투과도가 좋아 투명하다는 장점이 있어 차세대 디스플레이의 구동소자로서 큰 주목을 받고 있다. 그러나 산화물 반도체는 n-타입 단극성 소자로서 전자회로 설계에서 필수적인 CMOS 기반 소자로 제작이 불가능하다는 단점이 있다. 따라서 이러한 단점을 극복하기 위해서 p-타입 산화물 반도체 물질을 찾기 위한 노력이 계속 진행되었다. [43-45] 그러나 n-타입 산화물 반도체와 유사하게 양산이 가능할 정도의 안정적 전기적 특성을 갖고 있는 p-타입 산화물 반도체는 아직 보고된 바가 없다. 그 이유는 근본적으로 p-타입 산화물 재료 자체의 정공 이동도가 낮기 때문이다. n-타입 산화물 반도체는 구형 대칭구조인 s오비탈이 중첩되면서 구조에 관계없이 높은 이동도의 캐리어 통로가 생성되지만 일반적인 p-타입 산화물 반도체는 비대칭 구조인 p오비탈이 캐리어의 통로가 되어 박막트랜지스터의 전기적 특성이 필연적으로 낮을 수밖에 없다. [46] 또한 채널층 내에서의 정공 농도 조절이 쉽지 않기 때문에 전계이동도와 온-오프 비율이 안 좋은 특성을 갖게 된다.

본 연구에서는 p-type 산화물 재료의 특성을 연구하고 산화구리 (Cu_xO) 계열의 박막트랜지스터를 제작하기 위한 공정조건 확립 및 전기적 기본 특성에 대해서 분석하였다.

A.2 p-type 산화물 박막트랜지스터 연구 현황

p-type 산화물 반도체 연구는 크게 산화주석 (SnO_x)계열과 산화구리 (Cu_xO) 계열 물질로 나누어져 진행되고 있다.

산화주석은 Sn vacancy와 oxygen interstitial에 의하여 전도성이 생기는데 주석의 5s 오비탈이 가전자대의 최대를 형성하기 때문에 홀 이동도가 낮지 않다는 장점이 있다. 산화주석의 증착은 PLD(pulsed laser deposition)나 [47] 스퍼터를 [48] 이용해서 증착을 하는데 최근 연구에서는 양산성이 있는 스퍼터를 이용해서 박막트랜지스터의 제작을 시도하는 경우가 많이 있다. Yabuta의 연구결과에서는 RF스퍼터를 이용해서 온-오프 비율이 10^2 이고 문턱전압이 30V, 전계이동도가 $0.24 \text{ cm}^2/\text{Vs}$ 인 산화주석 계열 p-타입 산화물 박막트랜지스터를 제작하였다. [49] 이 연구에서 주목해야 할 점은 표 A-1에서 볼 수 있는 것과 같이 capping layer유무, 어닐링 분위기, 스퍼터의 파워 등과 같은 공정조건에 따른 산화주석 물질의 상이 변해 같은 산화주석 계열이라도 그림 A-1처럼 n-타입 산화주석 박막트랜지스터와 p-type 산화주석 박막트랜지스터를 동시에 만들 수 있다는 것이다. Fortunato의 연구에서는 X-ray diffraction 패턴과 저항 측정을 통해 산소분압과 어닐링 유무에 따른 박막 특성을 분석하고 박막트랜지스터를 제작하였다. 이를 통하여 온-오프 비율은 10^3 이고 전계이동도는 $1.2 \text{ cm}^2/\text{Vs}$ 정도의 전기적 특성을 갖는 p-type 산화물 박막트랜지스터를 보고 하였다. [48]

산화구리는 Cu vacancy로 인하여 p-타입의 특성을 갖게 되는데 산소의 2p orbital로 인해 정공 이동도가 낮다는 단점이 있다. 그러나 산화구리를

RF스퍼터로 증착하여 온-오프 비율이 2×10^2 이고 전계이동도가 $3.9 \text{ cm}^2/\text{Vs}$, 문턱전압은 -12V 의 전달특성을 갖는 박막트랜지스터가 보고 된 바 있다. [46] 그림 A-2는 산화구리를 이용하여 제작한 p-타입 박막트랜지스터의 출력특성과 전달이다. 이 논문에서 산화구리 박막은 다결정구조인데 $200 \text{ }^\circ\text{C}$ 의 어닐링 공정과정에서 Hall 이동도가 $0.65 \text{ cm}^2/\text{Vs}$ 에서 $18.5 \text{ cm}^2/\text{Vs}$ 로 증가하는데 이를 그레인 크기에 따른 증가로 분석하였다. [46]

Annealing atmosphere		w/o capping layer		capped
		O ₂ , air	N ₂	N ₂ , O ₂ , air
T _A	P			
300(350*)°C	20 W	(ii)* n-type SnO ₂	amorphous (i)	p-type SnO
	100 W(p) + 20 W(d)	ND	(iii) p-type SnO	
	100 W	ND		
400°C	100 W	ND	(iv) n-type SnO + SnO _{2-δ}	

(p): rf power for pre-sputtering.

(d): rf power for deposition.

ND: no data (expected to be SnO₂).

*: annealed at 350°C.

표 A-1. 공정조건에 따른 산화주석 물질의 상 변화 분류 [49]

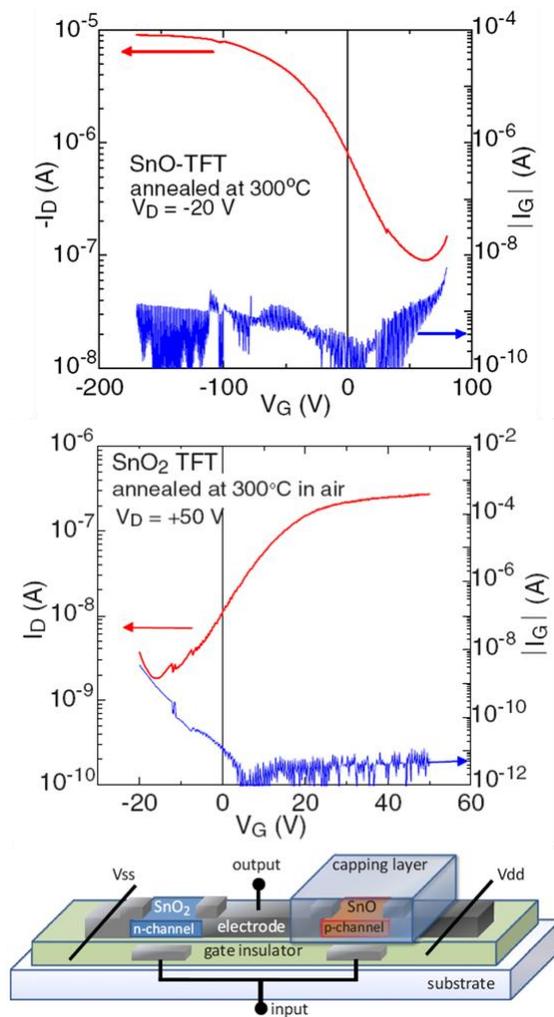


그림 A-1. 산화주석을 이용하여 제작한 p-타입 박막트랜지스터와 n-타입 박막트랜지스터의 전달특성과 이를 활용한 CMOS 소자의 개형 [49]

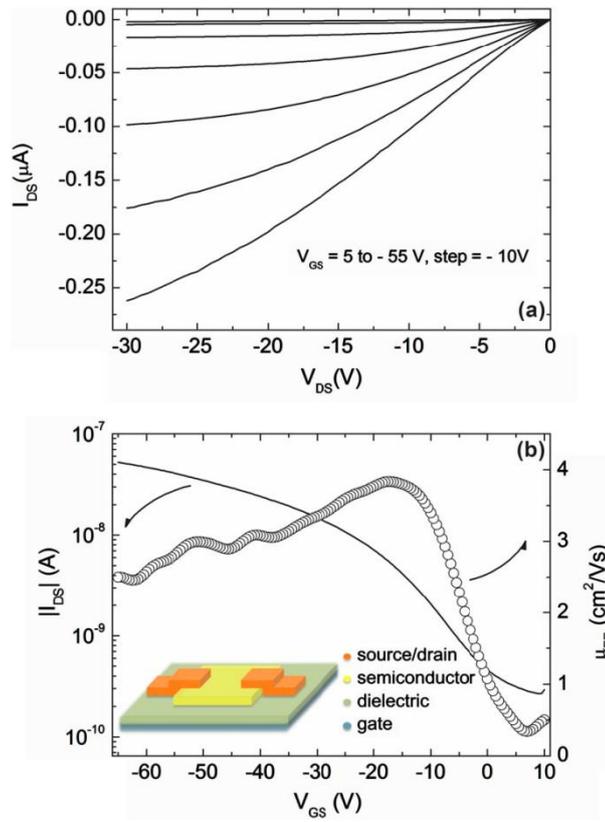


그림 A-2. 산화구리를 이용하여 제작한 p-타입 박막트랜지스터의 출력특성과 전달특성 [46]

A.3 p-type 산화물 박막트랜지스터의 제작

소자의 개형은 그림 A-3과 같다. 먼저 게이트 전극으로 사용될 p-type 실리콘 기판 위에 열산화(thermal oxidation) 공정을 통해서 SiO_2 게이트 절연막을 올렸다. 이 때 SiO_2 게이트 절연막의 두께는 200nm 이다. 다음 단계로 활성층으로 사용될 p-type 산화물인 산화구리(Cu_2O)를 증착하였다. Cu_2O 는 두께를 60nm로 하였고 RF-스퍼터를 이용해서 증착을 하였는데 이 때 패터닝은 웨도우 마스크를 이용하였다.

산화구리의 증착 과정에서 RF스퍼터의 파워, 증착 압력, 산소 분압에 대해서 각각 조건을 나누어서 최적의 공정조건을 찾으려고 하였다. RF스퍼터의 파워는 100 W, 200 W, 300 W 로, 증착 압력은 2mTorr, 5mTorr 로 하였다. 산소 분압은 아르곤(Ar)과 산소(O_2)를 각각 15:5, 18:2, 20:0 세가지 종류로 나누어서 증착 하였다. 공정 후 어닐링 온도는 150 °C, 250 °C, 350 °C에서 하였고 어닐링 환경은 N_2 , O_2 , H_2O , 공기로 하였다.

소스, 드레인 전극으로는 투명전극인 ITO를 이용하였는데 이 때 ITO 두께는 600nm 이고 DC-스퍼터로 증착하였다. 이상의 산화물 박막트랜지스터의 제작 과정은 표 A-2로 정리해서 나타내었다.

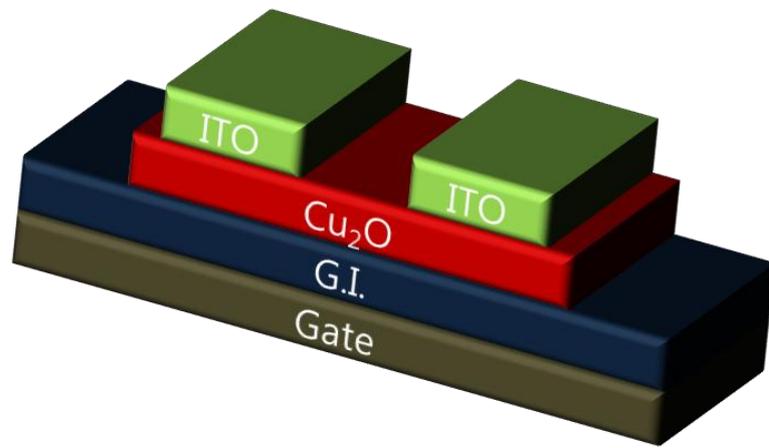


그림 A-3. 제작된 p-type Cu_2O 박막트랜지스터의 개형

(a)

Layer	Material	Thickness	Deposition	Patterning
Gate	p-type Si	-	-	-
G.I.	SiO₂	200nm	thermal oxidation	-
Active	Cu₂O	60nm	DC sputter	Shadow mask
S/D	ITO	600nm	DC sputter	Shadow mask

(b)

RF Power	Deposition pressure	Oxygen partial pressure (Ar:O ₂)	Annealing temperature & Time	Annealing condition
100 W	2 mTorr	20 : 0	150 °C, 1hr	Air
200 W		18 : 2	250 °C, 1hr	N ₂
300 W	5 mTorr	15 : 5	350 °C, 1hr	O ₂
			200 °C, 10hr	H ₂ O

표 A-2. (a) Cu₂O 박막트랜지스터의 공정 방법 (b) Cu₂O 활성층 공정 조건 및 어닐링 조건

A.4 결과 및 분석

구리는 박막 증착 과정에서 산소의 함유량이 증가함에 따라 다음의 과정을 거쳐서 산화가 된다. [50]



이 때 Cu_2O (cuprous oxide, copper(I) oxide) 는 에너지 밴드갭이 2.0 ~ 2.6 eV 사이가 되고 비저항이 $10^3 \sim 10^8 \Omega\text{cm}$ 이며 p-타입의 성질을 띠는 박막이다. 이러한 Cu_2O 박막을 다시 산화 시키게 되면 CuO (cupric oxide, copper(II) oxide) 박막을 얻을 수 있는데 이러한 CuO 는 Cu_2O 와는 다른 성질을 띠게 된다. CuO 는 에너지 밴드갭이 1.2 ~ 1.6 eV 이고 비저항이 $0.01 \sim 1 \Omega\text{cm}$ 이며 공정조건에 따라서 n-타입도 될 수 있다고 알려져 있는 물질이다. Cu_2O 와 CuO 는 극성이 다를 뿐만 아니라 격자 구조 또한 다르다.

그림 A-4는 산소 분압에 따른 Cu_2O 박막으로 유리 기판 위에 Cu_2O 박막을 파워가 300 W인 RF-스퍼터로 증착한 후의 사진이다. 위의 유리기판은 박막 증착 시 압력을 5 mTorr 로 고정시킨 상태에서 산소를 추가로 넣어주지 않아서 투명한 유리기판 위에 옅은 갈색의 Cu_2O 가 증착된 결과이다. 아래의 유리기판은 증착 압력은 5 mTorr로 같지만 $\text{Ar} : \text{O}_2 = 18 : 2$ 가 되도록 산소의 양을 조절하여 넣어준 상태에서 Cu_2O 를 증착한 결과로 위의 사진보다는 짙은 갈색이라는 것을 알 수 있다. 두 유리기판 아래에는 “THIL”이란 글자가 적혀 있는 종이가 놓여져 있는데 글자를 뚜렷하게 볼 수 있다는 점을 통해 Cu_2O 는 빛에 대한 투과도가 높은 물질임을 알 수 있다.



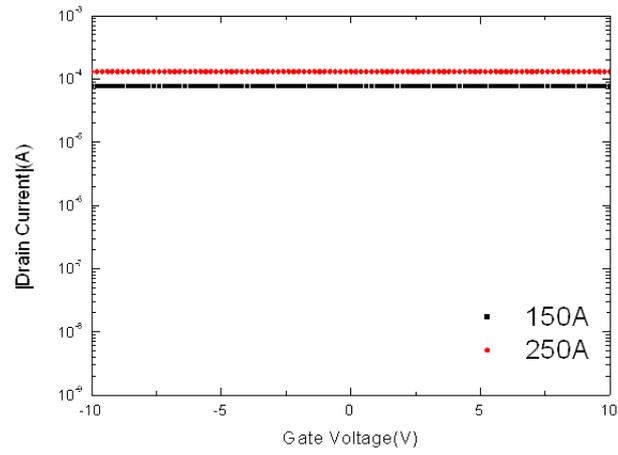
그림 A-4. 산소 분압에 따른 Cu₂O 박막 사진

p-타입 Cu_2O 박막 트랜지스터에서 활성층인 Cu_2O 의 두께에 따른 박막트랜지스터의 전도도와 Cu_2O 에 Al_2O_3 를 동시에 증착하여 만든 CuAlO_2 가 활성층인 박막트랜지스터의 전도도에 대한 연구도 진행하였다.

그림 A-5. (a)는 활성층인 Cu_2O 의 두께에 따른 박막트랜지스터의 전도도를 나타낸 그림이다. 일단 제작된 Cu_2O 박막트랜지스터는 게이트 전압에 따라서 드레인 전류가 바뀌지 않기 때문에 스위칭 소자로서의 기능은 할 수 없다는 것을 알 수 있는데 이는 증착 과정에서 정공농도 조절에 실패하였기 때문이다. 다만 동일한 드레인 전압에서 Cu_2O 의 두께가 150 Å 인 박막트랜지스터가 두께가 250 Å 인 박막트랜지스터보다 드레인 전류가 작다는 것을 알 수 있는데 이를 통해서 Cu_2O 활성층의 두께가 얇을수록 전도도가 낮다는 것을 알 수 있다. Cu_2O 두께가 350 Å 일 때 전도도를 통해서도 두께가 250 Å 일 때 보다 전도도가 높다는 것을 확인하였으며 이 결과로부터 활성층 두께와 전도도와의 관계에 대해서 분명한 경향성을 발견하였다.

Cu_2O 의 전도도가 박막트랜지스터의 활성층으로 사용하기에는 다소 크다는 결론을 통해 활성층의 재료를 CuAlO_2 로 바꾸려는 시도도 해보았다. 이 때 CuAlO_2 는 Cu_2O 와 Al_2O_3 세라믹 타겟을 스퍼터에 같이 장착하고 동시에 스퍼터링을 하는 co-sputtering 방법을 통해 증착하였다. 그러나 그림 A-5. (b)를 통해 확인할 수 있는 것과 같이 결과는 오히려 CuAlO_2 박막트랜지스터의 경우에서 전도성이 더 높았다.

(a)



(b)

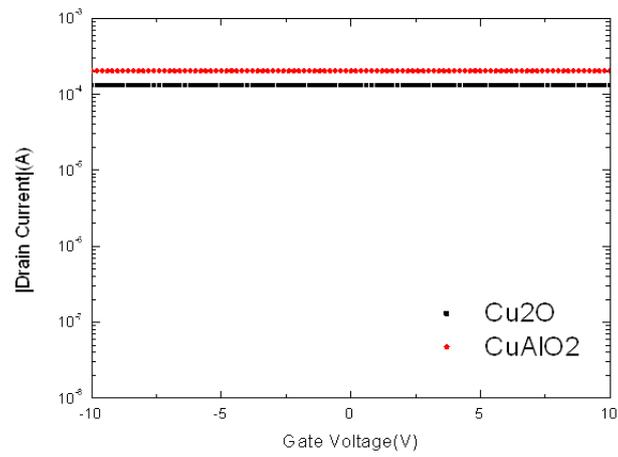
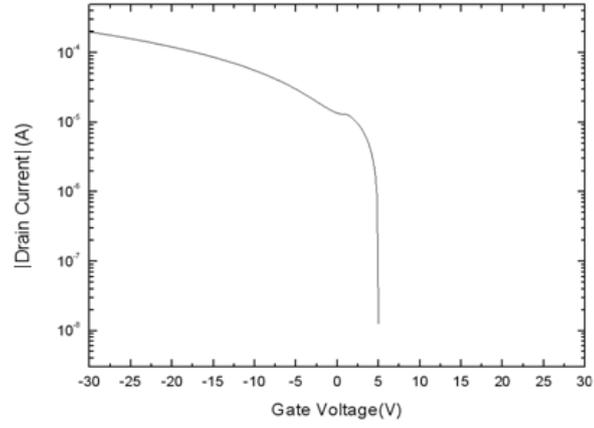


그림 A-5. (a) Cu_2O 의 두께에 따른 박막트랜지스터의 전도도
(b) Cu_2O 와 CuAlO_2 박막트랜지스터의 전도도 비교

마지막으로 소자 제작 후 어닐링 시간과 온도 변화에 따른 Cu_2O 박막트랜지스터의 전달 특성도 측정하였다. 어닐링은 $150\text{ }^\circ\text{C}$, $250\text{ }^\circ\text{C}$, $350\text{ }^\circ\text{C}$ 에서 각각 1시간 진행하였고 $200\text{ }^\circ\text{C}$ 에서 10시간 진행하였다. 그림 A-6은 $150\text{ }^\circ\text{C}$ 에서 1시간 어닐링한 Cu_2O 박막트랜지스터와 $250\text{ }^\circ\text{C}$ 에서 1시간 어닐링한 Cu_2O 박막트랜지스터의 전달 특성이다.

$150\text{ }^\circ\text{C}$ 를 1시간 어닐링 했을 경우 Cu_2O 박막트랜지스터는 온-오프 비율이 10^4 으로 스위치 기능을 수행할 수 있는 p-type 산화물 박막트랜지스터를 제작할 수 있었다. 그러나 어닐링 온도를 $250\text{ }^\circ\text{C}$, $350\text{ }^\circ\text{C}$ 로 높이면 전도성이 증가하여 트랜지스터의 역할을 할 수 없음을 확인하였다. 이는 $200\text{ }^\circ\text{C}$ 10시간 어닐링의 경우에도 마찬가지 였다. Cu_2O 는 Cu vacancy로 인하여 p-타입의 특성을 갖게 되는데 어닐링 온도를 증가시켜주면 산화가 촉진되어 Cu_2O 에서의 Cu vacancy가 증가하고 이로 인해 소자의 전도성이 증가 된 것으로 추측된다.

150 °C



250 °C

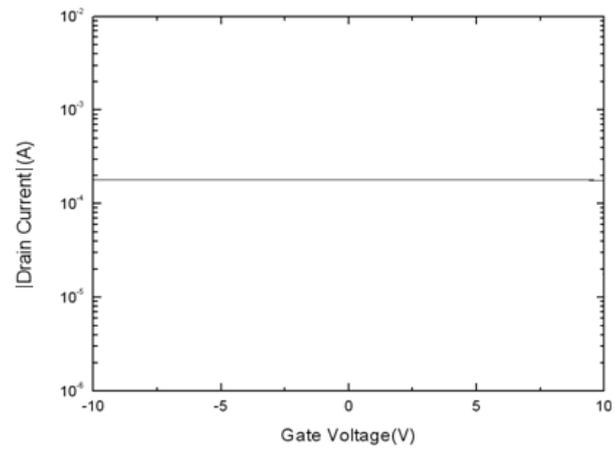


그림 A-6. 어닐링 온도에 따른 Cu_2O 박막트랜지스터의 전달 특성

A.5 요약

AMOLED, 투명 디스플레이, UD 디스플레이 등 차세대 디스플레이 구현을 위한 핵심 소자인 산화물 박막트랜지스터에서 n-타입 특성을 갖는 반도체 재료에 대한 연구, 개발은 현재 양산단계에 까지 도달할 정도로 크게 발전하였다. 그러나 CMOS 기반 소자제작을 위해 필수적인 p-타입 특성의 산화물 재료에 대한 연구는 아직 부족한 상태이다. 따라서 p-타입 산화물에 대한 연구가 필요한 실정인데 근본적으로 p-타입 산화물은 재료 자체의 정공 이동도가 낮기 때문에 n-타입 산화물을 이용한 박막트랜지스터처럼 전기적 특성을 확보하기는 쉽지 않다.

본 연구에서는 p-타입 산화물 재료 중 산화구리(Cu_2O)를 이용해서 박막트랜지스터 제작을 시도하였다. 먼저 공정조건을 확립하기 위해 산화구리의 증착 과정에서 RF스퍼터의 파워, 증착 압력, 산소 분압에 대해서 각각 조건을 나누어서 소자 제작을 시도 하였다. 또한 Cu_2O 의 두께에 따른 박막트랜지스터의 전기적 특성을 파악하였고 Cu_2O 와 Al_2O_3 를 co-sputtering하여 제작한 CuAlO_2 를 활성층으로 하는 p-타입 산화물 박막트랜지스터를 만들고 전기적 특성을 파악하였다. 마지막으로는 소자 제작 완료 후에 어닐링 온도와 시간에 따른 Cu_2O 박막트랜지스터의 전기적 특성에 대해 알아보았다. 그 결과 $150\text{ }^\circ\text{C}$ 를 1시간 어닐링 했을 경우 Cu_2O 박막트랜지스터에서 스위치 기능을 수행할 수 있는 p-type 산화물 박막트랜지스터를 제작할 수 있었다.

참고 문헌

- [1] H. O. Kenji Nomura, Akihiro Takagi, Toshio Kamiya, Masahiro Hirano, Hideo Hosono, "Room-temperature fabrication of transparent flexible thin-film transistors using amorphous oxide semiconductors," *Nature*, vol. 432, p. 488, 2004.
- [2] F. R. Libsch and J. Kanicki, "Bias-stress-induced stretched-exponential time dependence of charge injection and trapping in amorphous thin-film transistors," *Applied Physics Letters*, vol. 62, p. 1286, 1993.
- [3] W. Lim, J. H. Jang, S. H. Kim, D. P. Norton, V. Craciun, S. J. Pearton, F. Ren, and H. Shen, "High performance indium gallium zinc oxide thin film transistors fabricated on polyethylene terephthalate substrates," *Applied Physics Letters*, vol. 93, p. 082102, 2008.
- [4] J. H. J. Jae Kyeong Jeong, Jong Hyun Choi, Jang Soon Im, Sung Ho Kim, Hui Won Yang, Ki Nyeng Kang, Kwang Suk Kim, Tae Kyung Ahn, Hyun-Joong Chung, Minkyu Kim, Bon Seog Gu, Jin-Seong Park, Yeon-Gon Mo, Hye Dong Kim, and Ho Kyoong Chung, "12.1-Inch WXGA AMOLED Display Driven by Indium-Gallium-Zinc Oxide TFTs Array," *Proc. Soc. Inform. Display Int. Symp. Dig. Tech.*, p. 1, 2008.
- [5] R. L. Hoffman, B. J. Norris, and J. F. Wager, "ZnO-based transparent thin-film transistors," *Applied Physics Letters*, vol. 82, p. 733, 2003.

- [6] J. S. Park, W.-J. Maeng, H.-S. Kim, and J.-S. Park, "Review of recent developments in amorphous oxide semiconductor thin-film transistor devices," *Thin Solid Films*, vol. 520, pp. 1679–1693, 2012.
- [7] B. Yaglioglu, H. Y. Yeom, R. Beresford, and D. C. Paine, "High-mobility amorphous In₂O₃-10 wt %ZnO thin film transistors," *Applied Physics Letters*, vol. 89, p. 062103, 2006.
- [8] D. C. Paine, B. Yaglioglu, Z. Beiley, and S. Lee, "Amorphous IZO-based transparent thin film transistors," *Thin Solid Films*, vol. 516, pp. 5894–5898, 2008.
- [9] H. Hosono, "Ionic amorphous oxide semiconductors: Material design, carrier transport, and device application," *Journal of Non-Crystalline Solids*, vol. 352, pp. 851–858, 2006.
- [10] H.-S. Kim, K.-B. Park, K. S. Son, J. S. Park, W.-J. Maeng, T. S. Kim, K.-H. Lee, E. S. Kim, J. Lee, J. Suh, J.-B. Seon, M. K. Ryu, S. Y. Lee, K. Lee, and S. Im, "The influence of sputtering power and O₂/Ar flow ratio on the performance and stability of Hf-In-Zn-O thin film transistors under illumination," *Applied Physics Letters*, vol. 97, p. 102103, 2010.
- [11] P. Barquinha, L. Pereira, G. Gonçalves, R. Martins, and E. Fortunato, "The Effect of Deposition Conditions and Annealing on the Performance of High-Mobility GIZO TFTs," *Electrochemical and Solid-State Letters*, vol. 11, p. H248, 2008.
- [12] K. Nomura, T. Kamiya, H. Ohta, M. Hirano, and H. Hosono, "Defect passivation and homogenization of amorphous oxide thin-film

transistor by wet O₂ annealing," *Applied Physics Letters*, vol. 93, p. 192107, 2008.

[13] C.-J. Kim, S. Kim, J.-H. Lee, J.-S. Park, S. Kim, J. Park, E. Lee, J. Lee, Y. Park, J. H. Kim, S. T. Shin, and U. I. Chung, "Amorphous hafnium-indium-zinc oxide semiconductor thin film transistors," *Applied Physics Letters*, vol. 95, p. 252103, 2009.

[14] J.-S. Park, K. Kim, Y.-G. Park, Y.-G. Mo, H. D. Kim, and J. K. Jeong, "Novel ZrInZnO Thin-film Transistor with Excellent Stability," *Advanced Materials*, vol. 21, pp. 329–333, 2009.

[15] H. Q. Chiang, J. F. Wager, R. L. Hoffman, J. Jeong, and D. A. Keszler, "High mobility transparent thin-film transistors with amorphous zinc tin oxide channel layer," *Applied Physics Letters*, vol. 86, p. 013503, 2005.

[16] H. Lim, H. Yin, J.-S. Park, I. Song, C. Kim, J. Park, S. Kim, S.-W. Kim, C. B. Lee, Y. C. Kim, Y. S. Park, and D. Kang, "Double gate GaInZnO thin film transistors," *Applied Physics Letters*, vol. 93, p. 063505, 2008.

[17] K. S. S. Joon Seok Park, Tae Sang Kim, Ji Sim Jung, Kwang-Hee Lee, Wan-Joo Maeng, Hyun-Suk Kim, Eok Su Kim, Kyung-Bae Park, Jong-Baek Seon, Jang-Yeon Kwon, Myung Kwan Ryu, and Sangyun Lee, "High Performance and Stability of Double-Gate Hf-In-Zn-O Thin-Film Transistors Under Illumination," *IEEE ELECTRON DEVICE LETTERS*, vol. 31, p. 960, 2010.

[18] T. Kamiya, K. Nomura, and H. Hosono, "Present status of

amorphous In-Ga-Zn-O thin-film transistors," *Science and Technology of Advanced Materials*, vol. 11, p. 044305, 2010.

[19] R. B. M. Cross and M. M. De Souza, "Investigating the stability of zinc oxide thin film transistors," *Applied Physics Letters*, vol. 89, p. 263513, 2006.

[20] P. Barquinha, A. Pimentel, A. Marques, L. Pereira, R. Martins, and E. Fortunato, "Effect of UV and visible light radiation on the electrical performances of transparent TFTs based on amorphous indium zinc oxide," *Journal of Non-Crystalline Solids*, vol. 352, pp. 1756–1760, 2006.

[21] M. Fujii, H. Yano, T. Hatayama, Y. Uraoka, T. Fuyuki, J. S. Jung, and J. Y. Kwon, "Thermal Analysis of Degradation in Ga₂O₃-In₂O₃-ZnO Thin-Film Transistors," *Japanese Journal of Applied Physics*, vol. 47, pp. 6236–6240, 2008.

[22] J.-M. Lee, I.-T. Cho, J.-H. Lee, and H.-I. Kwon, "Bias-stress-induced stretched-exponential time dependence of threshold voltage shift in InGaZnO thin film transistors," *Applied Physics Letters*, vol. 93, p. 093504, 2008.

[23] M. J. POWELL, "The Physics of Amorphous-Silicon Thin-Film Transistors," *IEEE TRANSACTIONS ON ELECTRON DEVICES*, vol. 36, p. 2753, 1989.

[24] S.-Y. L. Seung-Hee Kuk, Sun-Jae Kim, Binn Kim, Soo-Jeong Park, Jang-Yeon Kwon, and Min-Koo Han, "Light-Induced Hysteresis of In-Ga-Zn-O Thin-Film Transistors With Various Temperatures," *IEEE*

ELECTRON DEVICE LETTERS, vol. 33, p. 1279, 2012.

[25] S.-J. K. Soo-Yeon Lee, YoungWook Lee, Woo-Geun Lee, Kap-Soo Yoon, Jang-Yeon Kwon, and Min-Koo Han, "The Effect of the Photo-Induced Carriers on the Reliability of Oxide TFTs Under Various Intensities of Light," *IEEE ELECTRON DEVICE LETTERS*, vol. 33, p. 218, 2012.

[26] K.-H. Lee, J. S. Jung, K. S. Son, J. S. Park, T. S. Kim, R. Choi, J. K. Jeong, J.-Y. Kwon, B. Koo, and S. Lee, "The effect of moisture on the photon-enhanced negative bias thermal instability in Ga-In-Zn-O thin film transistors," *Applied Physics Letters*, vol. 95, p. 232106, 2009.

[27] H. Yabuta, M. Sano, K. Abe, T. Aiba, T. Den, H. Kumomi, K. Nomura, T. Kamiya, and H. Hosono, "High-mobility thin-film transistor with amorphous InGaZnO[sub 4] channel fabricated by room temperature rf-magnetron sputtering," *Applied Physics Letters*, vol. 89, p. 112123, 2006.

[28] Y. Shimura, K. Nomura, H. Yanagi, T. Kamiya, M. Hirano, and H. Hosono, "Specific contact resistances between amorphous oxide semiconductor In-Ga-Zn-O and metallic electrodes," *Thin Solid Films*, vol. 516, pp. 5899-5902, 2008.

[29] Y. W. Lee, S.-J. Kim, S.-Y. Lee, W.-G. Lee, K.-S. Yoon, J.-W. Park, J.-Y. Kwon, and M.-K. Han, "Effect of Ti/Cu Source/Drain on an Amorphous IGZO TFT Employing SiNx Passivation for Low Data-Line Resistance," *Electrochemical and Solid-State Letters*, vol. 15, p. H126, 2012.

[30] Y. W. Lee, "Investigation on Characteristics and Stability of

Oxide-Semiconductor Thin Film Transistors Employing Double-Gate Structure," *Master's thesis in electrical engineering, Seoul National University, 2012.*

[31] C.-S. Fuh, S. M. Sze, P.-T. Liu, L.-F. Teng, and Y.-T. Chou, "Role of environmental and annealing conditions on the passivation-free in-Ga-Zn-O TFT," *Thin Solid Films*, vol. 520, pp. 1489-1494, 2011.

[32] S.-J. K. Jeong-Soo Lee, Hyun-Sang Park, Sang-Guen Park, Dong-Won Kang, Woo-Geun Lee, Kap-Soo Yoon, Young-Wook Lee and Min-Koo Han, "Threshold voltage Shift of Amorphous Oxide TFT with various Channel Length," *Proc. Int. Display Workshops*, vol. 3, p. 1677, 2009.

[33] J.-I. K. Kwang Hwan Ji, Yeon-Gon Mo, Jong Han Jeong, Shinhyuk Yang, Chi-Sun Hwang, Sang-Hee Ko Park, Myung-Kwan Ryu, Sang-Yoon Lee, and Jae Kyeong Jeong, "Comparative Study on Light-Induced Bias Stress Instability of IGZO Transistors With SiNx and SiO₂ Gate Dielectrics," *IEEE ELECTRON DEVICE LETTERS*, vol. 31, p. 1404, 2010.

[34] K. Nomura, T. Kamiya, H. Ohta, K. Ueda, M. Hirano, and H. Hosono, "Carrier transport in transparent oxide semiconductor with intrinsic structural randomness probed using single-crystalline InGaO₃(ZnO)₅ films," *Applied Physics Letters*, vol. 85, p. 1993, 2004.

[35] M. S. a. S. S. Guido Masetti, "Modeling of Carrier Mobility Against Carrier Concentration in Arsenic-, Phosphorus-, and Boron-Doped Silicon," *IEEE TRANSACTIONS ON ELECTRON DEVICES*, vol. 30, p.

764, 1983.

[36] K. Nomura, A. Takagi, T. Kamiya, H. Ohta, M. Hirano, and H. Hosono, "Amorphous Oxide Semiconductors for High-Performance Flexible Thin-Film Transistors," *Japanese Journal of Applied Physics*, vol. 45, pp. 4303-4308, 2006.

[37] D. H. Ken Hoshino, Hai Q. Chiang, and John F. Wager, "Constant-Voltage-Bias Stress Testing of a-IGZO Thin-Film Transistors," *IEEE TRANSACTIONS ON ELECTRON DEVICES*, vol. 56, p. 1365, 2009.

[38] S. Lee and D. C. Paine, "On the effect of Ti on the stability of amorphous indium zinc oxide used in thin film transistor applications," *Applied Physics Letters*, vol. 98, p. 262108, 2011.

[39] P. A. a. K. Albe, "Ab initio modeling of diffusion in indium oxide," *Physical Review B*, vol. 81, p. 195205, 2010.

[40] P. Erhart and K. Albe, "First-principles study of migration mechanisms and diffusion of oxygen in zinc oxide," *Physical Review B*, vol. 73, 2006.

[41] K. Nomura, T. Kamiya, M. Hirano, and H. Hosono, "Origins of threshold voltage shifts in room-temperature deposited and annealed a-In-Ga-Zn-O thin-film transistors," *Applied Physics Letters*, vol. 95, p. 013502, 2009.

[42] H. Oh, S.-M. Yoon, M. K. Ryu, C.-S. Hwang, S. Yang, and S.-H. K. Park, "Photon-accelerated negative bias instability involving subgap states creation in amorphous In-Ga-Zn-O thin film transistor," *Applied*

Physics Letters, vol. 97, p. 183502, 2010.

[43] M. Y. Hiroshi Kawazoe, Hiroyuki Hyodo, Masaaki Kurita, Hiroshi Yanagi & Hideo Hosono, "P-type electrical conduction in transparent thin films of CuAlO₂," *Nature*, vol. 389, pp. 939–942, 30 October 1997.

[44] M. Snure and A. Tiwari, "CuBO₂: A p-type transparent oxide," *Applied Physics Letters*, vol. 91, p. 092123, 2007.

[45] K. Matsuzaki, K. Nomura, H. Yanagi, T. Kamiya, M. Hirano, and H. Hosono, "Epitaxial growth of high mobility Cu₂O thin films and application to p-channel thin film transistor," *Applied Physics Letters*, vol. 93, p. 202107, 2008.

[46] E. Fortunato, V. Figueiredo, P. Barquinha, E. Elamurugu, R. Barros, G. a. Gonçalves, S.-H. K. Park, C.-S. Hwang, and R. Martins, "Thin-film transistors based on p-type Cu₂O thin films produced at room temperature," *Applied Physics Letters*, vol. 96, p. 192102, 2010.

[47] Y. Ogo, H. Hiramatsu, K. Nomura, H. Yanagi, T. Kamiya, M. Hirano, and H. Hosono, "p-channel thin-film transistor using p-type oxide semiconductor, SnO," *Applied Physics Letters*, vol. 93, p. 032113, 2008.

[48] E. Fortunato, R. Barros, P. Barquinha, V. Figueiredo, S.-H. K. Park, C.-S. Hwang, and R. Martins, "Transparent p-type SnO_x thin film transistors produced by reactive rf magnetron sputtering followed by low temperature annealing," *Applied Physics Letters*, vol. 97, p. 052105, 2010.

[49] H. Yabuta, N. Kaji, R. Hayashi, H. Kumomi, K. Nomura, T.

Kamiya, M. Hirano, and H. Hosono, "Sputtering formation of p-type SnO thin-film transistors on glass toward oxide complimentary circuits," *Applied Physics Letters*, vol. 97, p. 072111, 2010.

[50] F. M. Li, R. Waddingham, W. I. Milne, A. J. Flewitt, S. Speakman, J. Dutson, S. Wakeham, and M. Thwaites, "Low temperature (<100°C) deposited P-type cuprous oxide thin films: Importance of controlled oxygen and deposition energy," *Thin Solid Films*, vol. 520, pp. 1278–1284, 2011.

Abstract

The Effects of Titanium/Copper Electrodes on the Characteristics and Reliability of Oxide Thin-Film Transistors

Moon Kyu Song

School of Electrical Engineering and Computer Science

College of Engineering

Seoul National University

Recently, the LCD industries are forming a large part of flat panel display industries. The LCD industries continued to thrive in display device for laptop computer until early 2000s and grew 20% annually as these industries broaden their area into large area display such as monitor, TV. However, the LCD industries are facing crisis because of market saturation of LCD TV and a rapid decrease in demand due to the global economic crisis caused by Europe's financial crisis. To overcome this kind of situation, future display devices are investigated such as AMOLED, ultra high definition display, transparent display, and flexible display.

Oxide thin-film transistors have attracted considerable attention for future display because oxide thin-film transistors have high electron mobility as compared with amorphous silicon thin-film transistors for AMLCD and good uniformity as compared with low temperature polycrystalline silicon thin-film transistors for AMOLED. Oxide thin-film

transistors exhibit electrical properties such as large on-current, small leakage current and low sub-threshold swing. Oxide materials have large band gap so it is possible to be used as switching device of transparent display and oxide materials are used as switching device of flexible display which require plastic substrates, because of room temperature deposition.

Oxide materials and oxide thin-film transistor have been investigated and papers of oxide thin-film transistor fabrication are reported frequently. In this paper, the effects of electrode materials on the active layer of oxide thin-film transistors are investigated from various methods.

The source/drain electrodes with low resistivity are rather important in order to reduce resistive-capacitive (RC) delay for large area display. Beside a low resistivity, an adhesion property is also important to source/drain electrodes of oxide thin-film transistors. Mo is widely used for source/drain electrodes. Cu is recently being considered as source/drain electrodes due to its relatively low cost and low resistance. However, Cu has a poor adhesion property with oxide materials so that a bilayer such as Ti/Cu is investigated. ITO (indium-tin-oxide) is able to be used as transparent electrodes in order to fabricate transparent oxide thin-film transistors. ITO electrodes have higher electrical resistivity than metal electrodes but electrical resistivity of ITO is not bad enough to be employed as source/drain electrodes. ITO is also suitable electrode materials for oxide thin-film transistor due to good adhesion property between ITO and oxide semiconductor active layer. In this research, we

fabricate oxide thin-film transistors with various source/drain electrodes (Mo, Ti, ITO) and investigate the contact property between electrodes and oxide material active layer. We also study interaction between electrodes and oxide material during annealing process.

First of all, we measure and analyze electrical characteristic of oxide thin-film, and then we fabricate oxide thin-film transistor and analyze electrical characteristic of oxide thin-film transistors. a-IGZO (amorphous indium-gallium-zinc-oxide) was selected among various oxide materials because of its good electrical property. We fabricated a-IGZO thin-film by DC-sputter and analyzed current-voltage characteristics. We also arranged hall measurement system for the sake of information of carrier and measured carrier density, sheet resistance of a-IGZO thin-film. a-IGZO thin-film transistor with various electrode materials was fabricated and analyzed about change of material properties in active layer. The characteristics of electrode materials affect contact resistance between electrodes and active layer, and then electrode materials affect carrier density variation in active layer. Therefore, we concentrate our research on the interaction between electrode materials and oxide material in active layer.

Oxide thin-film transistor was investigated with various channel length and various annealing temperature after device fabrication when we change electrode materials. Transfer Line Method was used so as to analyze effects of channel length and measure channel resistance, contact resistance. We also fabricated oxide thin-film transistor with various channel length and measured transfer characteristics, output

characteristics. In order to investigate effects of annealing process, we measured total resistance (the sum of electrode resistance, contact resistance and channel resistance) and verified a difference with various electrode materials. From these results, we conclude that oxygen vacancy is generated during high temperature annealing process and migrate from contact region to front channel region in oxide semiconductor active layer.

Finally, we research on the effects of electrode materials on reliability of oxide thin-film transistors through threshold voltage shift. BTS (bias temperature stress) test was carried out as a method of reliability test. We report positive shift of threshold voltage after applying 20V positive bias stress and results of applying -20V negative bias stress.

**Keywords : oxide semiconductor, oxide thin-film transistor,
electrode materials, AMLCD, AMOLED**

Student Number : 2011-20863

감사의 글

2년 간의 대학원 생활은 저에게 잊을 수 없는 시간이었습니다. 많이 부족한 저에게 기회를 주신 교수님 덕분에 연구실 생활을 시작할 수 있었고 학문적으로 그리고 인간적으로 닮고 싶은 연구실 선배들과 같이 2년동안 생활하게 된 것은 저에게는 큰 행운이었습니다.

지난 2년을 되돌아보면 즐겁고 행복했던 추억이 많이 떠오릅니다. 처음에 연구실 선배들께 인사하는 자리에서 과하게 술을 먹고 실수 했던 기억부터 시작해서 스키장에서 형들 누나와 같이 낮에는 스키 타고 밤에는 술 마시면서 했던 많은 얘기들, 형들과 같이 축구하고 배드민턴 했던 기억들, 그리고 무엇보다도 교수님께서 배려해주신 덕분에 갈 수 있었던 많은 학회들이 생각납니다. 각 나라에서 온 많은 사람들 앞에서 발표했던 경험은 앞으로의 저의 사회생활에 큰 도움이 될 것으로 생각합니다.

저에게 이러한 소중한 경험을 할 수 있는 기회를 주신 한민구 교수님께 진심으로 감사 드립니다. 교수님의 열정적이시면서 창의적이신 연구자로서의 모습들과 항상 제자들에게 큰 관심과 사랑을 베푸시던 스승님으로서의 모습 모두 제 가슴 속 깊이 간직하고 있습니다. 앞으로 사회에 나가서도 교수님의 큰 가르침을 항상 생각하면서 훌륭한 공학도가 될 수 있도록 최선을 다하겠습니다.

또한 바쁘신 와중에도 제 학위 논문을 심사해주시고 많은 조언을 해주신 이병호 교수님과 이종호 교수님께도 진심으로 감사 드립니다. 귀한 시간을 내주시면서 저의 연구에 대한 조언을 아낌없이 해주신 권장연 교수님께도 깊은 감사 드립니다.

그리고 2년동안 연구실에서 함께 생활하면서 저에게 많은 도움을 주시고 좋은 추억을 만들어주신 우리 전기재료 연구실 선배님들, 동기들께 진심으로 감사의 말을 전하고 싶습니다.

먼저 2년동안 같이 동고동락하면서 저의 부족한 점을 채워주고 저보다 더 낫은일을 하는 것을 마다하지 않았던 저의 영원한 동기이자 연구실의 얼굴인 승민이형. 형의 그 밝으면서도 열정적인 모습은 항상 배우고 싶고 본받고 싶다. 연구실 동기이자 같은 회사 입사동기가 되었는데 지금처럼 앞으로 회사에서도 같이 잘해보자. 2년동안 너무 고마웠어.

이번에 같이 졸업하게 되는 저의 연구 멘토이자 연구실 방장인 승희형. 제가 무사히 잘 졸업할 수 있도록 연구 측면에서나 연구실 생활 측면에서나 가장 큰 도움을 주셨습니다. 옆에서 불쑥불쑥 꺼내던 부족함이 많은 질문까지도 항상 진지하게 잘 받아주시고 조언해주셔서 진심으로 감사합니다. 연구실에서는 후배가 없지만 회사에서 후배사원이 생기게 된다면 형께서 저에게 보여주셨던 그 따뜻했던 모습을 본받아 후배에게 대해주고 싶습니다. 승희형과 같이 연구실 방장을 맡으시면서 고생하셨던 동원이형. 항상 늦은 밤까지 연구열정을 보여주시면서도 운동할 때는 놀라운 힘으로 상대를

제압해버리는 능력, 거기에다가 주변에 있는 사람을 항상 즐겁게 만드는 재치있는 유머까지 겸비하신 형의 그 능력을 본받고 싶습니다. 2년간 한결같이 잘해주시고 챙겨주셔서 감사합니다. 회사생활과 학업을 병행하면서도 많은 연구 업적을 쌓으신 빈이형, 한참 어린 저보다 더 좋은 체력을 지니시고 연구실 생활, 연구 모두 적극적으로 하셨던 형의 모습이 기억에 남습니다. 넘치는 에너지를 갖고 있으면서 항상 연구실에 웃음을 불러 일으키는 순수한 영혼의 소유자 정수형, 형 덕분에 2년간 연구실 생활이 즐거웠습니다. 정수형께서는 반도체 스테디를 통해서 연구의 기초를 배웠고 연구실 생활, 운동 등등 배운 점이 너무 많습니다. 졸업을 하게 되면 형의 그 친근한 웃음소리를 듣지 못하게 되는데 그것이 너무 아쉽습니다. 자주 찾아 뵙도록 하겠습니다. 저에게 연구관련 많은 조언을 해주시고 여러 학회에서 좋은 추억을 만들어주신 수연이누나, 누나와 함께 베니스, 뉴욕, 일본 등등 학회를 같이 갈 수 있어서 너무 좋았습니다. 2년동안 연구실 후배로서 동생으로서 부족한 점이 많았음에도 항상 웃으시면서 잘 챙겨주셔서 진심으로 감사 드립니다. 301동 파워팀의 큰형님이자 두 아이의 아버지 영실이형, 연구실 위치가 달라서 자주 뵙지는 못하였지만 회식 때마다 형 덕분에 항상 즐거웠습니다. 같은 회사로 가게 되었는데 자주 찾아 뵙겠습니다. 301동 올라갈 때마다 따뜻하게 대해주시는 항상 성실하게 실험하시고 연구하시는 파워팀의 두번째 기둥 오균이형, 연구실의 굵은 일을 도맡아 하면서 연구, 학업, 유학준비 모든 일을 다 잘 해내는 세상에서 제일 착한 형인 우진이형,

모두 감사합니다.

먼저 졸업하신 선배님들도 생각이 많이 납니다. 2011년 방장으로 신입생이었던 저를 이끌어 주셨던 선재형, 성환이형, 그리고 연구, 진로, 연구실 생활 등 다방면에서 저에게 조언을 아낌없이 해주셨던 승환이형, 본 논문의 기초를 잡아주시고 많은 연구 결과를 쏟아 내셨던 항상 유쾌하신 영욱이형, 학부 때 저의 수업 조교로 인연을 시작하여 연구실 생활 내내 가장 가까이에서 저를 챙겨주셨던 종석이형, 축구를 사랑하셨던 마음 따뜻한 용욱이형 모두 감사 드립니다. 또한 짧은 시간 함께 했지만 기억에 깊게 남아 있는 상근이형, 지용이형, 용진이형께도 감사 드립니다. 교수님 곁에서 그리고 TFT팀에서 연구실의 살림을 꼼꼼하게 챙기셨던 유지누나, 지혜누나께도 깊은 감사의 말을 전하고 싶습니다.

저를 지금의 이 자리에 있게 해주신 아버지, 어머니께 감사 드립니다. 또한 저의 든든한 지원군 누나들과 매형들, 사랑스러운 조카들 모두 진심으로 감사 합니다. 학부생활, 군생활, 대학원 생활 7년동안 함께했고 앞으로도 함께할 사랑하는 우리 인예도 고마워. 나와 희로애락을 함께했던 서울고 57회 친구들, 전기공학부 랄라반 05학번 동기들 모두 고맙다. 앞으로 각자의 영역에서 모두 승승장구하기를 기원할게.

마지막으로 다시 한번 저에게 도움을 주신 모든 분께 진심으로 감사 드립니다.