



## 저작자표시 2.0 대한민국

이용자는 아래의 조건을 따르는 경우에 한하여 자유롭게

- 이 저작물을 복제, 배포, 전송, 전시, 공연 및 방송할 수 있습니다.
- 이차적 저작물을 작성할 수 있습니다.
- 이 저작물을 영리 목적으로 이용할 수 있습니다.

다음과 같은 조건을 따라야 합니다:



저작자표시. 귀하는 원저작자를 표시하여야 합니다.

- 귀하는, 이 저작물의 재이용이나 배포의 경우, 이 저작물에 적용된 이용허락조건을 명확하게 나타내어야 합니다.
- 저작권자로부터 별도의 허가를 받으면 이러한 조건들은 적용되지 않습니다.

저작권법에 따른 이용자의 권리는 위의 내용에 의하여 영향을 받지 않습니다.

이것은 [이용허락규약\(Legal Code\)](#)을 이해하기 쉽게 요약한 것입니다.

[Disclaimer](#) 

공학석사학위논문

단층 구조에서 두꺼운 그래핀을  
이용한 효과적인 열 분산 연구

Analysis of Heat Transfer Characteristics of  
single chip using thick graphene

2014년 2월

서울대학교 대학원  
전기 컴퓨터 공학부  
최웅규

## 초 록

칩들의 고성능화와 함께 IC의 Integration level이 커지면서 높은 Power density로 인한 IC의 열 관리는 피할 수 없는 문제가 되었다. IC의 Thermal management를 위해 Micro Fluidic channel, Thermoelectric cooler 등의 방법이 있지만 이는 공정이 복잡하고 신뢰성에서 문제가 있으며 여분의 공간이 필요하여 칩 크기를 키우는 등의 문제를 안고 있다. 이러한 문제를 해결하기 위해 열 분산기(Heat spreader)를 대안으로 적용할 수 있다. CNT, Diamond 등 Carbon 계열의 물질은 우수한 열전도도를 갖는 것으로 알려져 있으며 특히 그래핀의 경우 2000W/mK에서 최고 5000W/mK까지 열전도도를 갖는 것으로 문헌상으로 보고된 바 있다.

본 논문에서는 우수한 열 전도도를 두꺼운 그래핀을 열 관리 목적으로 단층 구조 칩에 적용하는 것을 제안하였다. 두꺼운 그래핀의 열 분산 특성을 알아보기 위해 열 분산 특성 측정 소자를 설계하고 서울대학교 반도체공동연구소, KIST Nano Fab을 이용하여 제작하였다. 열 분산 특성 측정 소자는 전체 크기 30 x 30mm<sup>2</sup>이며, 중앙에 10 x 10mm<sup>2</sup>을 식각하여 멤브레인 구조를 갖는다. 멤브레인의 두께는 50 $\mu$ m이며 두꺼운 그래핀은 멤브레인 위에 Hot pressing 및 열박리테이프(Thermal

Release Tape, TRT)를 이용하여 전사되었다. JEDEC Standard에 근거하여 측정 환경, 측정 방법 등을 정하였다. 열원은 저항을 이용한 Joule 열을 이용하였고, 저항측온기를 이용하여 열 분산 특성 소자의 온도를 측정하였다. 50nm, 500nm, 5  $\mu$ m 두께의 그래핀을 전사하여 측정을 진행하였고, 50nm-1.0 $^{\circ}$ C, 500nm-1.5 $^{\circ}$ C, 5  $\mu$ m-9.06 $^{\circ}$ C 열원의 온도 감소 효과를 확인할 수 있었고 시뮬레이션과 측정결과 비교를 토대로 두꺼운 그래핀의 열전도도가 약 2000W/mK임을 확인할 수 있었다. Future work로 두꺼운 그래핀을 3D IC에 적용하여 시뮬레이션을 진행하였고 5층 적층구조 3D IC에서 11.42 $^{\circ}$ C 온도 감소 효과를 확인하였다.

**주요어 :** 두꺼운 그래핀, 그래핀 전사, 열 분산기

**학번 :** 2012-20874

# 목 차

초록 .....	i
목차 .....	iii
표 목차 .....	iv
그림 목차 .....	v
제 1 장 서론 .....	1
1.1 연구배경 (Thermal Issue) .....	1
1.2 두꺼운 그래핀을 이용한 heat spreading 연구의 필요성 .....	12
제 2 장 두꺼운 그래핀의 열 분산 특성 측정 소자 설계 및 제작 .....	15
2.1 설계 .....	15
2.1.1 열 분산 특성 측정 소자 설계 .....	15
2.1.2 저항온도계수 측정 test 소자 설계 .....	32
2.2 공정 .....	34
2.2.1 그래핀 전사 .....	34
2.2.2 그래핀 패턴형성 .....	40
2.2.3 열 분산 특성 측정 소자 Fabrication .....	47
제 3 장 측정 및 분석 .....	54
3.1 열 분산 특성 측정을 위한 set up .....	54
3.2 열 분산 특성 측정을 위한 TCR 측정 .....	57
3.3 두꺼운 그래핀의 열 분산 특성 측정 및 분석 .....	60
제 4 장 3D IC 에 두꺼운 그래핀 활용 .....	67
제 5 장 결론 .....	75
참고문헌 .....	77
ABSTRACT .....	85

## 표 목차

표 1.1	다양한 Cooling 기술 비교 .....	8
표 1.2	Cu, 탄소기반 열 분산기(Heat Spreader) .....	11
표 2.1	열과 전기의 Duality .....	20
표 2.2	시뮬레이션 Boundary condition.....	25
표 2.3	시뮬레이션에 사용된 Material 특성 그림 목차.....	26
표 2.4	TRT 및 Hot Pressing 을 이용한 전사 방법 실험 조건 .....	37
표 2.5	패턴형성에 사용된 장비 .....	41
표 2.6	그래핀 식각 조건 .....	44
표 2.7	열 분산 특성 측정 소자 제작에 사용된 장비 .....	48
표 2.8	제작이 완성된 측정 소자 .....	51
표 3.1	그래핀의 열 분산 측정 결과 .....	62
표 3.2	선행 연구 결과와 비교 .....	66
표 4.1	시뮬레이션에 사용된 3D IC spec .....	69
표 4.2	TTSV 문헌 조사.....	70

## 그림 목차

그림 1.1	ITRS (a)칩의 Power road map 과 (b)칩이 한계온도를 넘지 않기 위해 필요한 최소 열 저항 .....	2
그림 1.2	3D IC 에 적용된 Microfluidic channel cooling 시스템 구조 .....	4
그림 1.3	(좌)Heat pipe 의 원리 구조, (우)다양한 모양의 Heat pipe	6
그림 1.4	단층 구조 칩의 열 분산 구조.....	7
그림 1.5	각각 53mW, 97mW, 160mW 전력이 공급될 때, (a)공기 중 노출 된 마이크로 히터 (b) PMMA(600nm)가 코팅된 마이크로 히터 (c)다이아몬드 (400nm)가 코팅된 마이크로 히터 (d) 공급된 파워 대비 마이크로 히터의 온도 .....	9
그림 1.6	GaN 트랜지스터에서 그래핀-그래파이트를 이용한 열 분산 .....	10
그림 1.7	탄소기반으로 이루어진 다양한 다차원 물질 3D-graphite, 2D-graphene, 1D-CNT, 0D-buckyball 의 구조 .....	12
그림 2.1	열 분산 측정 소자 schematic.....	16
그림 2.2	열 분산 측정 소자의 열 유속 .....	20
그림 2.3	멤브레인의 두께에 따른 열원의 온도 시뮬레이션 .....	27
그림 2.4	그래핀의 열전도도에 따른 열원의 온도 시뮬레이션 .....	28
그림 2.5	그래핀 두께에 따른 열원의 온도 감소 효과 시뮬레이션....	29
그림 2.6	열 분산 측정 소자의 그래핀 유무에 따른 온도 감소 시간 시뮬레이션.....	30

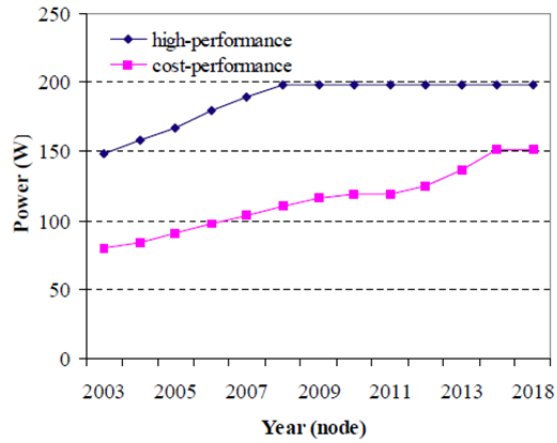
그림 2.7	계의 에너지 보존 법칙 모식도.....	31
그림 2.8	TRT 및 Hot pressing을 이용한 두꺼운 그래핀 전사 방법 .....	35
그림 2.9	TRT 및 Hot pressing을 이용한 두꺼운 그래핀 전사 결과 .....	38
그림 2.10	Scotch Tape Test .....	39
그림 2.11	그래핀 전사 후 Raman 분석 결과 .....	40
그림 2.12	그래핀 패턴 형성 연구에 사용된 패턴 .....	42
그림 2.13	전사된 두꺼운 그래핀 위에 PR 코팅한 결과 .....	43
그림 2.14	그래핀 식각 후 (a)현미경 이미지, (b)라만분석 .....	46
그림 2.15	그래핀 패턴 형성 현미경 이미지.....	47
그림 2.16	그래핀 열 분산 특성 측정 소자 공정 흐름도.....	49
그림 2.17	제작된 test 소자의 Pt 히터와 센서.....	53
그림 3.1	측정 set up-1 .....	56
그림 3.2	측정 set up-2.....	57
그림 3.3	Test 소자의 TCR 측정 결과 .....	60
그림 3.4	그래핀의 열 분산 측정 결과 .....	64
그림 4.1	시뮬레이션에 사용된 3D IC 구조 .....	68
그림 4.2	그래핀(2000W/mK, 5 $\mu$ m) 유무에 따른 각 층의 열원의 온도 감소 효과 .....	71
그림 4.3	그래핀 두께에 따른 3D IC Logic층의 온도 감소 효과 .....	72
그림 4.4	열 비아(TTSV)에 따른 3D IC Logic 층의 온도 감소 효과 .....	74



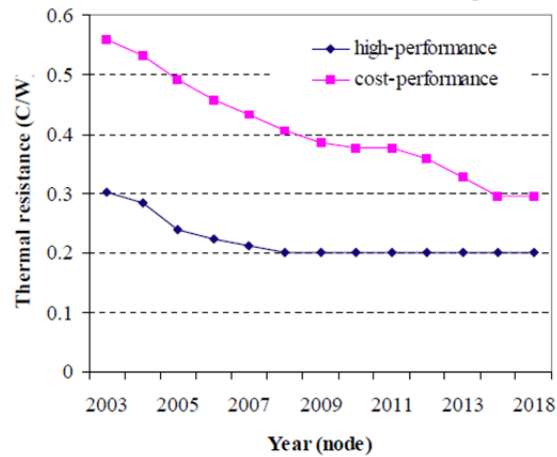
# 제 1장 서론

## 1.1. 연구 배경 (Thermal Issue)

칩들의 고성능화와 함께 칩의 집적도가 VLSI→ULSI 로 넘어가면서 열에 의한 문제들이 Hot issue 로 떠오르고 있다. 그림 1.1 과 같이 고성능화 집적화로 인해 고 성능 칩의 Power 는 200W 에 도달하게 되고 집적회로의 집적화, 칩의 소형화 기술이 향상되면서 칩의 Power density 는 급격하게 증가하게 되었다. Power density 의 급격한 증가는 칩이 한계 온도를 넘어서게 되는 문제를 만들었으며, 참고문헌에 의하면 칩의 온도가 한계 온도(Threshold temperature)보다 2℃ 상승하게 되면 그 수명은 10% 감소한다[1]. 이러한 문제는 2D IC 보다 3D IC 에서 더 현저하게 나타난다. 3D IC 는 높은 Bandwidth, small form factor 등의 장점으로 많은 연구가 진행되고 상용화가 눈앞에 다가왔지만 칩을 적층 구조로 쌓다 보니 그만큼 2D 보다 Power density 가 높고 열 배출이 어려워 thermal management 가 Bottleneck 으로 작용하고 있다.



(a) 칩의 Power road map



(b) 칩이 한계온도를 넘지 않기 위해 필요한 최소 열 저항

그림 1.1 ITRS (a) 칩의 Power road map과 (b) 칩이 한계온도를 넘지 않기 위해 필요한 최소 열 저항 [1]

칩이 한계온도를 넘지 않기 위해서 필요한 열 저항은 그림 1.1(b)와 같은 대략  $0.2\text{ }^{\circ}\text{C/W}$  이다[1]. 따라서 약  $0.2\text{ }^{\circ}\text{C/W}$  의 열 저항을 만족하는 열 관리 기술을 고려해야 한다.

미국 Binghamton university의 Vikram Venkatadri는 2차원 및 3차원

집적회로의 냉각 방식들을 정리하였다[2]. 그 중에서는 현재 많은 연구가 진행되고 있는 thermal management 기술에는 열 전기 냉각기 (Thermoelectric cooler) [3,4], Micro fluidic Channel[5-8] 열 파이프 (Heat pipe) [9,10], 열 분산기(Heat spreader) [11-17] 등의 기술들이 있다.

Thermoelectric cooler는 제벡 효과(Seebeck effect), 펠티에 효과(Peltier effect), 톰슨 효과(Thomson effect) 이 3가지 원리를 이용한 냉각하는 기술을 말한다. 회로에 온도 차에 의한 열기전력이 발생하는 것과 관련이 있는 것인데, 두 접합부의 온도 차  $\Delta T$ 가 있을 때 이 때 발생하는 기전력은  $\Delta T$ 에 비례한다는 것이다. 또 반대로 두 종류의 금속선을 접속해서 전류를 흘리면 접점에서 Joule 열 이외의 열의 발생 및 흡수가 일어난다. 열의 발생과 흡수는 가역적이어서 한 쪽이 발열하면, 다른 쪽은 흡열하며 전류의 발생을 반대로 하면 열의 발생은 흡수로, 흡수는 발생으로 변한다. Thermoelectric cooler는 칩과 Heat sink 사이에 존재하며 인위적으로 전류를 가하여 칩의 열은 흡수하고 Heat sink로 칩의 흡수한 열을 방출하는 방식으로 cooling을 한다[3,4]. Thermoelectric cooling 방식을 이용한 선행 연구를 살펴보면  $50 \times 50 \mu\text{m}^2$ , 두께  $2 \mu\text{m}$ 의 SiGeC/Si를 이용하여  $100^\circ\text{C}$ 에서  $93.1^\circ\text{C}$ 로  $6.9^\circ\text{C}$  감소 효과를 확인하였다. 이 때 SiGeC/Si로 흘려주는 전류의 크기는

600mA이다[3]. Thermoelectric cooling 방식은 일반적인 반도체 물질로 제작이 가능하며 신뢰성 측면에서 장점이 있다. 하지만 cooling을 위해 인위적으로 전류를 흘려줘야 한다는 단점이 있다.

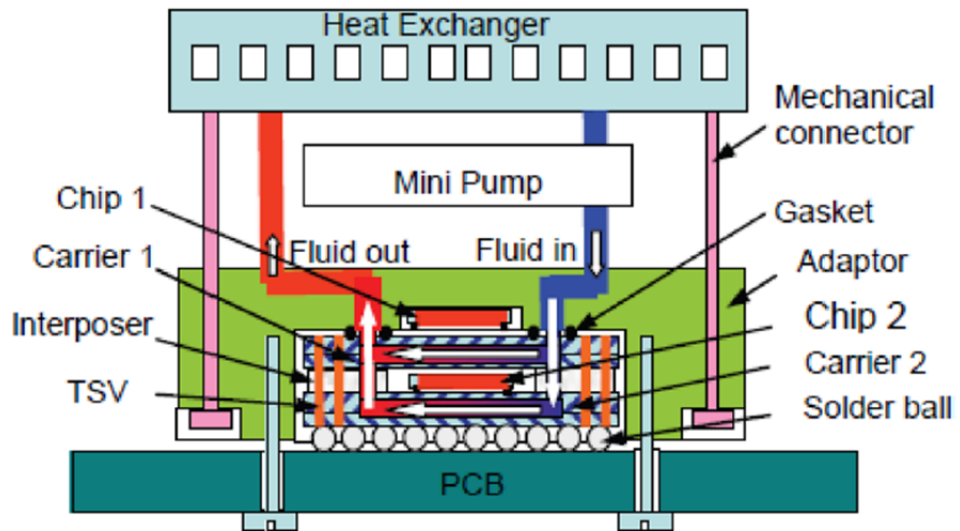


그림 1.2 3D IC에 적용된 Microfluidic channel cooling 시스템 구조[5]

마이크로 채널을 이용한 열 교환기(heat exchanger)는 마이크로 일렉트로닉스, 항공 우주, 로봇틱스, 통신, 자동차 등 여러 산업 분야에서 사용되고 있으며 현재는 MEMS(Micro Electro Mechanical Systems) 기술을 이용한 Microfluidic channel cooling 시스템이 많이 연구 되고 있다. 그림 1.2는 3D IC에 Microfluidic channel cooling 시스템을 적용한 구조이다. 2D 혹은 3D IC 모두 적용 가능하며 보통 수 백  $\mu\text{m}$ 의 지름

을 갖는 마이크로 채널이 칩의 주변에 제작되어 있고 이곳으로 물과 같은 액체가 흐르면서 칩의 온도를 감소 시킨다[5-8]. 칩의 열을 흡수한 액체는 온도가 올라가게 되어 있다. 따라서 흡수한 열을 밖으로 배출하기 위해 Heat sink와 같은 Heat exchanger가 필요하며 액체를 계속 순환시키기 위해 Micro Pump가 부가적으로 필요하다. Microfluidic channel cooling 시스템은 100W 이상의 높은 전력을 요구하는 칩에 사용할 경우 평균 30~40°C 온도 감소 효과를 보이며[6,7], 2008년 Brunschwiler의 논문에서는 2 chip stack 구조의 3D IC에서 최고 60°C 까지 온도 감소 효과를 보일 만큼 성능은 뛰어나다[8]. 하지만 액체를 움직이게 할 pump와 열을 밖으로 배출할 Heat Exchanger가 필요하고 이에 따라 칩의 크기가 커지는 단점이 있다. 또한 공정이 복잡하다는 단점이 있으며 공정 후 액체의 유출 등 신뢰성 문제가 아직 남아 있다.

열 파이프(Heat Pipe)는 파이프 내에 흐르는 액체가 기체로 상 변환하기 위해 필요한 잠열을 이용하여 칩을 cooling 시키는 기술이다. 이때 액체의 흐름을 유도하는 힘은 상 변환에서 오는 파이프 내의 압력 차와 액체의 모세관력이다. 그림 1.3(좌)는 Heat pipe의 원리를 설명하는 구조이다. Evaporator로 들어온 액체는 칩의 열을 흡수하여 기체 상태로 상 변환을 하고 condenser 부분에서 흡수한 열을 방출하며 다시 액체 상태로 변화한다. 여기에 사용되는 액체는 보통 암모니아나 물이 사용된다. Heat pipe의 evaporator는 5~6mm, 나머지 transport line은

2~2.5mm의 지름을 갖는다. 또한 heat pipe의 총 길이는 ~500mm 정도이다. Condenser 부분에서는 기체가 가지고 있는 열을 방출하기 위해 핀 형태의 heat sink가 달려있다[9,10].

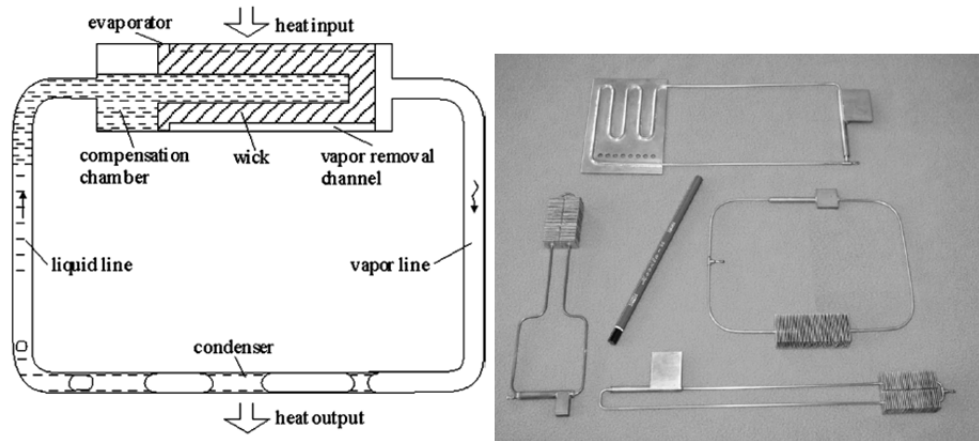


그림 1.3 (좌)Heat pipe의 원리 구조, (우) 다양한 모양의 Heat pipe[9]

선행 연구 결과에 의하면 Evaporator-6mm, 총 길이 450mm의 heat pipe에 물을 이용하여 냉각하였을 경우 열 저항은  $0.1\text{ }^{\circ}\text{C}/\text{W}$ 로 이는 일반적인 Air Heat sink에 비해 약 1/3 수준의 열 저항이다[9]. 이를 온도 감소 효과로 나타내면 이를  $110^{\circ}\text{C}$ 의 칩의 온도를 약 60도 가량 감소 시킬 수 있는 성능이다. Heat pipe 역시 cooling 성능에서는 아주 우수하지만 그림 1.3(우)와 같이 총 길이가 300mm~500mm로 길기 때문에 실제 칩 적용 시 차지하는 면적이 커지게 된다. 따라서 Heat pipe의 경우 단일 칩 보다는 여러 칩에 적용하여 냉각 시키는 기술로

사용 된다.

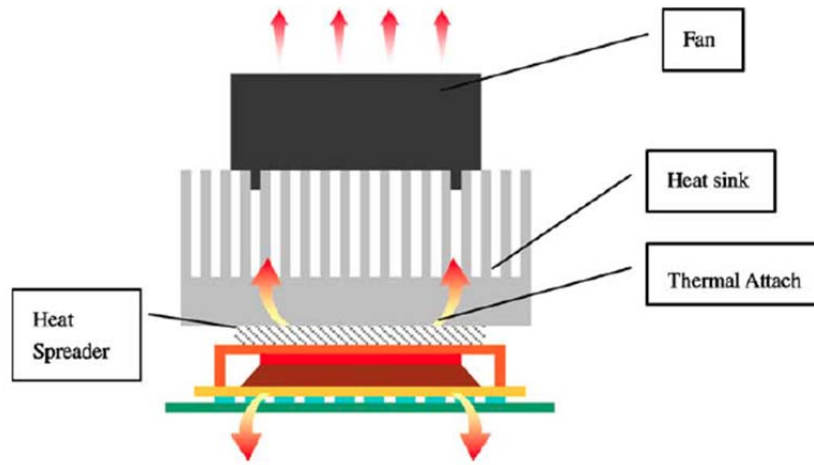


그림 1.4 단층 구조 칩의 열 분산 구조[11]

열 분산기(Heat Spreader)는 그림 1.4와 같은 구조에서 Heat sink와 칩 사이에 위치하게 된다. 보통 칩의 열원은 전면에 고르게 퍼져 있는 것이 아니라 작은 사이즈로 여러 곳에 분포한다. 이러한 열원은 열 전달이 제대로 이루어 지지 않으면 열원 부근의 온도만 굉장히 높아지고 threshold 온도를 넘어서게 되면 이는 곧 칩의 성능과 수명에 악영향을 끼치게 된다. 따라서 열 분산기(Heat spreader)를 이용하면 열을 분산시켜 열원의 온도를 낮추면서 칩의 온도 분포를 고르게 하는 averaging 효과를 가져 오고 이를 통해 효율적인 thermal management가 가능하다. 그리고 열 분산기에 의해 분산 된 열은 PCB Board나 Heat sink로 빠져나가게 된다.

표 1.1 다양한 Cooling 기술 비교

방식	특징	Cooling 성능	참조 문헌
Thermoelectric	50 x 50 $\mu\text{m}^2$ , 두께 2 $\mu\text{m}$ 의 SiGeC/Si 이용 600mA 전류 사용	100 $^{\circ}\text{C}$ $\rightarrow$ 93.1 $^{\circ}\text{C}$	[3]
Micro Fluidic Channel	10 x 10 $\text{mm}^2$ 의 칩 2층 stacked 3D IC Water flow rate ~11ml/min	Micro Fluidic Channel 유무에 따라 60 $^{\circ}\text{C}$ 감소. Heat removal 200W/ $\text{cm}^2$ 이상	[8]
Heat Pipe	Evaporator diameter 5mm, transport line 410mm, transport line diameter 2mm, Condenser Fins surface 375 $\text{cm}^2$	Conventional Air Heat sink 열 저항의 약 1/3 수준인 0.1 $^{\circ}\text{C}/\text{W}$ . 이는 110 $^{\circ}\text{C}$ 의 칩 온도를 약 60 $^{\circ}\text{C}$ 가량 감소 시키는 성능. 140W의 열원에서 최고 온도 95 $^{\circ}\text{C}$ .	[9]
Heat spreader	두께 0.4 $\mu\text{m}$ , 열원 500 x 300 $\mu\text{m}^2$ 위로 Diamond 전사 됨	261 $^{\circ}\text{C}$ $\rightarrow$ 208 $^{\circ}\text{C}$	[14]

열원의 열을 원활하게 분산시키기 위해 열 분산기는 보통 열전도도가 높은 고체 물질을 이용한다. 열전도도가 우수한 금속으로는 구리가 이에 해당되며, CNT, 흑연, Diamond, 그래핀과 같은 카본 계열 역시 열전도도가 우수하다.

2013년 미국의 New Mexico 대학의 연구팀은 10 x 10 $\text{mm}^2$  크기의 컴퓨터 칩에서 1.6-3.2mm의 구리 heat spreader를 사용하여 90.16 $^{\circ}\text{C}$



의 온도를 73.4℃로 낮추었다[12]. UIUC에서 2008년에 마이크로 히터에 다이아몬드를 코팅하여 열 분산 효과를 증대한 연구를 Advanced materials에 발표하였으며, 그림의 1.3의 (d)와 같이 다이아몬드를 적용한 마이크로 히터의 경우 다이아몬드가 코팅된 히터의 온도가 그렇지 않은 경우보다 약 53℃ 낮았다[14].

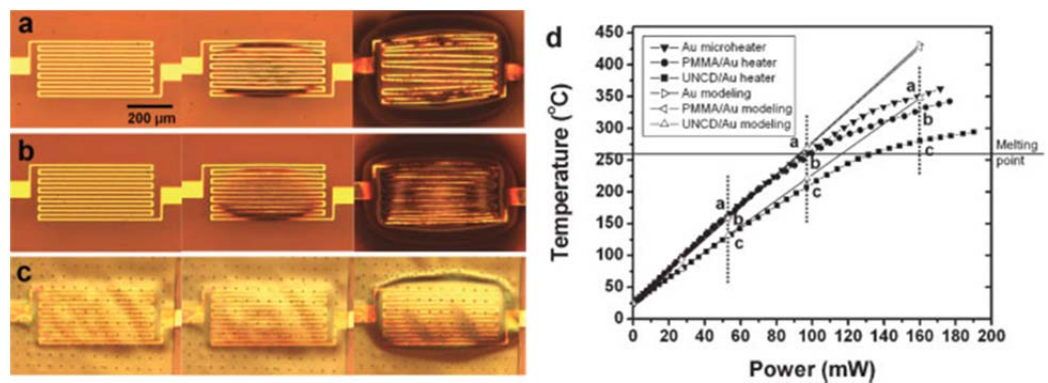


그림 1.5 각각 53mW, 97mW, 160mW 전력이 공급될 때, (a) 공기 중 노출된 마이크로 히터 (b) PMMA(600nm)가 코팅된 마이크로 히터 (c)다이아몬드(400nm)가 코팅된 마이크로 히터 (d) 공급된 파워 대비 마이크로 히터의 온도[14]

또한 2010년에 일본의 소니社와 미국의 캘리포니아 산타 크루즈대, 퍼듀대가 공동으로 진행한 heat spreader 연구에서는 0.5mm 구리 판 위에 50um의 CNT를 성장시킴으로써 45℃의 온도를 33℃까지 낮추어, CNT가 열 분산기(Heat Spreader)로 가능성이 있음을 보여주었다[15].

캘리포니아대학교 리버사이드캠퍼스(University of California-Riverside)의 연구팀은 2012년에 뛰어난 열 전달 특성을 가진 Few-layer 그래핀 열 분산기와 그래파이트 Heat sink를 함께 활용하여 파워 소자의 국부적인 열 발생 문제를 해결하는 연구를 진행했다. 마이크로-라만 분광기를 통한 실험에서  $12.8 \text{ W/mm}^2$ 의 출력을 가한 상태에서 소자의 온도가  $26^\circ\text{C}$  감소함을 확인되었다[16]. 또한 스웨덴의 Chalmers University of Technology에서는 mono-layer 그래핀과 few-layer 그래핀(~6~10 layers)의 열 분산기 특성을 측정하였으며, 그 결과 mono-layer 그래핀의 경우 열원의 온도가  $121^\circ\text{C}$ 에서  $108^\circ\text{C}$ 로 약  $13^\circ\text{C}$  감소하였다[17].

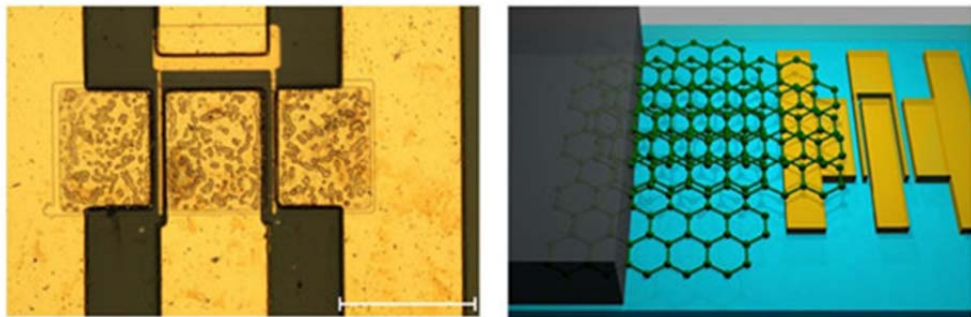


그림 1.6 GaN 트랜지스터에서 그래핀-그래파이트를 이용한 열 분산기  
[16]

표 1.2 Cu, 탄소기반 열 분산기(Heat Spreader)

열 분산기에 사용된 물질	특징	온도 감소 효과	참조 문헌
Cu	10 x 10 mm <sup>2</sup> , 두께 : 3.28mm	90.16°C → 73.4°C	[12]
흑연 열 분산기	노트북 전면 사용 (약 200 x 200mm <sup>2</sup> ) 두께 : 0.51mm	27.8°C → 21.9°C	[13]
다이아몬드 열 분산기	두께 : 0.4 μm 열원 (500 x 300 μm <sup>2</sup> ) 위에 전사 됨	261°C → 208°C	[14]
CNT 열 분산기	70 x 70mm <sup>2</sup> , 두께 50 μm 길이 20~25 μm, 지름 50~100nm의 MWCNT 사용	45°C → 33°C	[15]
그래핀- 그래파이트	수십~수백 μm <sup>2</sup> , Few layer의 그래핀 사용, 그래파이트 heat sink 사용	118°C → 92°C	[16]
그래핀	5 x 5mm <sup>2</sup> , Mono~Few layer 그래핀 사용, 열원은 0.4 x 0.39 mm <sup>2</sup>	121°C → 108°C	[17]

## 1.2 두꺼운 그래핀을 이용한 heat spreading 연구의 필요성

1.1절에서 열 관리 기술에 대해 간략하게 살펴보았다. Microfluidic channel 방식이나 thermoelectric 방식 등은 우수한 냉각 효과를 가지지만 mini pump 등의 부속 device가 필요하게 되고 이에 따라 칩의 크기 커지는 단점을 지니고 있다. 또한 공정이 복잡하고 유체가 셀 수도 있기 때문에 신뢰도 및 안정성에서 아직 문제점을 가지고 있다. 이러한 이유로 본 논문에서는 열 분산기(Heat spreader)를 이용한 열 관리 방식을 연구한다.

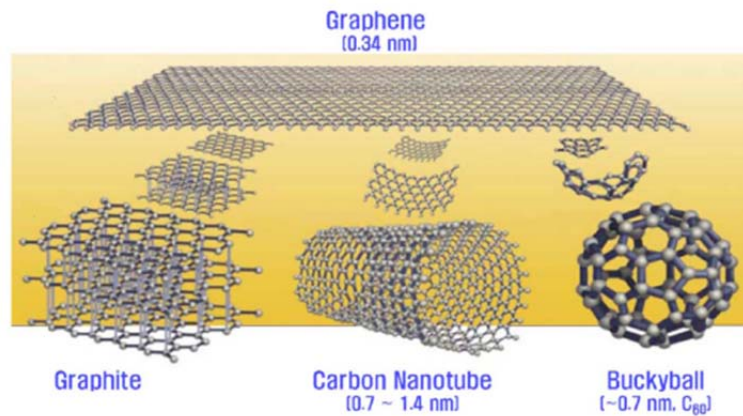


그림 1.7 탄소기반으로 이루어진 다양한 다차원 물질 3D-graphite, 2D-graphene, 1D-CNT, 0D-buckyball의 구조[18]

그래핀은 그림 1.4와 같이 탄소 원자로 이루어져 있으며 원자 1개의

두께로 이루어진 2차원 구조의 얇은 layer를 의미한다. 그래핀은 메탈이 전자에 의해 열이 전달되는 것과 달리 Phonon에 의해 열이 전달되며 탄소와 탄소 사이 강한 이중결합으로 인해 수평방향 열전도도가 메탈이나 다른 카본 계열 물질과 비교해 월등한 성능을 보인다. 참고문헌에 의하면 열전도도가 2000W/mK에서 최고 5000W/mK까지 가질 수 있다고 알려져 있다[19-24]. 이러한 우수한 열전도도 특성은 열 분산기(Heat spreader)로 사용되기에 적절한 물질이 된다.

그래핀의 발견 초기에는 그래파이트에서 물리적 박리 방법을 이용하여 수  $\mu\text{m}$  수준의 그래핀을 얻을 수 있었다. 이러한 이유로 실제 디바이스에 적용하는 것이 쉽지 않았다. 그 당시에는 그래핀의 열 분산기(Heat spreader)로서의 성능을 증명하기 위하여 시뮬레이션 결과나 열 전도도 측정 및 이론에 대한 논문들이 무수히 나왔지만 공정의 어려움으로 인해 실제 디바이스에 적용하여 열 분산 능력을 검증한 연구 결과는 많지 않았다.

2008년 서울대학교 홍병희 교수 연구실에서 화학증착법(Cheical Vapor Deposition, CVD) 방식으로 대면적 그래핀 성장이 가능해지면서 플렉서블 디스플레이, 그래핀 전극, 그래핀 센서 등 실제 디바이스에 적용이 가능해졌고, 본 논문과 같이 그래핀을 실제 칩에 열 분산기(Heat spreader)로 적용이 가능해졌다.

본 논문에서는 Heat sink가 있는 단층 구조 칩에 두꺼운 그래핀을 열

분산기(Heat Spreader)로 적용하기 위해 두꺼운 그래핀의 열 분산 특성을 연구한다. 두꺼운 그래핀을 이용한 열 분산기는 열원에 집중되어 있는 열을 확산시켜 칩 내의 고른 온도 분포 효과를 가져오고 집중된 열을 확산시켜 PCB board나 Heat sink로 빠져나갈 수 있도록 한다.

Mono-layer의 그래핀이 우수한 열전도도 특성을 가지지만 그 두께가 원자 하나 수준인 0.3nm이어서 열 분산 성능은 칩에 적용하기에 부족하다. 따라서 본 논문에서는 monolayer보다는 50nm(약 150 layer의 그래핀) 이상 두껍게 적층된 그래핀을 이용하여 열 분산기로서 성능을 측정하고 분석한다. 두꺼운 그래핀은 서울대학교 화학과 홍병희 교수 연구실(Graphene Research Laboratory, GR Lab)에서 Ni 호일 위에 CVD 방식으로 성장시킨 것을 받아서 사용한다.

두꺼운 그래핀의 단층 구조 칩 적용을 위해 그래핀 전사, 그래핀 패턴 형성 실험을 진행하고 열 분산 특성을 측정하기 위해 열 분산 특성 소자를 설계 및 제작하며 JEDEC Standard 환경에서 측정한다.

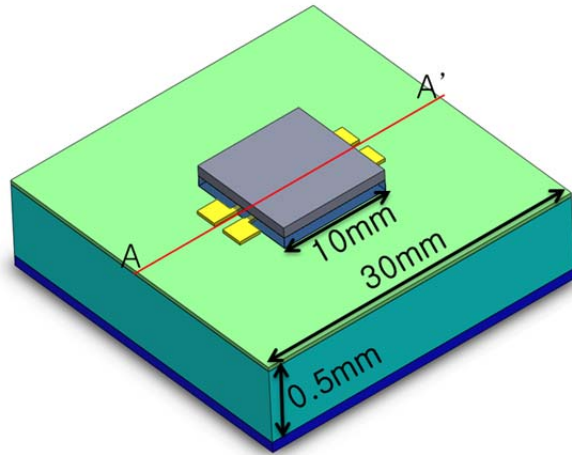
## 제 2장 두꺼운 그래핀의 열 분산 특성 측정 소자 설계 및 제작

### 2.1 설계

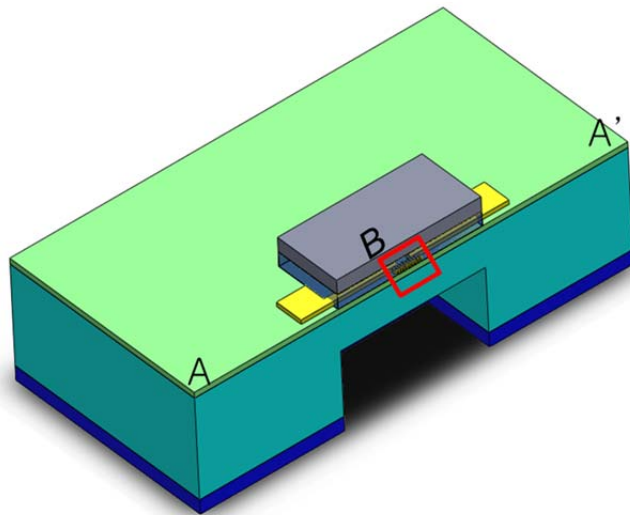
본 장에서는 단층 구조에서 두꺼운 그래핀의 열 분산 성능을 알아보기 위해 열 분산 성능 측정 소자를 설계하였다. 시뮬레이션과 수식을 이용하여 열 분산 성능 측정 소자에 적용된 두꺼운 그래핀의 열 분산 성능을 알아보았고, 실제 측정을 위해 열 분산 성능 측정 소자를 서울대학교 반도체 공동연구소 및 KIST Nano Fab을 이용하여 제작하였다. 열 분산 성능 측정 소자는 단일 웨이퍼로 제작되었으며, 멤브레인 구조를 갖도록 설계 되었다.

#### 2.1.1 열 분산 특성 측정 소자 설계

단층 칩 구조에서 두꺼운 그래핀의 열 분산 성능을 측정하기 위하여 그림 2.1과 같은 구조를 갖는 테스트 소자를 디자인하였다. 정확한 측정을 위해 모든 평면 방향으로 기계적 특성이 동일한 4inch p-type (111) 실리콘 웨이퍼를 사용하였다.

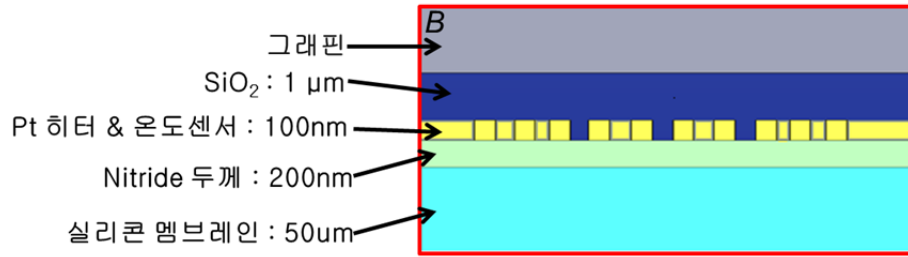


(a) 열 분산 측정 소자



(b) 열 분산 측정 소자 A-A' 단면도





(c) 열 분산 측정 소자 B 영역 확대

그림 2.1 열 분산 특성 측정 소자 schematic

열 분산 특성 측정 소자의 전체 크기는  $30 \times 30\text{mm}^2$ 이며 중앙에 발열을 위한 Pt 저항으로 된 히터와 온도 센서가  $1 \times 1\text{mm}^2$  로 있다. 참고문헌들을 살펴보면 현재 상용화 되거나 연구되고 있는 칩들의 두께는  $30\sim 80\mu\text{m}$ [25]이고 얇으면 얇을수록 열 저항 측면에서 보면 두께에 반비례 하기 때문에 두꺼운 그래핀의 열 분산 효과가 더 클 것이라 예상된다. 본 논문에서는 SK하이닉스에서 현재 사용하고 있는 칩의 두께가  $50\mu\text{m}$ 라는 정보를 얻을 수 있었기에 칩의 두께를  $50\mu\text{m}$ 로 정하였다. 또한 칩들의 사이즈 역시 참고문헌들을 살펴보면  $10 \times 10\text{mm}^2$  수준이어서 칩의 크기를  $10 \times 10\text{mm}^2$ 으로 정하였다. 실제 단층 칩에서 두꺼운 그래핀의 열 분산 성능을 측정하는 것이 제일 좋지만  $50\mu\text{m}$ 에  $10 \times 10\text{mm}^2$ 의 단층 칩을 공정하고 측정하는데 있어서 핸들링 문제 및 안정성을 고려하지 않을 수 없어 멤브레인 구조를 설계하게 되었다. 즉, 두께  $50\mu\text{m}$ ,  $10 \times 10\text{mm}^2$ 의 크기를 갖는 멤브레인이 단층 칩이라 가정할 수 있다. 나머지 부분은 단층 구조 칩을 안전하게 지지하고 핸들링이

가능하도록 해주는 역할을 한다.

$\text{Si}_3\text{N}_4$  막은 Pt 히터&온도 센서와 silicon과의 전기적 절연을 위하여 사용되었으며, 200nm의 두께는 열 저항 측면에서 보면 수 mK/W 수준으로 굉장히 작기 때문에  $\text{Si}_3\text{N}_4$  막으로 인하여 생기는 열 적인 영향은 무시할 수 있다. Pt 저항은 전기전도도가 다른 금속보다 작기 때문에 저항이 구리나 금보다 훨씬 크다[26]. 이것은 후에 측정 시 wire나 wiring 과정에서 생기는 저항에 의한 오차를 최소한으로 줄여주는 장점이 된다. 또한 Pt 금속은 열전도도가 작기 때문에 Pt 금속 자체에 의한 열 전도 영향을 무시할 수 있다. 이는 두꺼운 그래핀의 열 분산 특성을 측정하기에 장점으로 적용한다. 두꺼운 그래핀은 실제 단층 구조의 칩에 적용되므로  $10 \times 10\text{mm}^2$ 의 크기로 멤브레인 위에 전사된다.

#### 2.1.1.1 열 분산 특성 측정 소자의 열 저항 모델링

열 전달은 공간적인 온도 차에 의한 열 에너지의 이동으로 정의되며, 열 전달은 전도(Conduction), 대류(Convection), 복사(Radiation)로 구분된다.

본 논문에서 가장 크게 다뤄지는 전도는 고체나 액체 매질을 통하여 온도 구배(Temperature gradient)가 존재할 때 발생한다. 전도는 에너지가 많은 입자로부터 에너지가 적은 입자로의 에너지 전달로 묘사된다.

고체나 액체 매질의 분자들이 충돌하여 상호 작용을 할 때 분자 사이에 에너지가 이동하는 것이다. 1차원 평면에서 위치에 따른 온도 분포가  $T(x)$ 로 정해져 있을 때 전도에 의한 열 전달 식은 아래와 같다.

$$q''_{\text{cond}} = -k \frac{dT}{dx}$$

$q''_x$  (W/m<sup>2</sup>)는 열 유속(Heat flux)으로서 x 방향에 수직인 방향으로 나가는 단위 면적 당 열을 나타낸다. 계수  $k$  (W/m-K)는 열 전도도 (Thermal conductivity)로서 전기 전도도와 같이 열을 운반하는 능력을 나타내는 물성치이다. 열 전도도는 물질마다 다르며 높은 열전도도를 가지는 물질이 열 분산 능력이 뛰어나다.

표 2.1 열과 전기의 Duality

전기 회로	열 회로
전류 I(A)	Power(W)
전압 U(U)	온도(°C)
전기 전도도 $\sigma$ (1/m· $\Omega$ )	열 전도도 k(W/m·K)
전기 저항 R( $\Omega$ )	열 저항 $R_{th}$ (K/W or °C/W)
커패시터 C(F)	열용량 $C_p = \rho \cdot V \cdot c$ ( $\rho$ =밀,도 V=부피, c=비열)
전류 $I = C \times dU/dt$ (C = 커패시터, U=전압, t=시간)	Power $P = \rho \cdot V \cdot c \times dT/dt$ (T=온도)

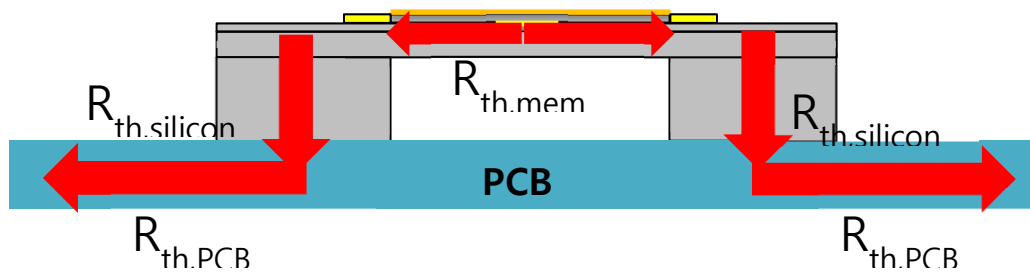


그림 2.2 열 분산 측정 소자의 열 유속

열 저항 수식 및 열 회로 방법을 이용하여 열 분산 측정 소자의 두꺼운 그래핀에 의한 열원 온도 감소효과를 수식으로 정리 할 수 있다. 열 분산 측정 소자의 멤브레인 중앙 Pt 히터에서 발생한 열은 위 그림

의 화살표 방향대로 전도된다. 그리고 PCB board까지 전도된 열은 넓은 표면적을 갖는 PCB board에서 자연대류에 의해 외부로 빠져나간다. 이러한 열 분산 측정 소자에서 두꺼운 그래핀이 멤브레인 위에 전사 된다면 열원의 열이 실리콘 멤브레인과 두꺼운 그래핀 두 물질을 통해 전도 되며 회로적 언어로 표현하면 실리콘 멤브레인 열 저항과 두꺼운 그래핀 열 저항의 병렬 연결이라 말할 수 있다. 이를 수식으로 풀어보면 열 분산 측정 소자에서

전체 전도 열 저항  $R_{th}$ 는

$$R_{th} = R_{th,PCB} + R_{th,silicon} + R_{th,mem} \quad (2.1)$$

$R_{th,PCB}$  : PCB board의 전도 열 저항

$R_{th,silicon}$  : 실리콘 기둥의 전도 열 저항

$R_{th,mem}$  : 실리콘 멤브레인의 전도 열 저항

이며, 이 때 두꺼운 그래핀을 멤브레인 위에 전사할 경우  $R_{th,mem}$  성분이 두꺼운 그래핀과 실리콘 멤브레인 두 개 저항 성분의 병렬과 같게 되고 이로 인해 열원의 온도가 감소하게 된다. 열의 감소는

$$\Delta T = P_{in} \times \Delta R_{th} \quad (2.2)$$

로 주어지며 Pin은 히터로 들어가는 전력이고,

$$\begin{aligned}\Delta R_{th} &= R_{th,그래핀있는경우} - R_{th,그래핀없는경우} \\ &= (R_{th,PCB} + R_{th,silicon} + R_{th,mem}) - (R_{th,PCB} + R_{th,silicon} + R_{th,mem//gr}) \\ &= R_{th,mem} - R_{th,mem//gr}\end{aligned}\tag{2.3}$$

가 된다. 여기서

$$R_{th,mem//gr} = R_{th,mem} // R_{th,gr}\tag{2.4}$$

이다. 따라서  $\Delta R_{th}$  는 식 2.5와 같아진다.

$$\Delta R_{th} = \frac{R_{th,mem}^2}{R_{th,mem} + R_{th,gr}}\tag{2.5}$$

테스트 소자는 중앙에 Pt 히터가 존재하고 정사각형의 구조이기 때문에 상하좌우 대칭이 되는 것을 알 수 있다. 따라서 열원과 멤브레인을 정사각형이 아니라 원이라 가정한다면 xyz좌표계가 아니라 원통좌표계로 열 저항을 구하는 것이 가능하고 이렇게 하는 이유는 xyz좌표계에서

는 온도 구배 표현이 2차원이 되지만 원통좌표계로 옮긴다면 온도 구배가 거리에 따라 달라지기 때문에 1차원 문제로 간단해진다. 따라서 xyz좌표계에서 열 저항을 구하는 것 보다 훨씬 쉽게 원통좌표계에서 실리콘 멤브레인과 두꺼운 그래핀의 열 저항 성분을 구할 수 있다. 이에 따른 수식은 아래와 같다.

$$R_{th,mem} = \frac{\ln(\frac{r_i}{r_o})}{2\pi k_s T_s} \quad (2.6)$$

$$R_{th,gr} = \frac{\ln(\frac{r_i}{r_o})}{2\pi k_{gr} T_{gr}} \quad (2.7)$$

$r_i$ =열원의 반지름,  $r_o$ =멤브레인의 반지름

$k_s$ =실리콘의 열전도도,  $T_s$ =실리콘 멤브레인의 두께,  $k_{gr}$ =두꺼운 그래핀의 열전도도,  $T_{gr}$ =두꺼운 그래핀의 두께

실리콘 멤브레인의 두께를  $50 \mu m$ 로 고정하고 열전도도 역시 실리콘의 경우  $148 W/mK$ 로 고정되어 있으므로  $R_{th,mem} = 49.49 (^\circ C/W)$ 가 된다. 따라서 위 식을 그래핀의 두께와 열전도도에 대하여 풀면 식 2.6과 2.7을 식 2.5에 대입하여 풀면  $\Delta R_{th}$ 는

$$\Delta R_{th} = \frac{49.49^2}{49.49 + \frac{2.3}{6.28 \cdot T_{gr} \cdot k_{gr}}} \approx \frac{49.49^2 \cdot T_{gr} \cdot k_{gr}}{49.49 \cdot T_{gr} \cdot k_{gr} + 0.36} \quad (2.8)$$

따라서

$$\Delta T = P_{in} \times \Delta R_{th} = P_{in} \times \frac{49.49^2 \cdot T_{gr} \cdot k_{gr}}{49.49 \cdot T_{gr} \cdot k_{gr} + 0.36} \quad (2.9)$$

된다. 식 2.9를 도출하는 과정을 통해 그래핀에 의한 열 분산 측정 소자의 소자의 열원 온도 감소 원리를 알 수 있고 그래핀의 두께 및 열전도도의 효과를 정량적으로 확인할 수 있다. 위 식을 이용하여 두꺼운 그래핀의 열 분산 효과를 확인해보면 열전도도 2000W/mK, 5 μm 두께의 그래핀이 전사될 경우 0.25W의 열원의 열을 분산시켜 최고 7.11°C 온도 감소 효과를 볼 수 있다. 이를 통해 50 μm 두께의 단층 칩에서도 두꺼운 그래핀이 열원의 열을 분산시켜 칩의 최고 온도를 낮출 수 있음을 알 수 있다.

#### 2.1.1.2 열 분산 특성 측정 소자 시뮬레이션

열 분산 측정 소자의 열 저항 모델링으로 50 μm 두께의 단층 칩에서



도 칩의 최고 온도를 감소시킬 수 있음을 확인하였다. 이후 그래핀의 열 분산 효과를 정확하게 알아보기 위하여 시뮬레이션을 진행하였다. 시뮬레이션 tool은 Ansys Icepak(ver 13.0)을 사용하였다. 그래핀 유무에 따른 열원의 온도 경향을 파악하기 위해 그래핀의 열전도도 (1000~5000W/mK), 그래핀 두께, 멤브레인의 두께 등을 변수로 하여 시뮬레이션을 수행하였다. 시뮬레이션에 사용된 물질 특성 및 Boundary condition은 표 2.2와 표 2.3에 정리하였다.

표 2.2 시뮬레이션 Boundary condition

Simulation Conditions	
Ambient temperature (°C)	25
Radiation temperature (°C)	25
Radiation	surface to surface Radiation to all objects
Flow regime	Laminar
Gravity vector	-9.8 m/s <sup>2</sup>
Meshes	0.8 ~ 1 x 10 <sup>6</sup>
Iterations	1000

표 2.3 시뮬레이션에 사용된 Material 특성

Material Prosperities			
	Density (kg/m <sup>3</sup> )	Specific heat (J/kgK)	Thermal conductivity (W/mK)
FR4 (PCB board)	1200	880	0.3
Supporter	1350	1674	0.2
SiO <sub>2</sub>	2200	770	1.4
Si <sub>3</sub> N <sub>4</sub>	3100	700	20
Silicon	2330	660	148
Pt	21450	127	73
Graphene	2100	720	Variable

그림 2.3은 멤브레인의 두께에 따른 열원의 온도 시뮬레이션이다. 우리가 실제 사용하고 있는 칩 두께 50 ~ 80 μm 영역을 보면 두께가 10 μm 커지면 열원의 온도가 약 2°C 감소한다. 멤브레인의 두께가 커지면 열이 지나가는 단면적이 커지고 열 저항이 작아지기 때문에 열원의 온도가 감소한다. 열 저항은 두께에 반비례 하므로 실제 동일 전력에서 멤브레인 두께 t에 따라 1/t 함수 형태로 열원의 온도가 감소하는 경향을 알

수 있다. 약 2°C의 온도 감소 효과를 위해 칩의 두께를 두껍게 제작하는 것은 효율적인 열 관리라 할 수 없다. 따라서 추가적으로 열 관리 기술이 필요하다. 실제공정에서 모든 소자의 멤브레인의 두께를 정확하게 50 μm로 맞추는 것은 불가능 하기 때문에 측정 결과 보정이 필요하다. 이를 위해 40 ~ 50 μm 두께 부분 시뮬레이션 결과를 보면 열원의 온도가 감소하는 것을 알 수 있고 감소율은  $-0.35^{\circ}\text{C}/\mu\text{m}$  이었다.

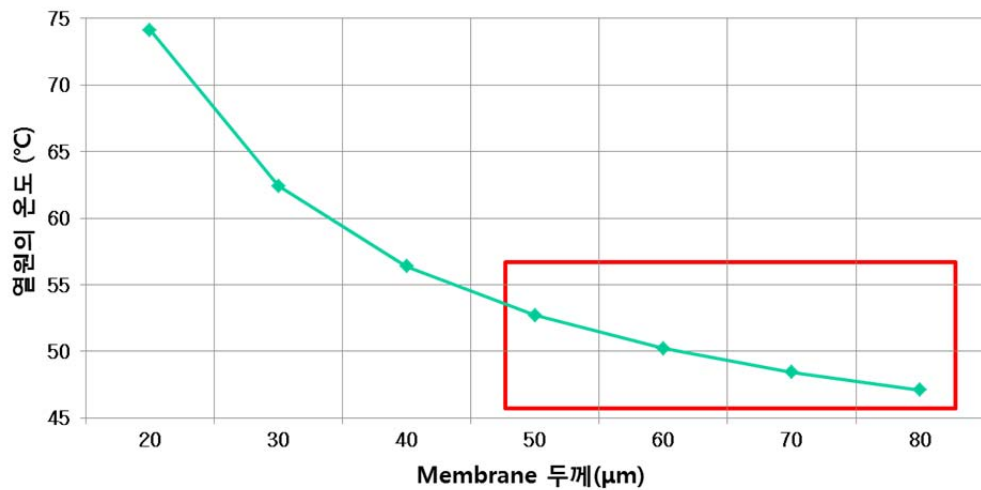


그림 2.3 멤브레인의 두께에 따른 열원의 온도 시뮬레이션

그림 2.4는 그래핀의 열전도도에 따른 열원의 온도를 시뮬레이션 결과이다. 열원은 0.25W이며, 최악의 상황을 고려하여 히터의 line에도 0.025W의 열원을 인가하였다. 두꺼운 그래핀은  $10 \times 10\text{mm}^2$ 의 면적에 두께는  $1 \mu\text{m}$ 로 고정하였다. 문헌에 의하면 그래핀의 열전도도는  $2000\text{W}/\text{mK}$  부터  $5000\text{W}/\text{mK}$ 까지 다양하게 존재하고[19-24] 아직

정확하게 측정된 경우가 없기에 열전도도에 따른 시뮬레이션이 추후 측정 결과를 분석하는데 중요한 데이터로 사용될 수 있다. 그래핀이 없는 측정 소자의 경우 0.25W의 전력에 대하여 최고 온도가 52.7°C이며, 열전도도가 5000W/mK 일 때 최고 6.15°C 온도 감소 효과를 확인할 수 있었다.

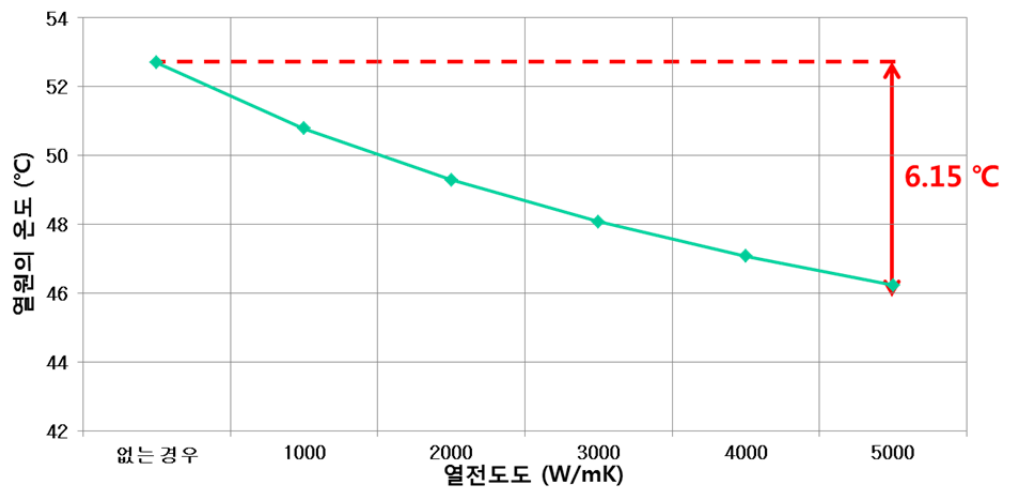


그림 2.4 그래핀의 열전도도에 따른 열원의 온도 시뮬레이션

그림 2.5는 그래핀의 두께에 따른 열원의 온도 감소 효과를 시뮬레이션 한 것으로 실제 측정 시에는 다양한 두께의 그래핀을 전사하여 열분산 성능을 측정할 것이기에 이와 비교 하기 위해 시뮬레이션을 진행하였다. 1  $\mu\text{m}$  부터 5  $\mu\text{m}$ 까지 진행하였으며, 그래핀의 열전도도는 2000W/mK로 정하였다. 그 외 조건은 그림 2.4와 동일하다. 그래핀이 없는 소자의 경우 최고 온도가 52.7°C에서 두꺼운 그래핀의 두께가 5  $\mu\text{m}$

m일 때 8.1도 즉, 44.6℃까지 감소하는 것을 확인할 수 있다. 두께가 두꺼워 질수록 열원의 온도 감소 효과는 커지고 두께가 커질수록 온도 감소 양은 포화상태에 이르는 것을 그래프의 경향을 보면 알 수 있는데 이는 두꺼운 그래핀에 의한 온도 감소 효과가  $ax/(bx+c)$ 의 함수로 되어 있기 때문이며 두께를 무한으로 두껍게 한다 해도 열 분산 측정 소자에서는 약 12℃의 최고 온도 감소 효과를 가져온다. 열 저항 모델링에서 보이듯이 두꺼운 그래핀의 열 저항은 두께에 반비례 한다.

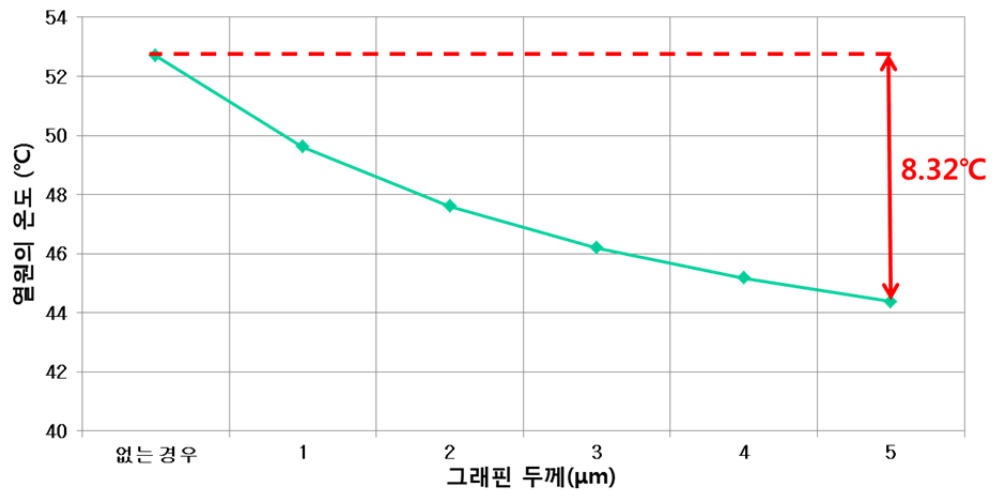


그림 2.5 그래핀 두께에 따른 열원의 온도 감소 효과 시뮬레이션

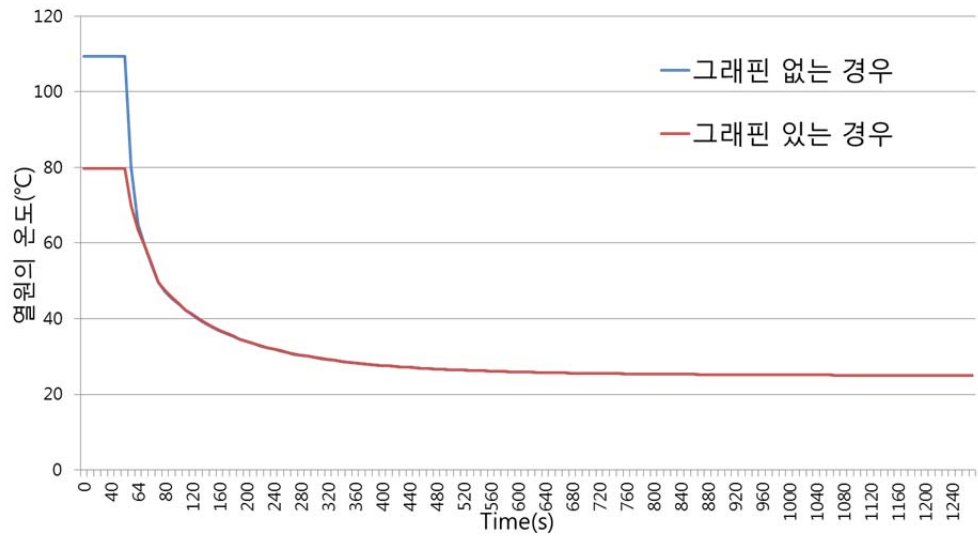


그림 2.6 열 분산 측정 소자의 그래핀 유무에 따른 온도 감소 시간 시뮬레이션

그림 2.6과 같이 시뮬레이션을 통해 두꺼운 그래핀 유무에 따른 온도 감소 상태를 시간에 따라 확인하였다. 과도 상태에서 정상상태로 넘어가는 기준이 되는 settling time은 정상상태의 98%로 정하였으며, 그 결과 두꺼운 그래핀 유무에 따라 정상상태 도달시간은 차이가 없었다.

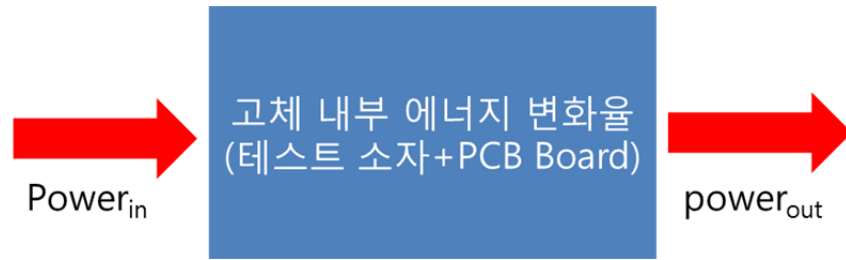


그림 2.7 계의 에너지 보존 법칙 모식도

그림 2.7 과 같이 어떤 한 시스템에 들어가고 나오는 전력 차이는 곧 그 시스템 내부의 에너지 변화율과 같은데 이를 수식으로 확인하면

$$\text{내부 에너지 변화율 } \rho V c \frac{dT}{dt} = \text{Power}_{in} - \text{Power}_{out} \quad (2.10)$$

식 2.10과 같다. 여기서 Power<sub>in</sub>은 히터를 통해 입력되는 Joule 열이 되고 Power<sub>out</sub>은 히터에서 발생한 열이 PCB까지 전도되어 자연대류로 인하여 빠져나가는 열을 의미한다. 만약 정상상태라면 Power<sub>in</sub> - Power<sub>out</sub>은 0이 되면서 시스템의 내부 에너지 변화율 역시 0가 되고 시스템의 온도 변화가 없게 된다. 냉각 과정을 살펴보기 위해 Power<sub>in</sub> 즉 Joule 열은 0으로 두면 순간부터 온도가 떨어지기 시작하는데 자연대류에 의해 열이 빠져나가므로

$$\rho V c \frac{dT}{dt} = -\text{Power}_{out} = -Ah(T-T_i) \text{가 됨을 확인할 수 있다.}$$

여기서 A는 시스템의 면적이 되므로 본 논문의 경우 열 분산 측정 소자

와 PCB board가 된다.  $T$ 는 테스트 소자 또는 PCB board의 온도가 되며  $T_i$ 는 대기 온도이다.

위 식을 이용하여 정상상태 도달 시간을 구한다면 테스트 소자, PCB board, 두꺼운 그래핀 모두 적용해야 한다. 하지만 PCB board의 부피가 테스트 소자 및 두꺼운 그래핀의 부피에 비하여 약 70배 크기 때문에 PCB board의 정상상태 도달 시간이 가장 지배적이며 가장 오래 걸린다. 이를 전기회로 관점으로 보면 RC 회로의 transient response time 혹은 transistor의 기생 capacitor로 인한 지연시간을 구할 때 가장 큰 capacitor가 주요하게 적용하여 transient response time이나 지연시간을 결정하게 되는 것과 마찬가지로 할 수 있다.

### 2.1.2 저항온도계수 측정 test 소자 설계

본 논문에서 사용되는 열 분산 측정 소자는 저항을 이용하여 열원의 온도를 측정한다. 그렇기에 저항을 온도로 환산해주는 중요한 역할을 하는 저항온도계수(Temperature Coefficient of Resistance, TCR) 측정은 꼭 필요한 과정이다. Pt 저항의 TCR은 Adhesion layer 종류, 증착 방법, 증착시 사용 장비, 증착 온도, 어닐링 과정 유무 등에 따라 Pt 저항의 TCR 값이 달라지므로 저항측온기를 이용하여 정확한 온도 측정을 위해선 TCR 체크가 필수로 진행되어야 한다[27,28]. TCR 측정을 위한



Test 소자는 기본적으로 열 분산 측정 소자와 같지만 다른 점 한가지는 그래핀이 전사되지 않았다는 것이다. 4인치 웨이퍼에서 총 4개의 열 분산 측정 소자가 제작 가능한데 그 중에 하나의 소자를 test 소자로 사용하여 TCR 측정을 진행하였다.

## 2.2 공정

### 2.2.1 그래핀 전사

CVD로 성장한 그래핀을 실제 반도체 소자에 적용시키기 위해 많은 전사 방법이 연구되고 개발되고 있다. 가장 간단한 방법은 Wet 전사 방법으로 소수성 특성을 갖는 그래핀을 DI water에 띄어서 반도체 소자 위에 올린 후 건조 공정(보통 Hot plate를 이용)으로 하루 정도 소요하여 물기를 제거하는 방법이다. 이 방법은 가장 간단하지만 원하는 위치에 그래핀을 올리는 것이 힘들고 또한 그래핀과 표면과의 접합력이 굉장히 약하다는 단점이 있다. 따라서 Wet 방법을 대체한 전사 방법들이 여러 가지 있는데 이를 살펴보면 Roll to Roll 방법[29], 폴리머 지지층을 이용한 방법[30], Hot Pressing[31]을 이용한 방법 등이 있다[29-34]. 메탈 촉매를 습식 식각을 진행하면 단층의 그래핀의 경우 다른 기판으로 전사 과정 중에 형태를 온전히 보존하지 못하고 파괴가 될 수 있다.

이를 보완하기 위해 식각 전 폴리머 계열(PMMA, PDMS)의 지지층으로 그래핀을 코팅한다[30]. PMMA는 지지층 두께 컨트롤이 용이하고 원하는 기판으로 전사 후 아세톤에 의해 쉽게 제거가 가능하기 때문에 그래핀 소자제작에 많이 이용되고 있는 상황이다. PDMS는 쉽게 휘어지

고 부드러운 차세대 플렉서블 소자 적용에 가능하며, 단순한 찍어 누르는 방법만으로도 다른 기판에 전사가 가능하기 때문에 쉽게 사용이 가능하다는 장점이 있다. 하지만 두꺼운 그래핀 전사 방법에는 적절치 않다.

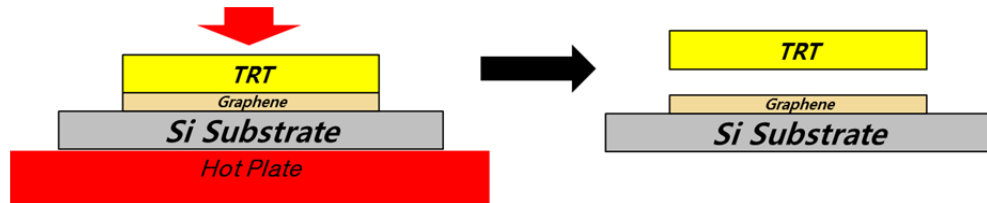


그림 2.8 TRT 및 Hot pressing을 이용한 두꺼운 그래핀 전사 방법

Hot pressing 방법은 TRT를 이용하여 딱딱한 기판에 온도와 압력을 가하여 그래핀을 전사 시킬 수 있는 방법이다[31]. Hot pressing 방법은 원하는 위치에 그래핀을 전사 시킬 수 있으며 또한 열과 압력이 웨이퍼 혹은 반도체 소자 전면에 균등하게 가해지기 때문에 두꺼운 그래핀 전사 수율 측면에서 우수하다. 하지만 Hot pressing 방법을 이용한 전사는 아직까지 mono-layer에서 few-layer 뿐이고 두꺼운 그래핀에 대하여 적용한 연구는 진행된 바 없다.

본 논문에서는 두꺼운 그래핀 전사를 위해 Hot pressing 방법을 이용하였으며 측정 소자에 전사하기에 앞서 500nm 두께의 두꺼운 그래핀을 기준으로 전사 실험을 진행하였다. 두꺼운 그래핀의 크기는 10 x 10mm<sup>2</sup>를 갖는다. 두꺼운 그래핀 전사 방법을 살펴보면 CVD 방법으로

Ni 호일 위에 성장 된 두꺼운 그래핀을 습식 식각을 이용하여 Ni 호일을 제거 한 후 TRT(진성케미칼, "EXP-90HS")를 두꺼운 그래핀에 접착한다. 이 때 두꺼운 그래핀이 손상되는 것을 방지하기 위해 폴리머 지지층을 사용한다. 그리고 전사할 표면을 O<sub>2</sub> 플라즈마 처리(700W, 700sccm, 10분)를 하는데 그 이유는 표면에 남아있을 수분이나 먼지들을 제거하여 두꺼운 그래핀의 접착력을 향상시키기 위해서 이다[31]. 그리고 그림 2.8와 같이 Hot pressing 장비를 이용하여 열 압착한다. 이때 Hot pressing 조건은 크게 시간, 온도, 하중 3가지를 컨트롤 할 수 있는데, 표 2.4와 같이 2 가지를 split하여 전사 실험을 진행 하였다. 표 2.4의 푸른 색이 칠해진 실험 조건들이 그래핀 전사가 성공하였다고 판단되는 조건들이며, 이 조건들을 살펴보면 전사 온도는 최소 130℃ 이상은 되어야 하고 시간은 70s, 하중은 최소 600kg 이상이 되어야만 두꺼운 그래핀이 전사된다는 것을 확인할 수 있다. 6000kg 이상 하중을 가하면 웨이퍼가 파손되었으며, 10 x 10mm<sup>2</sup> 시편으로 실험 시 1000kg 하중에서 파손되었다.

표 2.4 TRT 및 Hot Pressing을 이용한 전사 방법 실험 조건

실험 번호	시간 (sec)	온도(℃)	하중	결과
#1	60	130	300~600	실패
#2	60	130	700~1100	부분적 성공
#3	60	130	3100~4100	부분적 성공
#4	90	130	600~1000	70%
#5	70	130	500(10s), 600(40s)~1100	90%
#6	50	130	600(20s)~1000	30%
#7	70	130	500(10s), 600(40s)~1100	실패(TRT 불량)
#8	70	130	500(10s), 600(40s)~1100	실패(TRT 불량)
#9	70	130	500(10s), 600(40s)~1100	실패(웨이퍼 파손)
#10	70	130	500(10s), 600(40s)~1100	95%
#11	70	130	500(10s), 600(40s)~1100	100%
#12	70	130	500(10s), 600(40s~50s), 700~1100(5s)	80%
#13	70	130	500(10s), 600(40s~50s), 700~1100(5s)	100%
#14	70	130	500(10s), 600(40s~50s), 700~1100(5s)	100%
#15	70	130	6000~6400	100%
#16	70	130	6000~6400	실패(웨이퍼 파손)
#17	70	130	900~1000	실패(시편 파손)
#18	80	130	2900~1200 (5s 간격으로 100단위 감소)	상,중,하/80%,90%,3%
#19	90	130	2700~3300(10s), 3300~3500	상,중,하 /95%,40%,40%
#20	100	130	3600(5s), 3700(10s), 3800~3900(85s)	상,중,하 /100%,80%,100%
#21	120	130	4200~4400	상,중,하 /100%,100%,100%

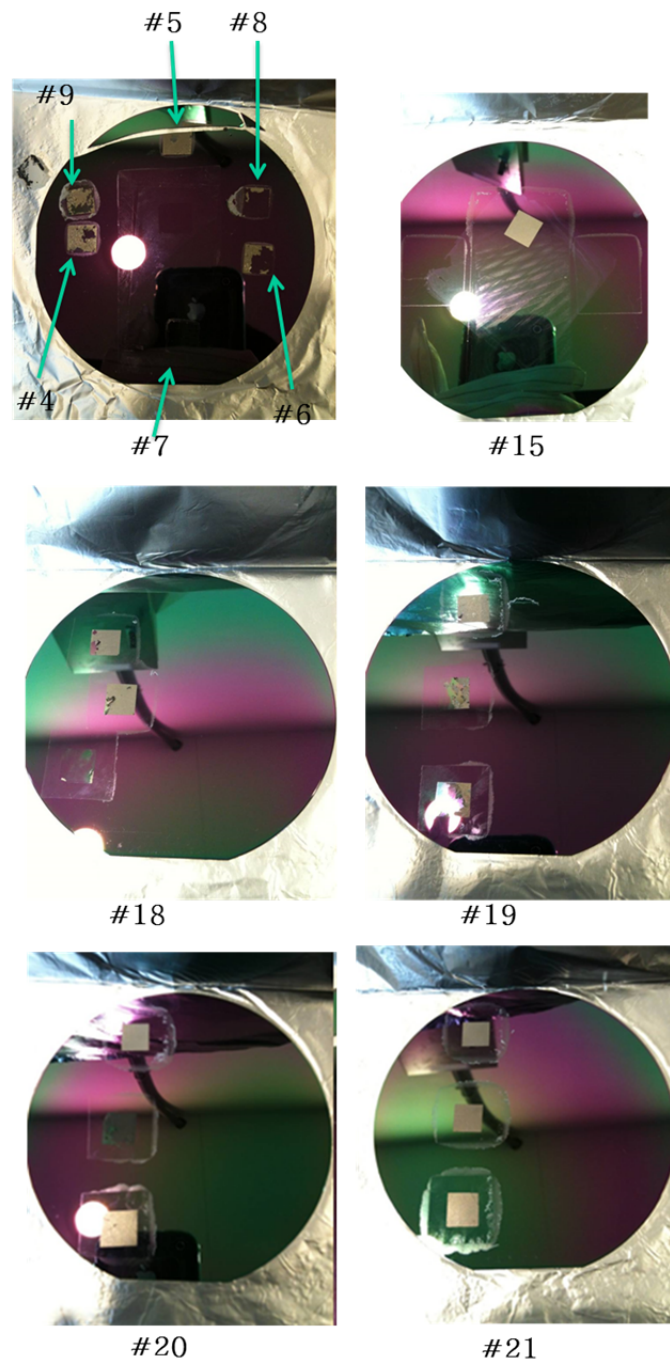


그림 2.9 TRT 및 Hot pressing을 이용한 두꺼운 그래핀 전사 결과

그림 2.9는 500nm 두께의 두꺼운 그래핀을 Hot pressing 방법으로 전사 한 후 이미지 이다.

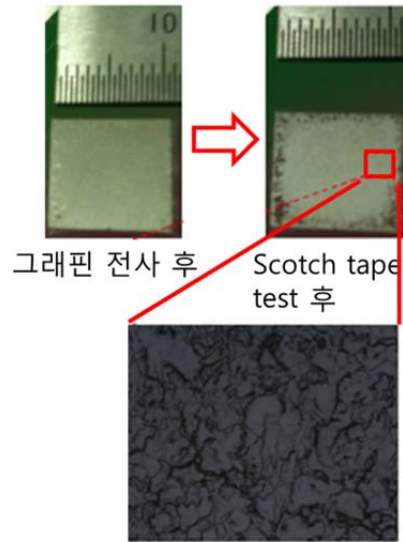


그림 2.10 Scotch Tape Test

Hot pressing 방법으로 전사된 500nm 두꺼운 그래핀을 전사 후 Scotch tape peeling법 실험 결과 그림 2.10과 같이 edge 부분만 뜯겨 나가는 것을 확인하였다. 또한 후에 두꺼운 그래핀 식각 공정 진행 시 노광 공정을 진행하게 되는데 이때 두꺼운 그래핀이 조각으로 떨어져 나가거나 얇은 층으로 갈라지는 delamination 현상이 일어나지 않았기에 접합력도 우수하다는 것을 확인할 수 있다. 전사 된 두꺼운 그래핀을 Raman 분석을 진행하였고 그 결과가 그림 2.11이다. Hot pressing 전사 후 그래핀의 특징인 G peak( $1570\text{cm}^{-1}$ )와 2D peak( $2670\text{cm}^{-1}$ )

가 뜨는 것을 확인하였고, defect나 crack 여부 등을 확인할 수 있는 D peak( $1370\text{cm}^{-1}$ )이 거의 뜨지 않는 것을 통해 전사 후 두꺼운 그래핀이 손상이나 오염되지 않았음을 확인할 수 있다.

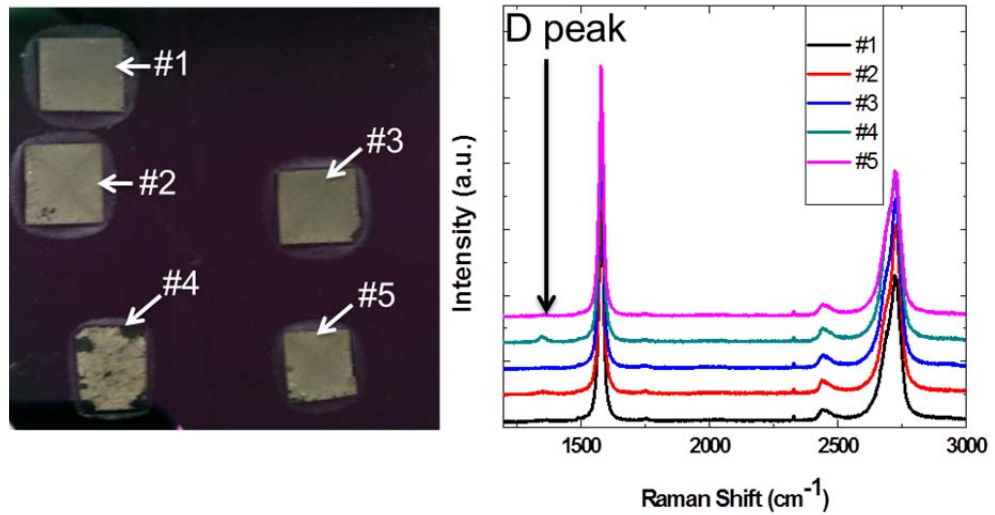


그림 2.11 그래핀 전사 후 Raman 분석 결과

### 2.2.2 그래핀 패턴형성

두꺼운 그래핀을 열분산기로 사용하기 위해선 칩의 열을 확산해줌과 동시에 칩의 전기적 신호를 방해하면 안 된다. 보통 단층 구조의 칩 패키지 특히 많이 상용화되어 사용되고 있는 Flip Chip 패키지나 혹은 또는 삼차원 적층구조에서 TSV가 사용되고 이와 함께 칩과 칩 사이에 bump가 사용되는데 이는 전기적 신호를 연결해주는 중요한 부위로서 이 부분에 두꺼운 그래핀이 전사되어 칩의 전기적 신호를 방해해서는 안



된다. 따라서 두꺼운 그래핀 전사 후 그래핀 패터닝 공정이 필수로 진행되어야 하고 본 논문에서는 건식 식각 방법을 통해 두꺼운 그래핀 패터닝 연구를 진행하였다. 두꺼운 그래핀의 최소 선폭(CD)은  $20\mu\text{m}$  기준으로 수행되었다. 논문들을 조사한 결과 3차원 적층구조 칩에서 직경  $20\mu\text{m}$ , 간격  $20\mu\text{m}$ 로 Bump가 형성되고 있기 때문에 최소 선폭(CD)  $20\mu\text{m}$ 를 그래핀 패터닝의 최소선폭으로 정하였다. 그래핀 패터닝 형성 연구는 Hot pressing을 이용하여 전사된 두께 500nm의 두꺼운 그래핀을 활용하였다. 표 2.6는 그래핀 패터닝형성 실험을 위해 사용된 장비들로, 모두 서울대학교 반도체공동연구소에 있다.

표 2.5 패터닝형성에 사용된 장비

사용된 재료 및 장비	제조회사	모델명	장비특성
감광막	-	AZ5214 AZ4620	AZ5214 - negative PR AZ4620 - positive PR
Aligner	Karl-suss	MA-6	Wavelength 365nm 단색광
RIE etcher	Oxford Instrument	RIE 80 Plus	최대 200(W), O <sub>2</sub> Gas flow : 100(sccm) 가능

패터닝 형성 실험을 위해 O<sub>2</sub> gas의 양, Chamber의 기압, 식각 시간을 변수로 하여 실험을 진행하였다. 그림 2.12와 같이 CD  $20\mu\text{m}$ 의

Line&Space와 Array를 패턴형성 실험에 사용되었다.

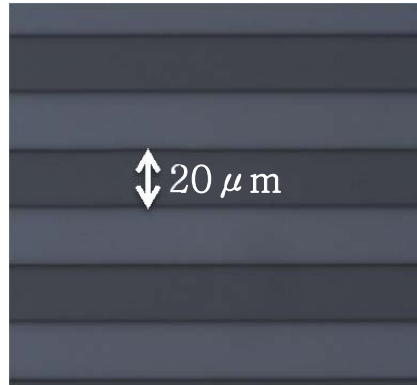


그림 2.12 그래핀 패턴 형성 연구에 사용된 패턴

그래핀 패턴 형성을 위해 아래 그림과 같이 최소 선폭  $20\mu\text{m}$ 를 갖는 마스크를 이용하여 노광 공정을 진행하였다. 이 때 사용된 마스크는 PR(AZ5214, AZ4620)을 사용하였다. AZ5214는 그래핀 전사 후 코팅하였을 경우 너무 얇아서( $1.2\mu\text{m}$ ) 표면 거칠기나 균일도에 문제가 있는 그래핀 시편 위에서 제대로 노광을 진행 할 수 없었다. 그래서 AZ5214보다 두꺼운 AZ4620을 사용하였으며, PR과 그래핀의 식각 선택비를 고려하여 Double coating(AZ4620의 두께  $20\mu\text{m}$ ) 방법을 이용하여 노광을 진행하였다.

그림 2.13은 PR을 이용하여 노광 공정을 진행 후 이미지 이다.

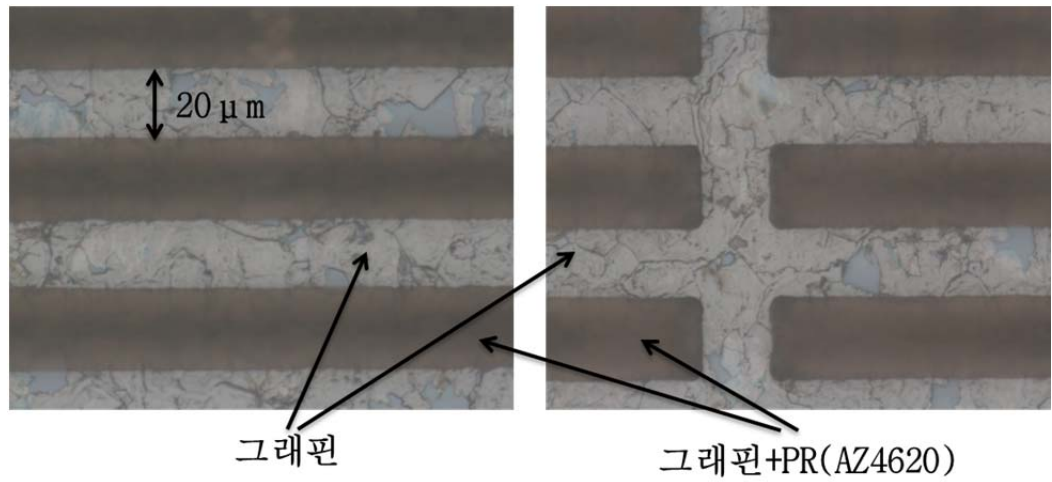


그림 2.13 전사된 두꺼운 그래핀 위에 PR 코팅한 결과

노광 공정 후 Power, Gas, 압력 등을 변수로 하여 그래핀 패턴 형성 실험을 진행하였으며, 실험 조건은 표 2.7에 정리하였다.

표 2.6 그래핀 식각 조건

Power (W)	O <sub>2</sub> (sccm)	Ar (sccm)	Chamber 기압(Torr)	식각 시간 (min)	PR
150	10	-	0.01	30	AZ5214
150	30	-	0.03	20	AZ5214
150	50	50	0.1	20	AZ5214
150	50	50	0.1	20	AZ5214
150	50	30	0.08	20	AZ5214
150	60	30	0.08	15	AZ4620
150	70	30	0.08	20	AZ4620
150	70	30	0.07	20	AZ4620
150	70	30	0.055	20	AZ4620
200	70	30	0.055	20	AZ4620

위 식각 조건들로 그래핀 패턴 형성 실험을 진행하였으며, 그래핀 패턴 형성은 가능하지만 그림 2.14와 같이 식각 면에 검은 색의 무엇인 가가 남아있었다. 이를 라만 분석 결과가 그림 2.14의 오른쪽 그래프이다. P1과 P2는 검은 부분을 라만 분석한 것이고 P4는 처음부터 그래핀이 전사되지 않은 영역이고 P3은 그래핀이 있다가 식각 된 점이다. 라만 분석 결과를 보면 P1과 P2는 탄소의 특성을 알 수 있는 G peak, 2D peak을 볼 수 있으며 다만 D peak이 크고 전체적으로 기울기가 있다는 점이 비 정질 카본(amorphous carbon)이라 여겨진다. 이러한 비 정질

카본은 식각율 20nm/min 정도로 굉장히 낮았다. 이러한 비 정질 카본이 생기는 가장 큰 이유는 두꺼운 그래핀이 O<sub>2</sub> 및 Ar 플라즈마를 맞으면서 탄소와 탄소 본당이 깨지면서 비 정질 카본이 생성되기 때문이다. 또한 두꺼운 그래핀 표면의 균일도가 이러한 비 정질 카본이 생성되는 이유가 되는데 그래핀 표면의 균일도는 크게 그래핀 성장과 그래핀 전사 과정 두 가지 요인이 있다. 그래핀 성장과정에서 메탈 substrate가 휘어져 있거나 접혀있다면 그래핀 역시 메탈 substrate와 같이 휘어져 있거나 접혀있다. 이처럼 metal substrate의 문제가 하나의 원인이 될 수 있다. 또한 그래핀 성장 과정 중 약 1000℃에서 상온으로 냉각하는 과정이 있는데 이 과정에서 음의 열팽창계수를 갖는 그래핀이 팽창하면서 올라간다. 그리고 그래핀 전사 과정에서 스크래치나 홀 등 그래핀 손실이 있다. 이러한 이유로 인하여 비 정질 카본이 생성되어 그림 2.14와 같이 그래핀 식각 후에도 검은 선이나 검은 알갱이 같은 것이 보였다. P3과 P4는 라만 분석 결과가 비슷한 점으로 보아 그래핀이 식각 된 것을 알 수 있다.

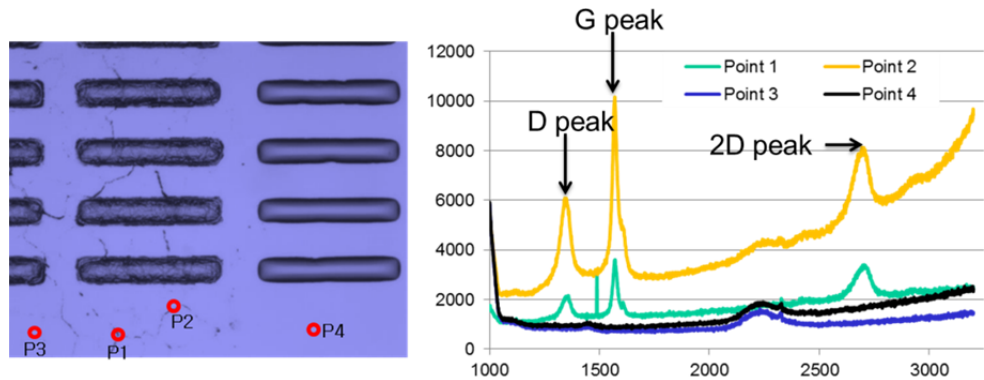


그림 2.14 그래핀 식각 후 (a) 현미경 이미지, (b) 라만분석

그림 2.14의 문제를 해결하기 위해 Gas 양, Power 등 식각 조건을 변경하였으며, 그 결과 표 2.6의 색칠 된 부분의 식각 조건을 찾게 되었다. 그림 2.15는 그래핀 패턴 형성을 성공한 이미지이다. 보는 바와 같이 그래핀 식각 면이 모두 식각 되었으며 검은 줄이나 알갱이가 없는 것을 확인할 수 있다. 하지만 over-etch로 인하여 모서리 부분이 둥글게 깎인 것을 확인할 수 있었다. Power 150W, O<sub>2</sub> 70sccm, Ar 30sccm, 0.055 Torr에서 그래핀의 식각율은 120nm/min 이며 두꺼운 그래핀 : 감광막 선택비는 10:3이다.

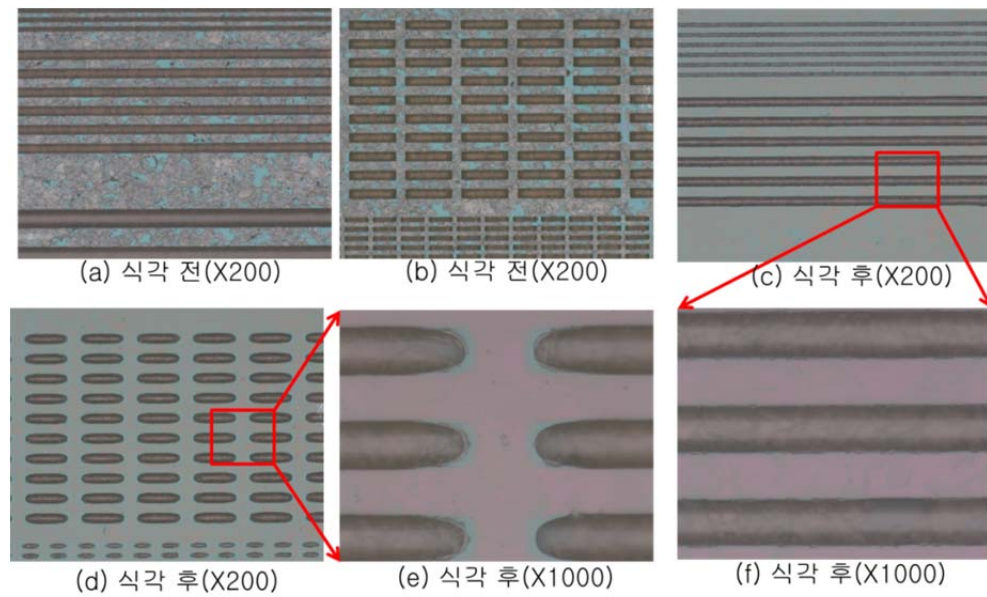


그림 2.15 그래핀 패턴 형성 현미경 이미지

## 2.2.3 열 분산 특성 측정 소자 Fabrication

### 2.2.3.1 열 분산 특성 측정 소자 Fabrication

4인치 p타입 (111)웨이퍼를 사용하였으며, 한 장의 웨이퍼에 총 4개의 열 분산 측정 소자가 제작된다. 한 번의 제작을 진행할 때 총 5장의 웨이퍼를 투입하였으며, 총 2번의 제작을 진행하였다. 열 분산 특성 측정 소자는 서울대학교 반도체 공동장비연구소와 KIST의 Micro/Nano Fabrication Center를 이용하여 제작되었고, 2장의 마스크를 이용하였으며 3번의 노광 공정을 진행하였다. 표 2.8은 열 분산 특성 측정

소자 제작에 사용된 장비를 정리한 표이다.

표 2.7 열 분산 특성 측정 소자 제작에 사용된 장비

사용된 재료 및 장비	모델 명(제조회사)	장비특성
감광막	AZ5214 AZ4620	AZ5214-Negative PR AZ4620-Positive PR
Aligner	MA-6(Karl-suss)	Wavelength 365nm 단색광
RIE etcher	RIE 80 Plus (Oxford Instrument)	Si, SiO <sub>2</sub> , Si <sub>3</sub> N <sub>4</sub> , 금속 식각 가능
PECVD	310PC(STS)	SiO <sub>2</sub> , Low stress Si <sub>3</sub> N <sub>4</sub> 박막 증착 가능
Deep Si etcher	Versaline(PLASMA -THERM)	5 μm부터 관통까지 Si 식각 가능
Metal Sputter (서울대/KIST)	MHS-1500(무한진 공)/SME- 200E(ULVAC)	Cr, Mo, Ti, Cu, Al, W, Ni, Pt 증착 가능



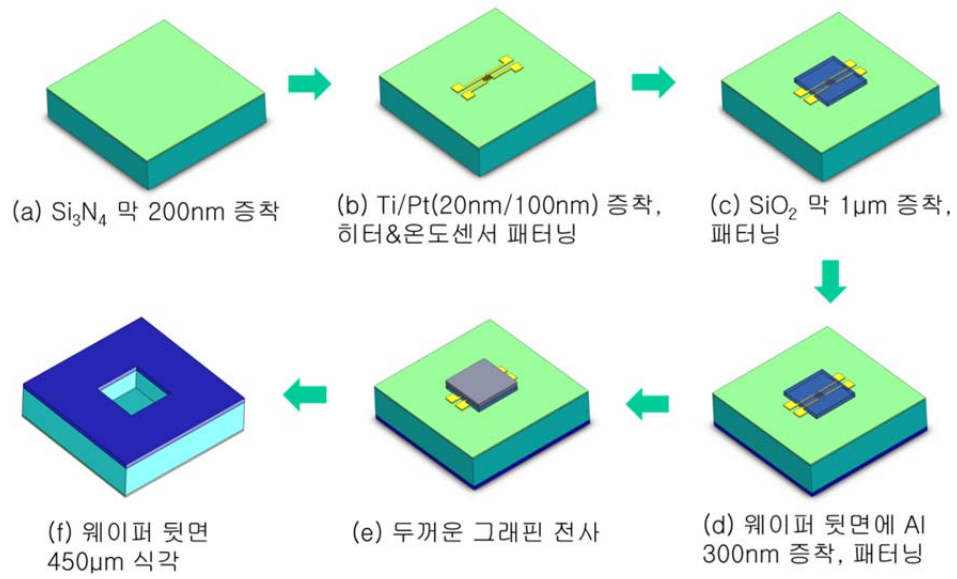


그림 2.16 그래핀 열 분산 특성 측정 소자 공정 흐름도

그림 2.16의 공정흐름도를 살펴보면 (a)양면 폴리싱 된 4인치 p 타입 실리콘 웨이퍼에 PECVD  $\text{Si}_3\text{N}_4$  막을 200nm 증착한다.  $\text{Si}_3\text{N}_4$  막은 히터&센서와 실리콘 사이의 전기적 절연을 위해 사용되었다. 다음 (b)Ti/Pt Lift off 공정을 위해 Negative 감광막인 AZ5214를 사용하여 노광 공정을 진행하고 Ti/Pt를 각각 20nm/100nm으로 스퍼터링으로 증착한다. 여기서 Ti는 Pt 증착을 위하여 adhesion layer로 사용되었다. 측정을 위한 전선이나 혹은 silver paste 등의 외부저항을 무시할 만큼 큰 저항을 갖는 것이 중요하기 때문에 전기적 저항을 크게 하기 위해 두께 100nm로 증착하였다. Ti/Pt를 증착 후 Lift off 공정을 진행하여 히터&온도센서를 패터닝하였다. (c) PECVD  $\text{SiO}_2$  막을 1 $\mu\text{m}$  증착한다.

SiO<sub>2</sub> 막은 두꺼운 그래핀과 히터, 온도센서와 전기적 절연을 위하여 증착한다. 증착 후 SiO<sub>2</sub> 패터닝 한다. 다음으로 (d)실리콘 웨이퍼의 뒷면에 Aluminum을 300nm 증착하는데 그 이유는 멤브레인 구조를 만들기 위하여 실리콘 웨이퍼 뒷 면을 건식식각할 때 마스크 역할을 하기 위해서이다. PR이나 SiO<sub>2</sub> 막을 마스크로 사용 가능하지만 450um 식각을 해야 하고 10x10mm<sup>2</sup>의 넓은 면적을 식각해야 하기 때문에 실리콘 건식식각 시 식각되지 않는 Al 마스크를 사용한다. Al 증착 후 패터닝 한다. (e) 두꺼운 그래핀을 열 분산 특성 측정 소자 중앙 즉 히터&온도센서/SiO<sub>2</sub> 막 위에 Hot pressing 및 TRT를 이용하여 전사 한다. 두꺼운 그래핀 전사를 최대한 늦게 하는 이유는 공정을 진행하는 과정에서 두꺼운 그래핀의 손상을 최소화 하기 위해서 이다. 마지막으로 (f)뒷 면의 실리콘을 건식 식각 방법을 이용하여 450 μm 식각하여 멤브레인 구조를 완성한다. 멤브레인 구조를 만들고 두꺼운 그래핀 전사를 하게 되면 압력 때문에 50 μm 멤브레인이 깨질 수 있기 때문에 두꺼운 그래핀을 전사 후 실리콘 건식 식각을 한다.

반도체 공정을 끝낸 후 wiring을 위하여 Pt pad(2mm x 2mm)에 Silver Paste(ELCOAT, P-100)를 이용하여 wiring을 한다. Pt의 경우 납땀이 힘들기 때문에 그 대안으로 Silver paste를 사용하였다. wire와 Pt pad가 전기적으로 잘 연결 될 수 있도록 Silver paste를 도포해주고 80℃ Hot plate에서 1시간 동안 경화시킨다.

표 2.8 제작이 완성된 측정 소자


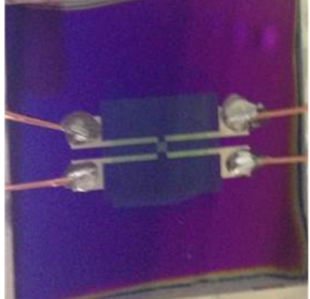
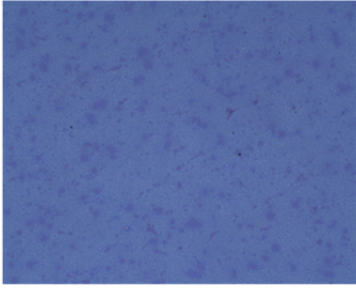
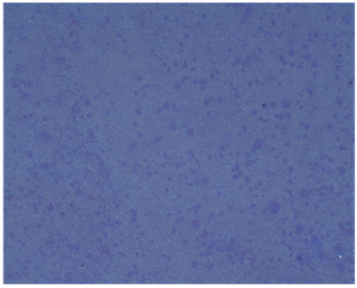
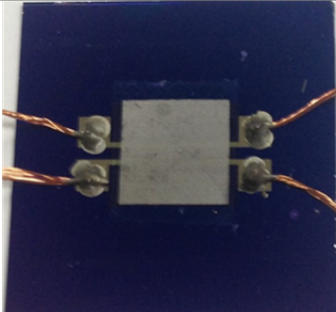
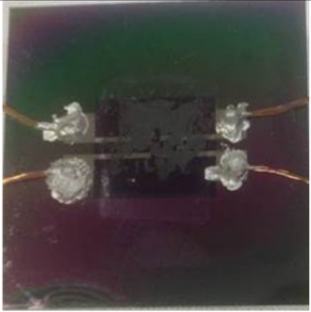
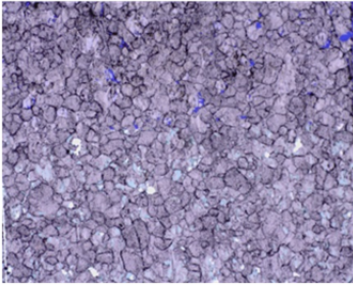
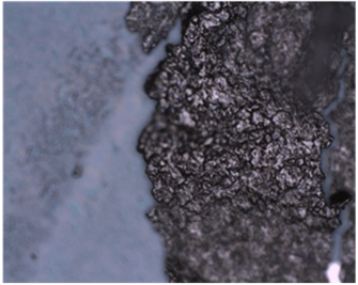
그래핀 두께	45.83nm	52.05nm
제작된 소자의 모습		
그래핀 전사 현미경 이미지 (200배)		
그래핀 두께	511.57nm	5.23μm
제작된 소자의 모습		
그래핀 전사 현미경 이미지 (200배)		

표 2.8은 반도체공정 후 Silver paste를 이용하여 wiring이 까지 완료된 열 분산 특성 측정 소자이다. 50nm의 두꺼운 그래핀은 전사 후 AFM을 이용하여 두께를 측정한 결과 45.83nm와 52.05nm가 나왔으며 500nm, 5  $\mu$ m의 두꺼운 그래핀은 Alpha step을 이용하여 두께를 측정하였고 각각 511.57nm, 5.23  $\mu$ m 이다. 전사된 두꺼운 그래핀 이미지를 보면 50nm의 투명한 두꺼운 그래핀이 두꺼워 질수록 은색에서 검은색으로 변해가는 것을 확인할 수 있다. 50nm 두꺼운 그래핀의 경우 전사되는 과정 중 TRT를 제거하는 과정에서 TRT와 함께 그래핀이 뜯겨 나가 여러 곳에 구멍이 발생하였다. 500nm의 두꺼운 그래핀은 전사가 잘 되었지만 5  $\mu$ m의 두꺼운 그래핀 같은 경우 전사가 약 50% 정도만 되었다. 이는 전사되는 표면의 거칠기와 두꺼운 그래핀의 특성으로 인한 것으로 파악된다. 그래핀과 Si 혹은 SiO<sub>2</sub> 막과의 접합력은 약한 Van Der Waals의 힘이다. 그렇기 때문에 접착되는 면이 최대한 넓을수록 좋은데 Mono-layer나 두께가 얇은 경우 접착 면이 거칠어도 충분히 거친 면을 따라 접착이 가능하지만 그래핀의 두께가 두꺼워 질수록 휘어지는 특성이 작고 stiff한 특성 때문에 접착 면의 거칠기가 상당히 중요해 진다[35-37]. 이러한 이유로 두꺼운 그래핀을 전사할 경우 더 접착 면의 거칠기가 중요하고 또한 전사 진행 중에 높은 압력이 요구 된다.

### 2.2.3.2 TCR 측정을 위한 Test 소자 Fabrication

TCR(Temperature Coefficient of Resistance) 측정을 위한 test 소자는 그림 2.16에서 두꺼운 그래핀 전사 부분을 제외하고 다를 바 없다. TCR 측정을 위한 test 소자는 실제 열 분산 측정 소자와 최대한 같아야 하기 때문에 하나의 웨이퍼에서 나오는 소자 4개 중 1개의 열 분산 측정 소자를 test 소자로 사용하였으며, 두꺼운 그래핀은 전사하지 않았다. 그림 2.17은 TCR 측정을 위해 제작된 test 소자이며 Pt 히터와 그 외곽을 둘러싸고 있는 Pt 온도 센서 나타낸 것이다.

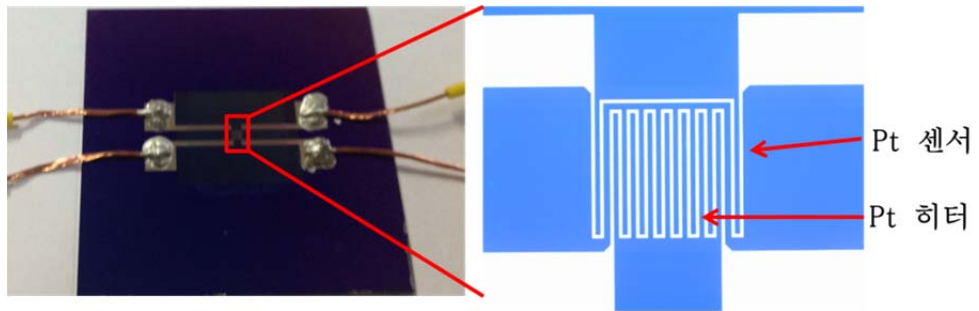


그림 2.17 제작된 test 소자의 Pt 히터와 센서

## 제 3장 측정 및 분석

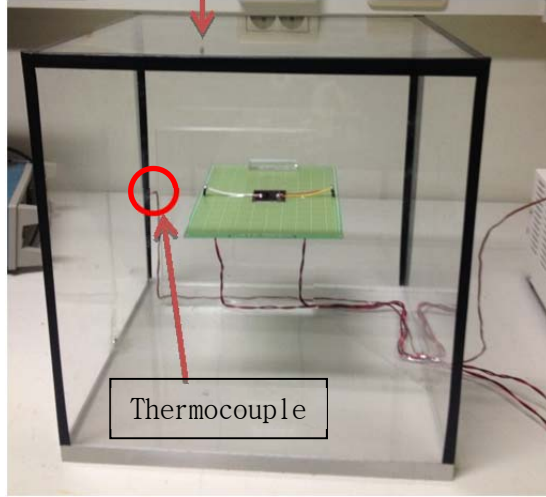
### 3.1 열 분산 특성 측정을 위한 set up

그림 3.1과 3.2는 그래핀 열 분산 측정을 위해 준비된 측정 set up이다. JEDEC(Joint Electron Devices Engineering Council) Standard에 근거하여 set up 되었으며, 특히 JEDEC-52의 단일 반도체 디바이스의 열적 측정 및 패키지에 대한 내용을 참고하였으며, JEDEC51-2A Standard에 근거하여 Natural convection 환경을 조성하였다.[38,39]

챔버의 크기는  $305 \times 305 \times 305 \text{ mm}^3$ 이며, 두께 3mm의 아크릴로 제작되었다. 챔버는 외부 열 에너지 혹은 외부 대류(실험실 Fan, 움직이는 사람에 의한 바람)에 의한 영향을 최소화 할 수 있으며, 챔버 내에는 PCB Board를 지탱하는 서포터, 챔버 중앙에 위치한 PCB Board( $125 \times 187 \times 1.6 \text{ mm}^3$ ), 그리고 PCB board 중앙에 위치하는 열 분산 측정 소자, 측정 중 대기 온도를 측정하는 thermocouple이 들어 있다. JEDEC standard에 따르면 thermocouple은 챔버 벽으로부터 25mm 떨어져 있는 곳에 위치하고 측정 과정에서 계속하여 대기 온도를 측정하며, 대기 온도의 변화 량이  $0.3^\circ\text{C}$  이내로 변화해야 한다. 그렇지 않다면 챔버의 크기를 더 크게 키워야 한다. 본 논문에서는 측정이 진행되는 동안  $0.3^\circ\text{C}$  이내로 변화하는 것을 확인하였으며,  $305 \times 305 \times 305 \text{ mm}^3$ 의 챔버를 그

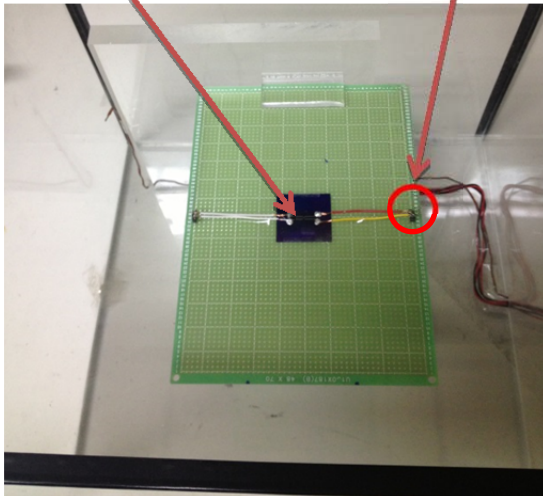
대로 사용하였다. 그림 3.2와 같이 센서의 저항 측정 및 히터 전력 공급은 챔버 외부에서 할 수 있도록 외부로 wire 연결을 하였다. PCB board와 연결해줄 소켓을 wire 끝 부분에 연결하였다. 위와 같이 샘플에 소켓을 연결하여 저항을 측정한 이유는 센서의 저항을 여러 번 측정하는데 그때마다 멀티미터의 Probe와의 컨택 저항에 따른 센서의 저항 변화를 최소화 하고, 챔버 외부에서 센서의 저항을 정확하게 측정하기 하기 위해서 이다. Wire 길이는 50mm이다.

Natural Convection 환경에서 측정을 위해 JEDEC51-2A 에 근거하여 제작된 챔버

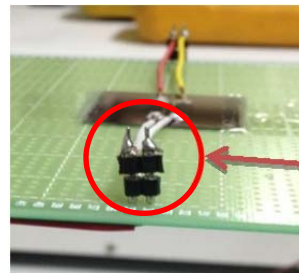


PCB board 중앙에 위치한 샘플

샘플과 PCB board 의 소켓 연결



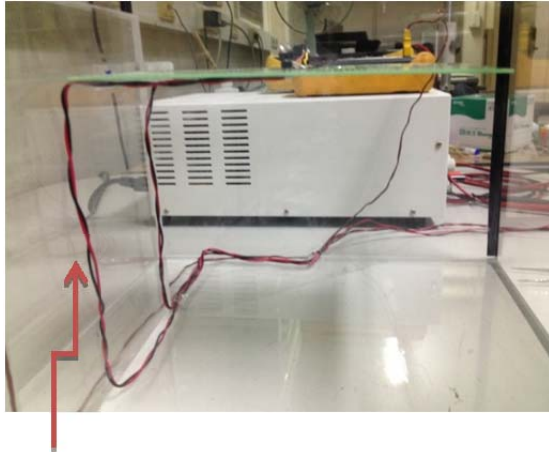
PCB 보드에는 소켓(암놈)을 납땜



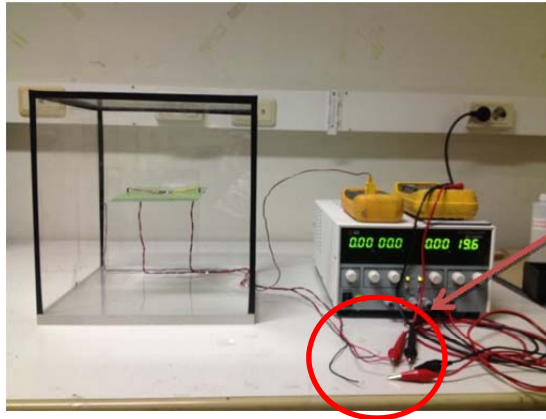
샘플에 소켓(수놈)을 납땜하여 PCB 에 꼽는다

그림 3.1 측정 set up-1





전력 공급, 센서의 저항 측정을 위한 wire 연결



히터 전력 공급 및 센서 저항 측정

그림 3.2 측정 set up-2

### 3.2 열 분산 특성 측정을 위한 TCR 측정

두꺼운 그래핀의 열 분산 측정의 기본 원리는 Pt 히터에 전력을 인가

하고 온도 센서를 이용하여 Pt 히터 부분의 온도를 측정하는 것이다. Pt 히터는 테스트 소자 정 중앙에  $1 \times 1\text{mm}^2$ 의 면적을 차지하며 Joule 열로 소자의 온도를 올린다. 또한 두꺼운 그래핀의 열 확산 성능을 검증하기 위해 사용된 온도 센서는 저항을 이용한 저항측온기이다. 금속 성분의 저항은 온도가 올라감에 따라 저항 성분이 커지는 데 그 이유는 온도가 올라감에 따라 전자나 금속 원자의 진동이 커지고 그에 따라 전자의 평균이동거리가 짧아지기 때문이다. 이러한 온도에 따른 저항 성분의 변화를 이용하여 역으로 온도를 측정하는 방법이다. 저항측온기에 사용되는 금속은 Pt, W, Al, Au 등 다양하지만 온도 대비 저항 상승률의 선형성이 우수하고 산화도가 다른 금속보다 작아 상대적으로 높은 온도까지 선형성을 유지하며 온도 측정이 가능하다[40-42]. 이러한 이유로 Pt 저항측온기가 가장 많이 상용화 되어 사용되고 있으며 본 논문에서도 Pt 저항측온기를 온도 센서로 사용한다.

$$\Delta\text{Temperature} = \Delta R / (\text{TCR} \times R_0) \quad (3.1)$$

식 3.1을 이용하여 온도 센서의 저항을 온도로 변환할 수 있는데  $\Delta R$ 은 히터에 Power 인가 후 온도 센서의 저항 변화량을 의미하고  $R_0$ 는 Power 인가 전 온도 센서 저항 초기값을 의미한다. TCR(Temperature Coefficient of Resistance)은 Pt 저항의 온도 변화에 따른 저항의 변화

율을 의미한다.

본 논문에서도 측정 전에 test 소자를 통해 TCR 측정을 진행하였으며, 미니 오븐을 이용하여 온도를 60℃까지 가열 후 천천히 식히는 과정을 통해 test 소자 온도 센서의 저항 변화를 측정하였다. 총 2번의 소자 제작을 하였기에 2개의 test 소자를 이용하여 TCR을 측정하였다. 그림 3.2는 test 소자의 TCR 측정 결과이다. 60℃에서 25℃까지 미니 오븐의 온도를 내리며 확인하였고, 센서의 저항이 온도에 따라 선형성을 유지하며 첫 번째 제작 소자는  $dR/dT = 1.1 (\Omega/^\circ\text{C})$ , 두 번째 제작 소자는  $dR/dT = 1.2(\Omega/^\circ\text{C})$ 의 기울기를 확인하였다.

$$\text{TCR} = dR/dT \times 1/R_0 \quad (3.2)$$

Test 소자의 저항 변화를 측정 한 후 식 3.2를 통해 test 소자의 TCR을 구하였으며, 각각  $0.00178 \text{ }^\circ\text{C}^{-1}$ ,  $0.00175 \text{ }^\circ\text{C}^{-1}$  임을 확인할 수 있었다.

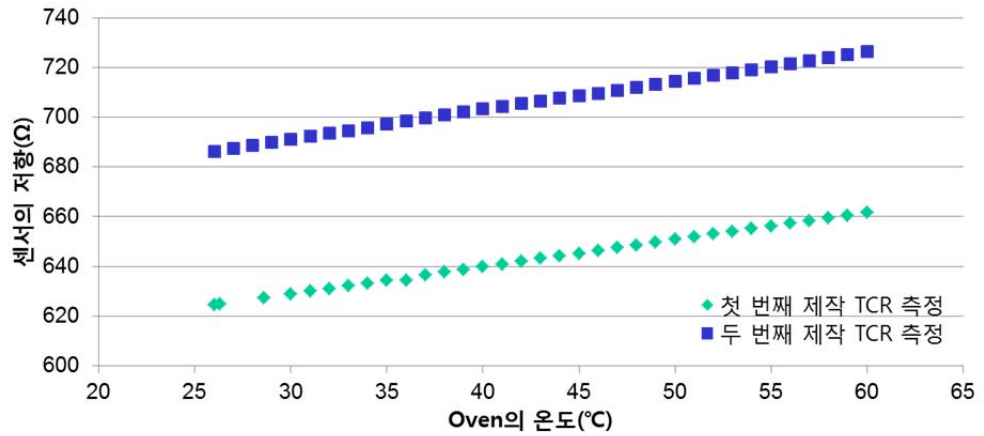


그림 3.3 Test 소자의 TCR 측정 결과

### 3.3 두꺼운 그래핀의 열 분산 특성 측정 및 분석

측정은 먼저 15 분간 안정화 시간을 통해 온도 센서의 초기저항이 정상상태임을 확인하고 그 후에 히터에 0.25(W)의 전력을 공급해 주었다. 히터에 전력 공급 후 센서의 저항 변화를 확인해 본 결과 10 ~ 15 분 사이에 센서의 저항 변화가 1% 미만임을 확인하였고 이는 곧 정상상태라고 하여도 무방하다. 그 결과를 토대로 센서의 최종 저항은 히터 전력 공급 후 15 분 때의 온도 센서 저항 값을 측정하였다. 온도 센서 저항을 측정 한 후 3.2 절의 식 (3.1)을 이용하여 Power 인가 후 상승한 온도  $\Delta T$  를 구한다. 이를 두꺼운 그래핀이 전사되지 않은 기준 소자와 두꺼운 그래핀이 전사 된 측정 소자를 비교하여 두꺼운 그래핀의 열 분산 성능을 측정하였다.

먼저 측정 결과에 영향을 미칠 수 있는 여러 요인들을 고려해보면 서로 다른 두께의 멤브레인이 있다. 이는 공정 과정에서 생기는 문제이며 이를 해결하기 위해 각 두께의 그래핀마다 각각의 기준 소자(그래핀이 전사되지 않은 측정 소자)을 가지고 있으며, 각각의 기준 소자와의 온도 차이를 통해 열원의 온도 감소 효과를 확인하였다. 이렇게 각 그래핀 별로 기준 소자를 따로 두어서 멤브레인의 두께 차에 의한 영향을 최소화하였고, 추가로 시뮬레이션을 통해 멤브레인 두께에 따른 열원의 온도 효과를 이용하여 측정결과를 보정하였다.

또한 대기온도의 변화가 있다. 표를 보면 초기저항  $R_0$  값이 오차 범위가 최고  $1.3\Omega$  이상 범위가 차이하는데 이 이유는 소자를 여러 번 측정하면서 그때마다 대기온도가 조금씩 달랐기 때문이다.  $0.1^\circ\text{C}$ 당 약  $0.1\Omega$ 이 변화하는 온도 센서이기에 측정 때마다 다른 대기온도는 초기 저항 값에 영향을 준다. 이를 최소화 하기 위해 항상 같은 시간대(유동 인구가 적은 새벽)를 이용하여 측정을 진행하였다.

소켓을 포함한 wire 저항 및 Silver paste에 의한 접촉 저항은 온도 센서의 저항이 온도 센서의 저항이  $600\Omega$  이상이 되므로 그 영향력은  $0.1\%$ 미만으로 무시할 수 있는 수준이다. 또한 히터의 저항은  $1500\Omega$  이상으로 wire 및 소켓에서의 Power loss는  $0.03\%$ 정도이며, 이는 무시할 수 있는 수준으로 모든 power가 loss없이 히터로 전달되었다고 생각할 수 있다. 즉 우리가 멀티미터로 입력하여준 power가 loss 없이

열 분산 특성 측정 소자의 열원으로 모두 전달되었다고 생각할 수 있다.

지금까지 측정에 영향을 미칠 수 있는 요인들을 알아보고 분석하였으며, 이들을 고려한 두꺼운 그래핀에 의한 열원의 온도 감소 효과를 표 3.1에 정리하였다. 그래핀의 두께가 50nm-1.0°C, 500nm-1.5°C, 5µm-9.06°C 열원의 온도 감소 효과를 확인할 수 있었다. 표 3.1에서 기준 소자는 그래핀이 전사되지 않은 측정 소자이다. 그림 3.4는 측정 결과와 시뮬레이션 결과를 매칭한 결과이다.

표 3.1 그래핀의 열 분산 측정 결과

그래핀 두께 (nm)	TCR (°C <sup>-1</sup> )	R <sub>0</sub> (Ω)	ΔR (Ω)	ΔT (°C)	그래핀 없는 샘플과의 ΔT 차이
-	0.00178	636.5 ±0.6	28.9~29	25.5~25.6	기준 소자
45.83	0.00178	638.5 ±0.6	27.9~28	24.6	-0.9 ~ -1.0
52.05	0.00178	636.35 ±0.65	27.9~28	24.7	-0.8 ~ -0.9
-	0.00178	649.84 ±0.48	28.71~28.59	24.8~24.7	기준 소자
511.57	0.00178	663.71 ±0.06	27.51~27.65	23.3~23.4	-1.5 ~ -1.3
-	0.00175	686.55 ±0.13	38.61~38.63	32.49~32.46~	기준 소자
5230	0.00175	663.60 ±0.13	26.84~27.08	23.35~23.55	-8.84 ~ -9.06

그림 3.4의 시뮬레이션은 실제 측정 때 사용된 멤브레인 두께, 그래핀 두께, 대기 온도 등 모든 것을 실제 측정과 같게 적용하였고 두꺼운 그래핀의 열전도도가 2000W/mK 일 때 시뮬레이션과 측정 결과가 오차 5.62%로 상당히 잘 맞는 것을 확인하였다. 다만 50nm 두께의 그래핀의 경우 측정 결과와 시뮬레이션 간의 오차가 크게 나타나는데 이는 시뮬레이터에서 50nm두께의 그래핀은 mesh의 quality가 크게 떨어지게 되고 이로 인해 시뮬레이션 결과에 오차가 있을 수 있다라는 사실을 시뮬레이터(Ansys Icepack ver 13.0) 기술팀에 문의하여 알 수 있었다. 측정과 시뮬레이션 결과 비교를 통해 두꺼운 그래핀의 열전도도가 2000W/mK 정도가 되는 것을 확인하였다. 두꺼운 그래핀일수록 온도 감소 효과가 크지만 그 효과율은 점점 작아지는 것을 확인할 수 있다. 측정 결과 및 시뮬레이션 결과 그래프의 경향이 비슷하게 진행되며 그래핀 두께에 따른 열원의 온도 감소 효과의 정확한 수식은 2.1.2 절을 확인해보면 알 수 있다.

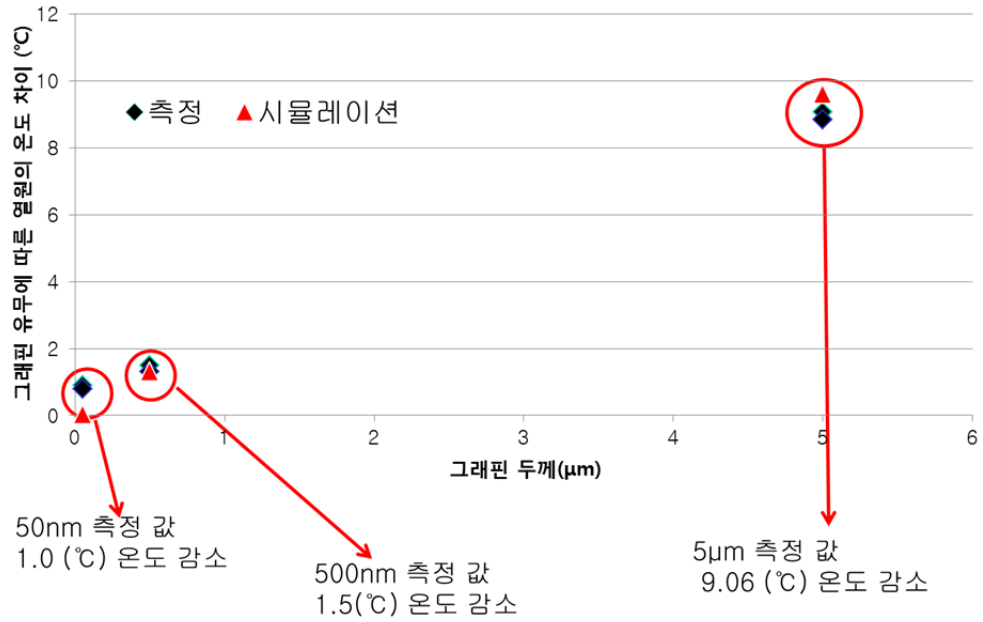


그림 3.4 그래핀의 열 분산 측정 결과

측정 결과와 선행 연구 결과를 비교하여 보았다. University of California-Riverside 의 그래핀은 HOPG(Highly Oriented Pyrolytic Graphite)로부터 Mechanical exfoliated 방식으로 얻은 그래핀이며 약 10 layers 되는 Few layer 그래핀을 열 분산기로 사용하였다. Few layer 그래핀의 크기는 수십에서 수백  $\mu\text{m}^2$  의 크기로 예상된다. 그리고 HOPG 를 Few layer 그래핀과 접촉하여 열을 배출하는 Heat sink 로 만들었다. SiC 기판 위에 제작된 GaN 트랜지스터의 Gate-Drain 사이를 열원으로 지정하여 그래핀 유무에 따른 온도 감소 효과를 확인하였고, Raman 스펙트럼에서 GaN 의  $E_2$  peak( $\sim 565\text{cm}^{-1}$ )이



온도에 따라 shift 되는 것을 이용하여 온도를 측정하였다. 연구 결과에 따르면  $12.8\text{W}/\text{mm}^2$  의 Power density 의 열을 가하였을 때, 그래핀 열 분산기와 HOPG Heat sink 에 의한 열원의 온도 감소 효과는  $118^\circ\text{C}$ 에서  $92^\circ\text{C}$ 로  $26^\circ\text{C}$  이었다.

스웨덴의 Chalmers University of Technology 에서는 Cu 호일 위에 CVD 방식으로 성장시킨 그래핀을 열 분산기로 사용하였다. 열원과 온도 측정 방법은 서울대 측정 방법과 마찬가지로 Pt 저항 히터와 Pt 온도 센서를 이용하였다. 다만 다른 점은 열원의 크기인데 서울대는  $1 \times 1\text{mm}^2$  의 열원을 사용한 반면 Chalmer University of Technology 는  $0.4 \times 0.39\text{mm}^2$  으로 상대적으로 작은 열원을 사용하였다. 사용된 그래핀은  $5 \times 5\text{mm}^2$  의 크기이며, 두께는 Mono layer 에서 Few layers(6~10 layers)까지 두께를 갖는다. 연구 결과에 따르면 Monolayer 그래핀 열 분산기에 의한 온도 감소 효과는  $121^\circ\text{C}$ 에서  $108^\circ\text{C}$ 로  $13^\circ\text{C}$ 였다.

표 3.2 는 선행 연구 결과와 측정 결과를 비교한 표이다. 선행 연구 결과들은 모두 10 layers 를 넘지 않는 범위에서 그래핀을 사용하였으며  $100^\circ\text{C}$  이상에서 측정한 결과로  $10\sim 20^\circ\text{C}$ 의 온도 감소 효과를 보이고 있다. 서울대에서 진행한 측정은 150 layers 이상의 두꺼운 그래핀을

적용하였으며, 측정 온도가 57°C에서 최고 9.06°C 감소하였다. 만약 선행 연구와 같이 측정 온도를 100°C 이상으로 올려 측정하고 또한 5  $\mu\text{m}$  상당의 두꺼운 그래핀이 100% 전사된다면 열원의 온도 감소 효과는 30°C에 이를 것으로 예상된다.

표 3.2 선행 연구 결과와 비교

	University of California-Riverside [22]	Chalmers University of Technology [23]	서울대 측정 결과
열원	GaN transistor의 Gate-Drain	Pt 저항 히터 (0.4 x 0.39mm <sup>2</sup> )	Pt 저항 히터 (1 x 1mm <sup>2</sup> )
그래핀 성장 방식	Mechanical exfoliated	CVD (Cu 호일 사용)	CVD (Ni 호일 사용)
그래핀 크기	수십 ~ 수백 $\mu\text{m}^2$	5 x 5mm <sup>2</sup>	10 x 10mm <sup>2</sup>
그래핀 두께	~3nm (~10 layers)	0.34 ~ 3nm (Mono~10 layers)	50nm ~ 5 $\mu\text{m}$ (150 ~ 15000 layers)
Cooling 효과	118°C -> 102°C	121°C -> 108°C	57.49°C -> 48.43°C

## 제 4장 3D IC에 두꺼운 그래핀 활용

열 분산 측정 소자를 이용하여 두꺼운 그래핀이 열전도도가 약 2000W/mK 이며 5um 의 두께일 경우 0.25W 입력에서 9.06℃도 열원의 온도 감소 효과를 알 수 있었다. 이러한 측정 결과를 바탕으로 본 장에서는 3D IC 에서 열 비아(Thermal TSV)가 적용되어 있는 3D IC 에 두꺼운 그래핀을 적용할 경우 열원의 온도 감소 효과를 알아보는 시뮬레이션을 진행하였다. 3D IC 는 그림 4.1 과 표 4.1 와 같이 5 층구조로 되어 있고 가장 아래 층에 Logic 층, 그 위로 4 층은 메모리 층으로 구성되어 있다. 각 칩은 두께 50um 진행되었으며 이 이유는 2 장에 이미 설명이 되어 있다. 열 비아(Thermal TSV(TTSV))는 참고문헌 조사 결과(표 4.2) 20~50um 의 반지름을 가지고 있으며 이중 20um 로 연구가 많이 진행되어 본 시뮬레이션에서도 반지름 20um 의 TTSV 를 설정하였다. 전기적 신호를 연결해주는 Signal TSV 는 3D IC 의 열 평가를 할 때는 무시할 수 있으므로[44] 본 시뮬레이션에서 따로 설정하지 않았다. 단층 구조 시뮬레이션과 마찬가지로 JEDEC standard 를 근거하여 시뮬레이션을 진행하였으며, Logic 층과 Memory 층의 열원의 분포는 장성훈의 석사 졸업 논문[48]과 S. Reda[49], H. Saito[50], S. Ma[51]의 논문을 참고하여 정하였다.

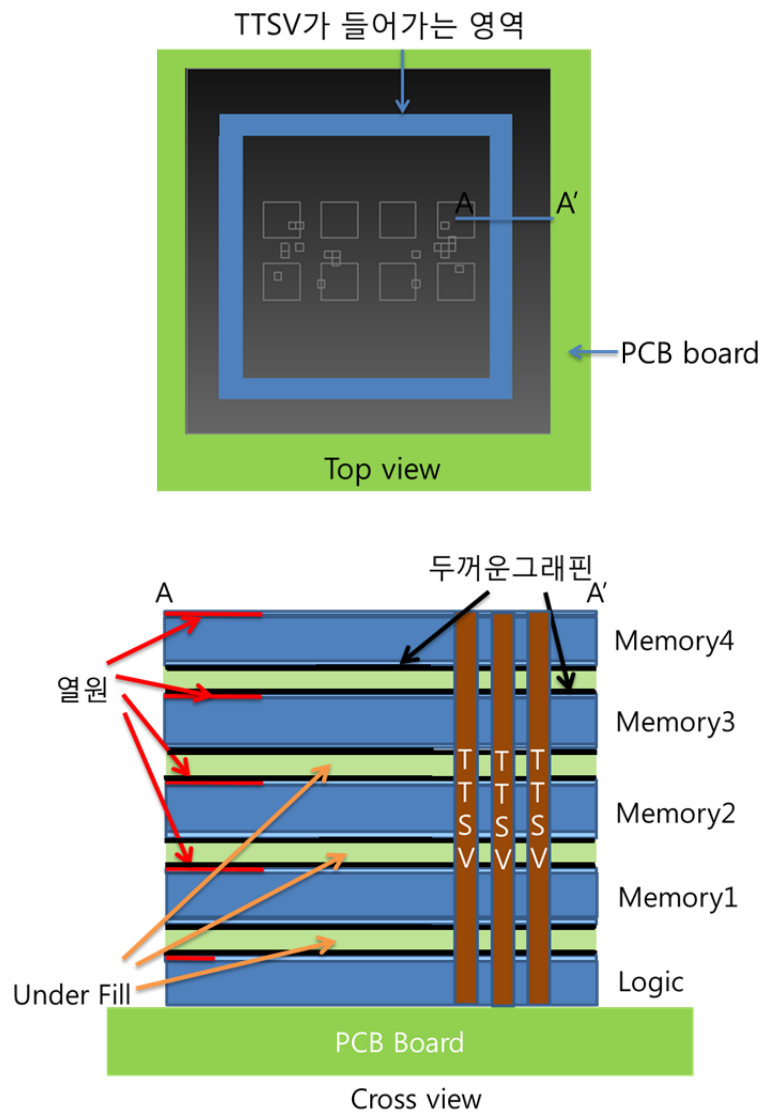


그림 4.1 시뮬레이션에 사용된 3D IC 구조

표 4.1 시뮬레이션에 사용된 3D IC Spec

PCB Board	114X100mm <sup>2</sup>
Chip Size	10X10 mm <sup>2</sup>
Chip 두께	50 $\mu$ m
Underfill 두께	25 $\mu$ m
Stack 수	5층 (Logic 1, Memory 4)
Heat source size	Logic (each 0.2X0.2mm <sup>2</sup> ) Memory (each 1X1mm <sup>2</sup> )
Heat source	Logic-1.4W Memory-0.2W

두꺼운 그래핀은 칩 위 passivation 막( $\text{Si}_3\text{N}_4(500\text{nm})/\text{SiO}_2(1\ \mu\text{m})$ ) 위에 전사 되었으며, 칩 내의 white space 즉 active 면을 제외한 부분 (칩의 edge)에 TTSV를 만들었다. 시뮬레이션에 사용된 material 특성이나 시뮬레이션 환경은 모두 단층 구조 시뮬레이션과 같은 조건이다. 본 장에서는 두꺼운 그래핀의 두께, 열 비아(TTSV)의 개수를 변수로 하여 시뮬레이션을 진행하였다.

표 4.2 TTSV 문헌 조사

TTSV 개수	TTSV 반지름 (um)	TTSV 위치	참고문헌
180	30	Edge-Center	[43]
1	20	Center	[44]
1~25	20	Edge	[45]
150~	10	칩 전면에 위치	[46]
225	50	칩 전면에 위치	[47]

그림 4.2는 2000W/mK, 5um 두께의 그래핀이 3D IC에 전사 된 유무에 따라 각 칩의 최고 온도를 나타낸 그래프이다. 열비아(TTSV)는 500개(칩 전체 면적의 0.628%)를 가정하였다. 그래핀이 없는 경우 각 층의 온도는 Logic-109.03℃, M1-101.13℃, M2-99.22℃, M3-98.26℃, M4-98.29℃ 이다. Logic 층의 열이 1.4W로 가장 크고 가장 아래 층에 있기 때문에 Logic 층의 온도가 가장 높고 위로 올라갈수록 각 층의 온도가 낮아지지만 Memory 층은 상대적으로 작은 0.2W이기에 M1, M2, M3, M4 각 층의 온도는 크게 차이 나지 않았다. 열원의 차이가 큰 Logic 층과 M1 층 사이에 온도 차이가 7.9℃ 가장 크게 나타났다. 3D IC에서 Heat path를 분석해 보면 대부분의 칩이 그러하듯이 각 층에서 발생한 열은 아래 층으로 전달되어 최종적으로 PCB board로 전달되며 PCB Board에서 대류에 의해 빠져나가게 된다. 물론 3D IC에서 대류에 의해 빠져나가는 열도 있지만 그 양은 1% 안 될 정도로 미

미하다. 본 시뮬레이션 구조에서는 99% 열이 아래층으로 전달되어 PCB board로 전달되고 이후 PCB board에서 대류로 빠져나가게 된다. 그래핀 유무에 따라 열원의 온도 감소 효과를 확인해 보면 Logic 층에서 109.03°C에서 97.61°C로 11.42°C의 온도 감소 효과를 확인할 수 있었다. 가장 온도 감소 효과가 적은 층은 M4 층으로 98.29°C에서 91.41°C로 6.88°C 감소하였으며, 이는 그래핀의 열 분산 효과 이외에 대류에 의한 열 전달 영향과 열원의 크기가 크고 열원이 중앙에 집중되어 있는 것이 아니라 칩 전체적으로 산재되어 있기 때문에 그래핀에 의한 열 분산 효과가 줄어든 것으로 예상된다.

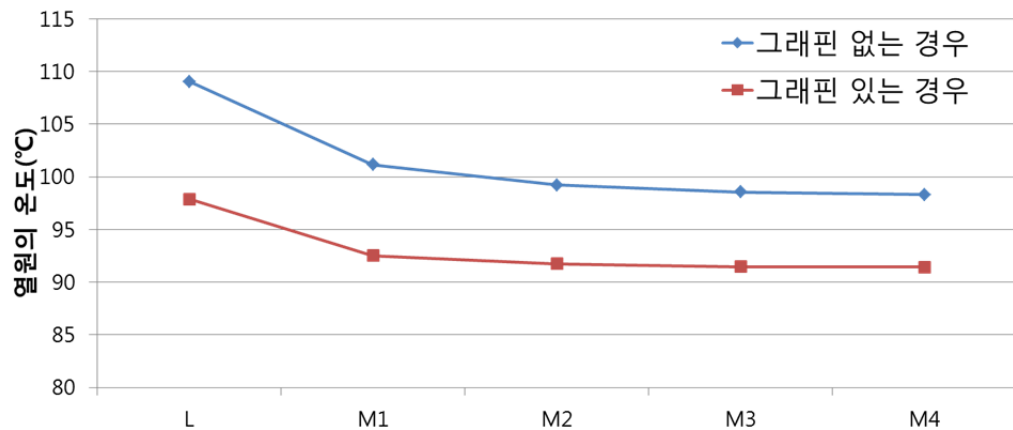


그림 4.2 그래핀 (2000W/mK, 5um) 유무에 따른 각 층의 열원의 온도 감소 효과

3D IC에서 가장 높은 온도를 나타내는 층은 Logic층이므로 이후 시뮬레

이선 결과에서는 Logic 층의 온도를 중점적으로 살펴 보았다.

그림 4.3은 열 비아(TTSV)는 500개로 가정하고 두꺼운 그래핀의 두께에 따라 Logic 층 최고 온도 감소 효과를 나타낸 그래프이다. 각 두께에 따라 1 $\mu\text{m}$ -4.5 $^{\circ}\text{C}$ , 2 $\mu\text{m}$ -7.7 $^{\circ}\text{C}$ , 3 $\mu\text{m}$ -9.2 $^{\circ}\text{C}$ , 4 $\mu\text{m}$ -10.4 $^{\circ}\text{C}$ , 5 $\mu\text{m}$ -11.42 $^{\circ}\text{C}$ 의 온도 감소 효과를 나타냈으며, 이 경향은 단층 구조에서 진행된 측정 및 시뮬레이션 결과와 비슷한 경향을 보인다. 실제 두꺼운 그래핀이 3D IC에서 온도 감소 효과가 크게 나오지 않은 이유는 각 층의 열원의 사이즈가 크며, 중앙에 위치한 것이 아니라 칩 전체적으로 산재되어 있기 때문이다.

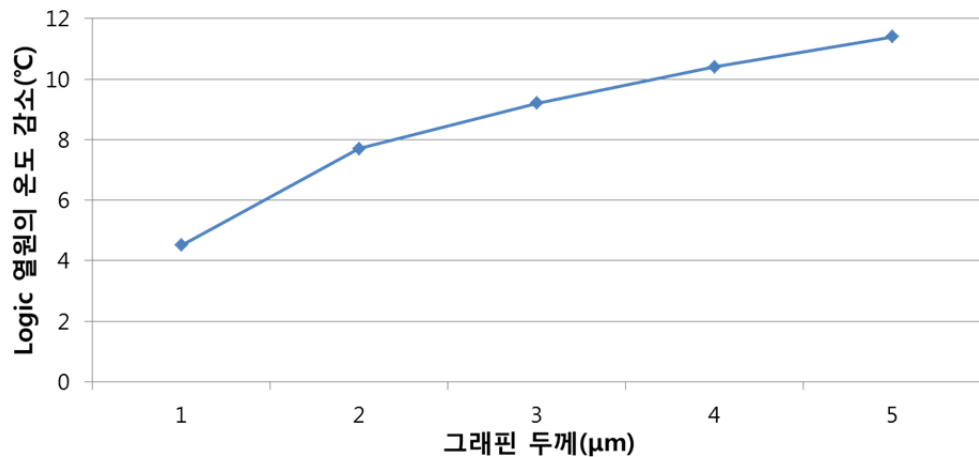


그림 4.3 그래핀 두께에 따른 3D IC Logic층의 온도 감소 효과

그림 4.4는 2000W/mK, 5 $\mu\text{m}$  두께의 그래핀이 적용된 상황에서 열



비아(TTSV) 개수에 따라 Logic 층의 온도 감소 효과를 나타낸 그래프이다. 참고문헌들을 살펴보면 TTSV를 칩 전체 면적의 적게는 1%에서 많게는 5%이상을 넣어서 온도 감소 효과를 보는 확인하였고, 본 시뮬레이션에서도 열 비아를 150개부터 4000개까지 늘려가며 열원의 온도 감소 효과를 확인해 보았다. 열 비아 개수가 전체 칩 면적에서 차지하는 비율을 살펴보면 150개-0.1884%, 300개-0.3768%, 500개-0.628%, 1000개-1.256%, 2000개-2.512%, 3000개-3.768%, 4000개-5.024%이다. 열 비아(TTSV)가 많아지면 많아질수록 Logic 층의 온도 감소 효과가 커지는 것을 확인할 수 있었으며 그 이유는 두꺼운 그래핀에 의해 확산된 열이 열 비아(TTSV)까지 도달하여 열 비아(TTSV)에 의해 수직방향으로 PCB Board까지 전달되는데 열 비아(TTSV)가 많아지면 많아질수록 수직방향으로 열이 더 잘 전달되기 때문이다. 열 비아(TTSV)가 4000개(전체면적의 약 5%)일 때 약 11.7℃ 온도 감소 효과를 확인할 수 있었다.

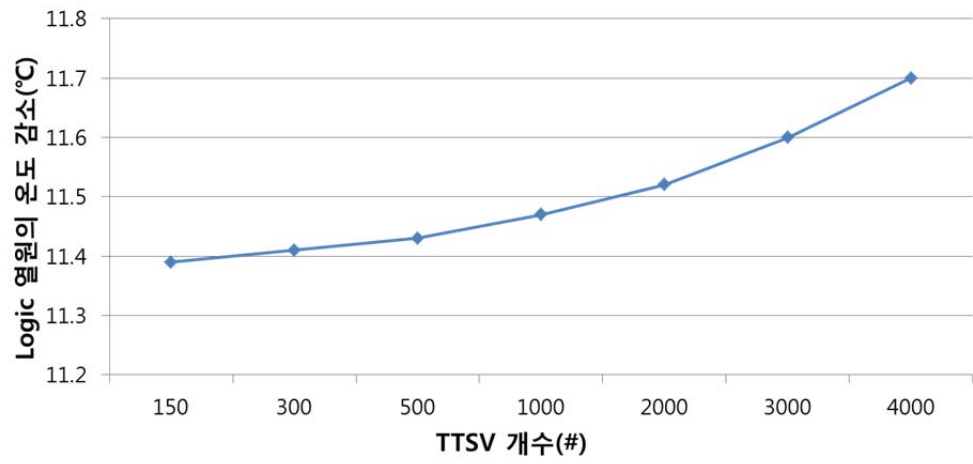


그림 4.4 열 비아(TTSV)에 따른 3D IC Logic층의 온도 감소 효과

## 제 5장 결론

본 논문에서는 두꺼운 그래핀을 단층 구조 칩에서 열 분산 및 방출을 위한 열 분산기(Heat Spreader)로 사용하는 것을 제안하였다. 두꺼운 그래핀의 열 분산 능력을 검증하기 위해 열 분산 특성 측정 소자를 시뮬레이션과 수식을 통해 설계하였고, 이를 토대로 실제로 두꺼운 그래핀의 열 분산 능력을 평가하는 열 분산 특성 측정 소자를 제작하여 두꺼운 그래핀의 열 분산 특성을 측정하였다.

열 분산 특성 측정 소자는 30 x 30mm<sup>2</sup>의 크기를 가지며 중앙에그리 10 x 10mm<sup>2</sup>, 두께 50  $\mu$ m의 멤브레인을 갖는 구조로 되어 있다. 열 분산 측정 소자에 두꺼운 그래핀 전사 방법은 TRT 및 Hot pressing 방법을 사용하였고, 온도 130도, 시간 70s, 하중 600Kg 이상의 조건에서 500nm 두께의 그래핀이 전사된다는 것을 확인하였다. 5um 두께의 두꺼운 그래핀은 전사 시 전체 면적의 50%만이 전사되었으며 5um 두께의 두꺼운 그래핀의 전사 수율 개선은 추후 진행 될 사항이다. 그래핀 패턴 형성은 CD 20um 의 Line&Space, Rectangle array를 이용하였고, 150W, O<sub>2</sub>-70sccm, Ar-30sccm, 0.055Torr에서 두꺼운 그래핀 패턴 형성이 깨끗하게 되었다. 다만 over etch로 인해 모서리부분이 손상을 입었다. 그래핀 식각율은 120nm/min, PR : 그래핀 선택비는 10:3이 나왔다. 그래핀을 식각하는 O<sub>2</sub> gas가 PR도 같이 식각하기 때문에 선택비

는 좋지 못하였다. 추후 공정 진행 시에는 PR보다는 금속 마스크를 사용하여 그래핀 식각 진행해야 된다고 생각된다.

열 분산 특성 측정 소자를 제작 후 JEDEC Standard에 근거하여 만든 측정 set up을 이용하여 그래핀의 열 분산 측정을 진행하였고, 그 결과 그래핀의 두께가  $50\text{nm}$ – $1.0^\circ\text{C}$ ,  $500\text{nm}$ – $1.5^\circ\text{C}$ ,  $5\mu\text{m}$ – $9.06^\circ\text{C}$  열원의 온도 감소 효과를 확인할 수 있었다. 시뮬레이션과 결과 비교를 통해 두꺼운 그래핀의 열전도도가 약  $2000\text{W/mK}$  수준임을 확인하였다.

측정 결과를 토대로 3D IC에 두꺼운 그래핀을 적용한 경우를 Future work로 진행하였으며, 5층 적층 구조에서 최고  $11.42^\circ\text{C}$  온도 감소 효과를 시뮬레이션을 통해 확인하였다.

## 참고문헌

- [1] Bing Dang, "Integrated Input/Output Interconnection and Packaging for GSI" , Ph. D dissertation, 2006.
- [2] V. Venkatadri et al., "A Review of Recent Advances in Thermal Management in Three Dimensional Chip Stacks in Electronic Systems" , Journal of Electronic Packaging, Vol. 133, 2011.
- [3] Xiaofeng Fan et al., "SiGeC/Si superlattice microcoolers", Applied Physics Letters, Volume 78, 2001
- [4] Phan, H. N., and Agonafer, D., "Experimental Analysis Model of an Active Cooling Method for 3D-ICs Utilizing a Multidimensional Configured Thermoelectric," IEEE Transactions on 26th IEEE SEMI-THERM Symposium, pp. 55-58., 2010.
- [5] Khan N. et al., "3D Packaging With Through Silicon Via (TSV) for Electrical and Fluidic Interconnections," Proceedings of 59th Electronics Components and Technology Conference, 2009.
- [6] Sekar D. et al., "A 3D-IC Technology With Integrated

Microchannel Cooling,” International Interconnect Technology Conference (IITC), pp. 13–15., 2008.

[7] Farnam D. S. et al., “Comparative Analysis of Microchannel Heat Sink Configurations Subject to a Pressure Constraint,” Heat Transfer Eng., 30(1-2), pp. 43–53., 2009.

[8] Brunschwiler T. et al., “Forced Convective Interlayer Cooling in Vertically Integrated Packages,” Proceedings of 11th Intersociety Conference on Thermal and Thermomechanical Phenomena in Electronic Systems (ITHERM), pp. 1114–1125., 2008.

[9] Maydanik et al., “Miniature Loop Heat Pipes—A Promising Means For Electronics Cooling,” IEEE Trans. Compon. Packag. Technol., 282, pp. 290–296., 2005.

[10] Ji Li, Daming Wang, G.P. Peterson, “Experimental studies on a high performance compact loop heat pipe with a square flat evaporator”, Applied Thermal Engineering 30, 742–752, 2010

[11] Shung–Wen Kang et al, “Metallic micro heat pipe heat spreader fabrication”, Applied Thermal Engineering 24, 299–309, 2009

- [12] El-Genk et al, "ADVANCED SPREADERS FOR ENHANCED COOLING OF HIGH POWER CHIPS." *Frontiers in Heat and Mass Transfer (FHMT)*, 2013.
- [13] M Smalc et al, "Thermal performance of natural graphite heat spreaders" , In: *Proceedings of ASME InterPACK*, San Francisco, CA, pp. 79~90, 2005.
- [14] Tae-ho Kim et al., "printable, flexible, and stretchable forms of ultrananocrystalline diamond with applications in thermal management" , *Advanced Materials*, 2008.
- [15] Hashimoto et al. "A two-phase heat spreader for cooling high heat flux sources." *Thermal and Thermomechanical Phenomena in Electronic Systems (ITherm)*, 2010 12th IEEE Intersociety Conference on. IEEE, 2010.
- [16] Zhong Yan et al, "Graphene quilts for thermal management of high-power GaN transistors", *Nature Communications*, 2012
- [17] Zhaoli Gao et al, "Thermal chemical vapor deposition grown graphene heat spreader for thermal management of hot spots", *CARBON* 61, 342-348,2013
- [18] 박영빈, 탄소나노소재 융복합 기술기반 자동화응용 기술 및 사업화 전망, 탄소기반 복합소재 기술동향 및 사업화 세미나, 2012.

- [19] S. Ghosh et al., “Extremely high thermal conductivity of graphene:Prospects for thermal management applications in nanoelectronic circuits” , Applied Physics Letters 92, 151911, 2008.
- [20] Alexander A. Balandin, “Thermal properties of graphene and nanostructured carbon materials” , Nature Materials, Vol.10, 2011.
- [21] Wanyoung Jang et al., “Thickness–Dependent Thermal Conductivity of Encased Graphene and Ultrathin Graphite” , Nano Letters, 10,3909–3913, 2010.
- [22] Jae Hun Seol et al, “Two–Dimensional Phonon Transport in Supported Graphene” , Science 328, 213, 2010.
- [23] Suchismita Ghosh et al, “Dimensional crossover of thermal transport in few–layer graphene” , Nature Materials, Vol.9, 2010.
- [24] D. L. Nika et al, “Lattice thermal conductivity of graphene flakes:Comparison with bulk graphite” , Applied Physics Letters, 94, 203103, 2009
- [25] S. Bhattacharya and D. L. Kwong, "3D IC Future in Singapore", SEMICON Singapore, 2011.
- [26] Wikipedia, “Platinum” .
- [27] Jikwang Kim et al., “ A study on the fabrication of an



RTD(Resistance Temperature Detector) by using Pt thin film”,  
Korean J. Chem. Eng., 18(1), 61–66, 2001.

[28] Gwiy–Sang Chung and Chael–Han Kim, “RTD characteristics for micro=thermal sensors” , Microelectronics Journal 39 1560–1563, 2008.

[29] BH Hong et al, “Large–scale pattern growth of graphene films for stretchable transparent electrodes” , Nature, 2009.

[30] B. H. Hong et al , “Roll–to–roll production of 30–inch graphene films for transparent electrodes” , Nat. Nanotechnol., 2010.

[31] J Kang et al, “Efficient Transfer of Large–Area Graphene Films onto Rigid Substrates by Hot Pressing” , ACS Nano, 2012.

[32] Youngbin Lee et al, “Wafer–scale synthesis and transfer of graphene films” , Nano Lett., 2010.

[33] Evgeniya H. Lock et al, “High–Quality Uniform Dry Transfer of Graphene to Polymers” , nano letters, 2012.

[34] Junmo Kang et al, “Graphene transfer:key for applications” , Nanoscale, 4, 5527, 2012.

[35] Steven P. Koenig et al, “Ultrastrong adhesion of grapheme membranes” , nature nanotechnology, 2011.

- [36] Zhixing Lu, and Martin L. Dunn, “Van Der Waals adhesion of graphene membranes” , Journal of Applied Physics, 107. 044301, 2010
- [37] Zong Zong et al., “Direct measurement of graphene adhesion on silicon surface by intercalation of nanoparticles” , Journal of Applied Physics 107. 026104, 2010.
- [38] JEDEC Standard No. 51–2A.
- [39] JEDEC Standard No. 51–9.
- [40] David L. Blackburn, “ Temperature measurements of semiconductor devices – a review ” , IEEE 20<sup>th</sup> SEMI–THERM Symposium, 2004
- [41] K. H. Lo et al., “ Temperature sensors for Hostile Environments ” , Encyclopedia of SENSORS, American Scientific publishers, 2006
- [42] Jean Pierre Prenel et al, “ Thermal Microsensors: Applications to Temperature and Fluidic measurements ” , Encyclopedia of SENSORS, American Scientific publishers, 2006
- [43] Hu Xu et al., “Analytical Heat Transfer Model for Thermal Through–Silicon Vias” , 2011.
- [44] Santhosh Onkaraiah et al., “Mitigating Heat Dissipation and

Thermo-Mechanical Stress Challenges in 3-D IC Using Thermal Through Silicon Via(TTSV), IEEE Electronic Components and Technology Conference, 2010.

[45] Leslie Hwang et al., "Thermal Via Structural Design in Three-Dimensional Integrated Circuits" , 13<sup>th</sup> Intel Symposium on Quality Electronic Design, 2012.

[46] Min Ni et al., Qing Su, Zongwu Tang, Jamil Kawa, "An Analytical Study on the Role of Thermal TSVs in a 3DIC Chip Stack"

[47] John H. Lau, Tang Gong Yue, "Thermal Management of 3D IC Integration with TSV(Through Silicon Via)", IEEE Electronic Components and Technology Conference, 2009.

[48] 장성훈, "3차원 집적회로에서의 열 전달 특성 분석 및 열 분산 효과를 높일 수 있는 구조 설계" , 서울대학교 석사학위논문, 2013.

[49] S. Reda, "Improved Thermal Tracking for Processors Using Hard and Soft Sensor Allocation Techniques", IEEE Transactions on Computers, Vol. 60, No. 6, June 2011.

[50] H. Saito et al, "A Chip-Stacked Memory for On-Chip SRAM-Rich SoCs and Processors", IEEE Journal of Solid-State Circuits, Vol. 45, No. 1, Jan. 2010.

[51] S. Ma et al, "Design and Process Development of a Stacked

SRAM Memory Chip Module with TSV Interconnection", IEEE 62nd  
Electronic Components and Technology Conference (ECTC), 2012.

Abstract

# Analysis of Heat Transfer Characteristics of single chip using thick graphene

Woongkyu Choi

Department of Electrical Engineering

and Computer Science

The Graduate School

Seoul National University

As rapid advances in ICs integration level, thermal management of ICs is a critical design issue because even a small increase in temperature of ICs reduces lifetime. For solving thermal issue in ICs, many different methods have been reported such as micro fluidic channel, thermoelectric cooler, etc. Although these methods provide good efficiency for cooling ICs but they take up a large chip

size and also they have disadvantages in complicated fabrication, difficult encapsulation.

Heat spreader using high thermal conductivity materials is a good approach for solving thermal problems in ICs. Carbon allotropes such as CNT, Diamond have a good thermal conductivity, especially graphene, in the range of 2000W/mK to 5000W/mK.

In this thesis, stacked thick graphene has to be considered as heat spreader in single-chip. For knowing the heat spreading characteristic of stacked thick graphene, Heat Spreading Measurement Device is designed and fabricated by ISRC, Seoul Nation University and Nano Fab, KIST. The heat spreading measurement device is 30 x 30mm<sup>2</sup> and it has 10 x 10mm<sup>2</sup> membrane structure which is 50 μm thickness. The stacked thick graphene is transferred on membrane by using Hot pressing and Thermal Release Tape (TRT).

Measurement environment is made based on JEDEC Standard. Heat source and temperature sensor are resistances made by platinum. 50nm, 500nm, 5 μm thick graphene is transferred and measurement is conducted. The result is 50nm-1.0°C, 500nm-1.5°C, 5 μm-9.06°C. In future work, 3D IC (5 stacked IC) simulation

with thick graphene is conducted and 11.42°C cooling effect at hot spot is demonstrated.

**Keywords :** Thick graphene, graphene transfer, heat spreader

**Student Number :** 2012-20874