



저작자표시 2.0 대한민국

이용자는 아래의 조건을 따르는 경우에 한하여 자유롭게

- 이 저작물을 복제, 배포, 전송, 전시, 공연 및 방송할 수 있습니다.
- 이차적 저작물을 작성할 수 있습니다.
- 이 저작물을 영리 목적으로 이용할 수 있습니다.

다음과 같은 조건을 따라야 합니다:



저작자표시. 귀하는 원저작자를 표시하여야 합니다.

- 귀하는, 이 저작물의 재이용이나 배포의 경우, 이 저작물에 적용된 이용허락조건을 명확하게 나타내어야 합니다.
- 저작권자로부터 별도의 허가를 받으면 이러한 조건들은 적용되지 않습니다.

저작권법에 따른 이용자의 권리는 위의 내용에 의하여 영향을 받지 않습니다.

이것은 [이용허락규약\(Legal Code\)](#)을 이해하기 쉽게 요약한 것입니다.

[Disclaimer](#) 

공학석사 학위논문

TSV 모델을 포함하는 상위 레벨
3D-IC 열 시뮬레이터

A High Level Thermal 3D-IC simulator
including TSV model

2014 년 5 월

서울대학교 대학원

전기컴퓨터공학부

김 선 욱

TSV 모델을 포함하는 상위 레벨 3D-IC 열 시뮬레이터

지도 교수 최 기 영

이 논문을 공학석사 학위논문으로 제출함

2014 년 5 월

서울대학교 대학원

전기컴퓨터공학부

김 선 욱

김선욱의 공학석사 학위논문을 인준함

2014 년 7 월

위 원 장 (인)

부위원장 (인)

위 원 (인)

초록

수십 년 동안 반도체 기술에서 주요 관심사는 집적도(degree of integration)를 높이는데 있었다. 그러나 기존의 2D 집적회로(Integrated Circuit)에서의 집적도 향상은 이제 한계에 다다르고 있다. 이에 2D의 die를 쌓아 올리는 방법을 고안하게 되었으며 이 3D stacking 방법은 유망한 기술로 전망되고 있다.

3D로 쌓아 올려진 die는 한 평면에 나란히 있을 때보다 같은 면적에 대해 수 배 이상 그 집적도가 커지고 나란히 연결되는 대신 수직으로 전선이 연결되기 때문에 그 길이도 현저히 짧아진다. 총 전선길이 감소는 실질적으로 임계 경로 지연시간(critical path delay)의 단축과 전선에서 소모하는 에너지 감소 등 여러 가지 장점들이 있다. 그러나 반대로 2D 상태에 비해 전력 소모의 집적도가 올라가고 공기 접촉 면적이 상대적으로 많이 감소하기 때문에 더 큰 열 문제를 맞이하게 된다.

열 문제를 분석하고 해결하기 위해서는 온도를 측정할 수 있는 열 시뮬레이터가 필요하다. 열 시뮬레이터는 포화 온도를 측정하는 steady state(정상 상태) 분석과 순간 온도를 측정하여 온도변화의 추이를 볼 수 있는 transient 분석 두 가지의 경우가 있다. 기존에 있던 많은 열 시뮬레이터들은 2D-IC를 다방면에서 분석하는 방법을 제시하였다. 그러나 3D-IC를 분석하는 열 시뮬레이터는 많지 않고 그 중에 TSV를 고려

하는 동시에 steady state와 transient 분석을 모두 할 수 있는 시뮬레이터는 없었다. TSV와 온도를 고려하는 것은 충분히 의미가 있다.

TSV(through silicon via)는 3D로 올려진 die들의 전선을 서로 연결하기 위한 장치로 구리(간혹 텅스텐이 사용되기도 함)로 이루어진 원기둥 형태이며 이는 die들을 관통하여 설치된다. 이 때 구리는 TSV 원기둥의 안 쪽에 위치한다. TSV는 전선을 연결하는 역할을 할 뿐만 아니라 전체 칩의 열 문제를 해소하는 역할도 한다. TSV는 보통 패키지에서 spreader와 heatsink를 제외한 die들을 관통하여 연결하고 있어서 spreader나 heatsink와 다른 die 사이의 열 교환을 쉽게 해 준다. TSV의 열 전도율은 칩의 열 전도율보다 크다. 또한 3D stack 중간에 필요에 의해 존재하는 여러 단열물질들을 관통함으로써 TSV는 큰 냉각역할을 할 수 있게 된다. 이에 TSV로 열 문제를 해결해 보려는 시도가 점차 많아지고 있다 [4].

본 논문에서는 transient 열 분석과 steady state 열 분석이 모두 가능한 시뮬레이터를 제시하였으며 그 성능을 여러 실험들로 증명하였다.

주요어 : TSV, grid, Hotspot 시뮬레이터, steady, transient

학 번 : 2012-23203

목차

제 1 장	서론	1
제 2 장	관련 연구	3
	제1절 Hotspot simulator.....	3
	제2절 3D-ICE	9
	제3절 3D-acme	9
제 3 장	TSV 구현	10
	제1절 TSV와 기존 시뮬레이터에 대한 고찰.....	10
	제2절 TSV 구현 방식.....	10
제 4 장	실험 방식 및 결과	20
	제1절 실험 목표.....	20
	제2절 Steady state 열 분석.....	20
	제3절 Transient 열 분석	25
제 5 장	결론과 향후 과제	30

표 목차

[표 1] 실험에 필요한 변수 값.....	22
[표 2] steady state 분석 결과.....	23
[표 3] Transient 분석의 두 구간 정의와 설정.....	25
[표 4] Transient 실험 수행시간.....	28

그림 목차

[그림 1] Thermal RC 모델링의 예.....	6
[그림 2] Block 모드와 Grid 모드의 예시.....	8
[그림 3] TSV를 포함하는 모눈.....	12
[그림 4] TSV와 모눈의 가능한 위치 관계.....	15
[그림 5] TSV와 모눈의 좋지 않은 관계 예.....	17
[그림 6] 목표 3D-IC.....	21
[그림 7] Source 층에서의 온도분포.....	24
[그림 8] 각 구간별 결과	27

제 1 장 서론

3D Integrated Circuit(3D-IC)는 2D-IC에 비해 여러 측면으로 장점이 있다. 3차원 설계를 통해 전체 전선의 길이를 감소 시킬 수 있고 이는 곧 임계 경로 지연시간(critical path delay)과 회로 delay 그리고 전력 소비가 감소하는 결과를 가져온다. 그러나 반대로 전력이 집적되고 상대적인 공기접촉 면적이 감소하므로 냉각 문제가 대두되고 있다.

이런 열 문제를 실험하는 방법으로는 크게 두 가지가 있다. 칩을 찍어서 직접적으로 실험하는 방법과 시뮬레이터를 이용하여 간접적으로 실험하는 방법이 있다. 칩으로 직접 실험하는 방법은 많은 시간과 비용이 들어가므로 여러 시뮬레이션 결과의 최종확인에 이용된다. 따라서 최종 확인에 이르는 시뮬레이션을 위한 여러 종류의 시뮬레이터가 있다. 속도에 따라 상대적으로 상위 레벨과 하위 레벨로 나눌 수 있다. 상위 레벨 시뮬레이터는 모든 시뮬레이션 과정이 수치 입력으로 이루어져 설계하기가 빠르고 간단하며 계산의 단순화가 이루어져 수행시간이 짧다. 하위 레벨 시뮬레이터는 원하는 칩을 직접 그래픽 디자인으로 설계하여 자유도가 높고 유연한 변형이 가능하다. 따라서 실제와 유사하고 실제의 물리 법칙을 따라 계산하기 때문에 결과의 정확도가 높다. 본 논문에서는 상위 레벨 열 시뮬레이터를 제시하였고 이를 하위 레벨 시뮬레이터인 COMSOL [7]과 임의의 칩에 대해 실험하여 그 결과를 비교하였다.

유사한 기존연구로 3d-acme 시뮬레이터가 있다. 이 역시 TSV를 고려한 3D-IC의 열 분석이 가능하다. 그러나 본 논문에서 제시한 시뮬레이터가 steady state 열 분석과 transient 열 분석이 모두 가능한 것에 반해 3d-acme은 steady state 온도 분석만 가능하다. 본 연구는 수 밀리 초 단위의 온도 분석이 가능하며 동시에 TSV를 고려할 수 있는 최초의 3D-IC 상위 레벨 열 시뮬레이터는 점에서 의미가 있다,

본 연구에서는 Hotspot simulator를 기반으로 TSV의 크기와 위치, 열 용적 그리고 열 전도율을 고려하여 steady state 상태 분석과 transient 온도 분석이 가능한 열 시뮬레이터를 구현하였다.

이 논문의 순서는 다음과 같다. 제 2장에서는 본 시뮬레이터의 기반인 Hotspot이 어떤 식으로 온도 계산을 하는지에 대한 구체적인 설명과 본 시뮬레이터와 유사 또는 관련 있는 시뮬레이터들에 대한 간략한 설명이 있다. 그리고 제 3장에서는 앞서서 설명한 Hotspot 시뮬레이터에 어떤 식으로 TSV를 구현하였고 적용하였는지 그리고 본 시뮬레이터를 이용할 때 더 정확하고 안전한 시뮬레이션 결과를 얻을 수 있는 방법에 대해 설명하였다. 제 4장에서는 성능 검증을 위해 설정한 칩 구성에 대한 설명과 어떤 식으로 전압을 주었는지 등 전반적인 실험 방식을 설명하였고 그 결과도 함께 나타냈다. 이어서 제 5장에서 결론을 내렸다.

제 2 장 관련 연구

본 관련연구 장에서는 본문에 들어가기 앞서서 기존에 연구되었던 시뮬레이터들에 관해서 설명을 하려 한다. 이 논문에서 제시하는 시뮬레이터는 Hotspot 시뮬레이터를 기반으로 두고 있기 때문에 Hotspot 시뮬레이터에 대해서 자세히 설명하고 본 시뮬레이터와 유사한 다른 3D-IC 열 시뮬레이터에 대해서 간단히 설명한다.

제 1 절 Hotspot simulator

이 연구에서 개발한 시뮬레이터는 Hotspot 상위 레벨 열 시뮬레이터에 기반하여 이루어졌다. 앞서서도 언급하였듯이 이는 결과의 정확도는 약간 떨어진다는 단점이 있지만 시뮬레이터의 설계가 쉽고 계산이 빠르다는 장점이 있다. 반대로 하위 레벨 시뮬레이터에는 COMSOL이나 ANSYS 등이 있는데 이들은 결과가 정확하고 실험의 자유도가 높다는 장점이 있지만 설계과정이 복잡하고 시간이 오래 걸리며 계산 시간이 상당히 오래 걸린다는 단점이 있다^①. 하위 레벨 시뮬레이터는 정확도가 매우 중요하거나 단발적인 실험에 대해 이용하는 것이 유리하고 상위 레벨

^① 설정에 따라 다르지만 COMSOL과 Hotspot의 경우 수 배에서 수 백 배까지 시간차이가 난다.

시뮬레이터는 지속적인 열 분석과 많은 계산량이 필요한 실험에 대해서 유리하다. 많이 쓰이는 상위 열 시뮬레이터로 Hotspot 시뮬레이터가 있다.

Hotspot 시뮬레이터의 실험방식은 간단하다. 2D-IC나 3D-IC의 블록단위의 floorplan 정보를 x, y 좌표를 이용하여 입력 받는다. 이 칩들의 열 전도율과 열 용적을 따로 입력 받는다. 그리고 블록들이 소모하는 전력 값을 입력 받는다. 또 환경설정에서 입력한 열 해소 방식과 기타정보 등 여러 가지 요소들을 고려하여 온도를 계산한다.

이 시뮬레이터에서 온도를 계산하기 위해 thermal RC 모델링을 이용한다. 이는 열 문제를 회로의 형태로 대응시켜 온도를 분석하는 방법이다. 이런 변환이 가능한 이유는 열전도 현상과 전기 현상 간의 쌍대성이 존재하기 때문이다. 전류는 열의 흐름으로 대응된다. 이 때 전력을 공급받은 칩은 그 만큼에 해당하는 열을 얻고 이는 전류원이 연결되어 있는 형태로 나타내어진다. 따라서 저항은 열의 흐름을 방해하는 역할을 하고 이는 열 전도율에 반비례하는 값으로 나타내어진다. 캐패시턴스는 열을 담을 수 있는 크기이고 이는 열 용적에 비례한 값으로 나타낸다. 이 전류와 저항 그리고 캐패시터를 이용하여 전압을 구하면 이 전압은 온도에 해당하게 된다. 이 방법을 이용하여 Hotspot 시뮬레이터에서는 입력 받은 칩과 전력을 위의 쌍대성을 이용하여 전기회로 식으로 변환하고 이를 풀어 온도를 구하는 방식을 이용한다. 이는 열전도 문제를 전기

회로와 같은 방식으로 풀 수 있어 기존의 전기회로 풀이를 이용하기 용이하고 응용하기 쉬워진다는 장점이 있다.

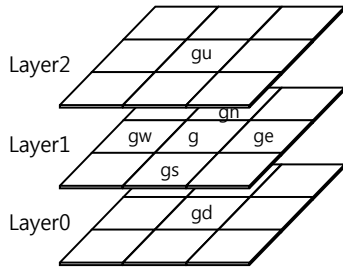
Thermal R과 C를 결정하기 전에 노드에 관해 정의를 해야 한다. 노드란 thermal network에서 온도를 측정하고자 하는 부분(부피)의 중심이라고 볼 수 있다. Thermal network를 적용하기 위해서는 어떤 부피 단위로 칩을 잘라야 하고 잘려진 각 부분의 중심에는 노드를 두게 된다. 이 때의 부피가 그 크기의 단위 온도를 갖게 된다. 뒤에서 구체적으로 다시 설명한다.

Thermal RC 모델링에서 R값은 다음과 같이 구할 수 있다.

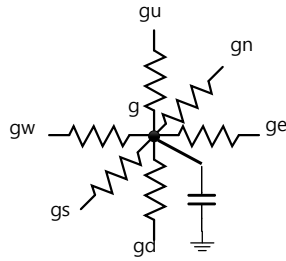
$$R_{th(i,adj)} = \frac{t}{k * A}, C_{th(i)} = V * C_p \quad (1)$$

R은 전류(열)의 흐름을 반대하기 때문에 열 전도의 반비례 값이라고 볼 수 있다. 저항은 인접한 노드 사이에 이루어지고 위의 식에서 R_{th} 는 노드 i와 노드 adj간의 저항을 나타낸 것이다. t는 노드 i와 노드 adj 사이의 거리, A는 노드 i와 노드 adj 사이에 실제로 닿아있는 면적을 나타낸다. k는 단위 열 전도율이다. 즉 열의 흐름에는 방향성이 있고^② 이것을 고려하여 단면적과 거리를 고려해서 온도를 구한다. 단면적은 단위

^② 본 시뮬레이터에서는 x, y, z축으로의 열 흐름을 고려한다.



(a) 3D-IC of 3 layers



(b) 노드 g에서의 변환

그림 1. Thermal RC 모델링의 예

시간당 흐를 수 있는 열의 양이다. 즉 단면적이 크면 클수록 열의 흐름은 많아진다. 거리는 멀어질수록 열이 흐르는데 어려움이 따른다. 이어서 C값은 다음과 같이 구한다.

$$C_{th(i)} = V * C_p \quad (2)$$

C_{th} 는 한 노드에 연결되어 있는 캐패시터의 크기이고 이는 단위 부피당 캐패시턴스 C_p 와 그 부피의 곱으로 표현된다. 이들을 참고하여 thermal RC 모델링의 예시를 보면 다음과 같다.

위의 그림 1의 (a)에는 예시 3D 칩이 그려져 있다. 각 층은 3×3의 모눈^③으로 나뉜 형태이다. 이때 모눈 g에서 RC 모델링 변환을 하여보자.

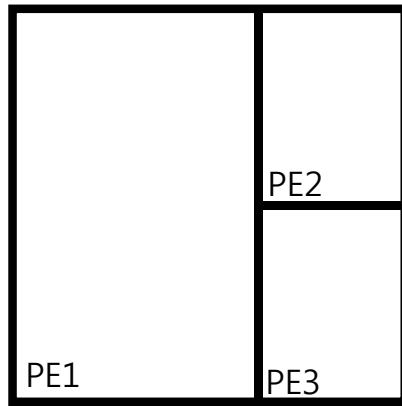
③ 본래 모눈은 사각형이지만 본 논문에서는 칩의 두께를 고려하여 직육

결과는 (b)와 같이 나온다. 맞닿아 있는 모든 부분들에 열이 흐르기 때문에 저항이 생겼으며 그 모눈이 담을 수 있는 열 용적에 대해 캐패시터가 붙었다.

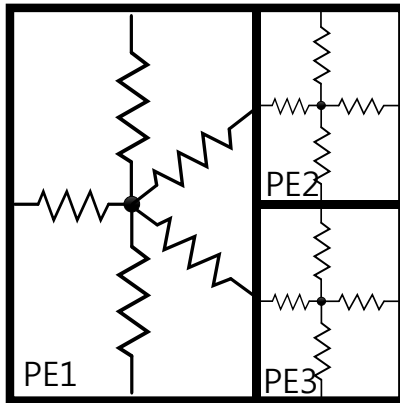
Thermal RC 모델링을 적용하는 과정에서 회로의 노드 수를 결정하는 것이 중요하다. 이에 관련하여 Hotspot 시뮬레이터에서는 block 모드와 grid 모드 두 가지 모드를 제공한다.

첫 번째 block 모드는 디자인 된 floorplan에 따라서 각각의 블록이 각각의 노드가 되는 형태이다. 그림 2의 (a)에 한 2D 칩의 예시 floorplan이 있다. 그림 2의 (b)는 블록 모드에서 thermal RC 모델링의 예시이다. 각각의 블록은 한 개의 노드를 가지며 이는 인접한 다른 노드들과 연결된다. 그 연결구간에는 열 전도율에 해당하는 저항이 연결되어 있다.

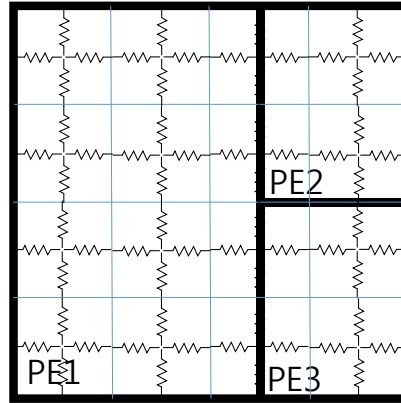
면체의 의미로 쓴다.



(a) Floor plan



(b) Block 모드



(c) Grid 모드

그림 2. Block 모드와 Grid 모드의 예시.

두 번째 grid 모드는 위의 block 모드와는 달리 전체 칩의 크기를 grid 형태로 일정한 크기의 모눈으로 자른다. 각각의 모눈은 하나의 노드를 갖게 되고 이는 더 세밀한 온도계산이 가능하다는 것이다. 즉 grid를 조밀하게 할수록 노드 수는 많아지고 이는 더 높은 해상도 (resolution)의 온도 계산이 가능한 것을 의미한다. 본 시뮬레이터에서는

이 grid 모드 분석을 이용한다.

Hotspot 시뮬레이터에서는 3D-IC에 대한 열 분석이 가능하지만 TSV를 고려하는 기능은 구현되어 있지 않다. 따라서 본 논문에서는 TSV의 위치를 고려하여 해당 위치의 모눈에 열 전도율 그리고 열 용적을 결합하여 온도 분포를 나타낼 수 있는 열 시뮬레이터를 개발하였다.

제 2 절 3D-ICE

3D-ICE [6]는 3D Interlayer Cooling Emulator의 약자로 3D-IC의 cooling과 관련된 시뮬레이터이다. Hotspot과 마찬가지로 상위레벨 시뮬레이터이다. 이 시뮬레이터에서는 액체를 흘려 열 문제를 해결하는 방법인 Microchannel Liquid Cooling 방식을 구현할 수 있다. Steady state와 transient 방식 모두 분석 가능하다. 그러나 TSV는 구현되어 있지 않다.

제 3 절 3D-acme

3D-acme [2]은 Hotspot을 기반으로 개발한 시뮬레이터이다. TSV가 포함된 3D-IC를 분석할 수 있으나 steady state 분석에 대해서만 가능하다. 그 대신 간소화된 알고리즘과 해결도구(solver)를 이용하여 steady state 분석이 상당히 빠르다는 장점이 있다. 또 위와 같은 Microchannel Liquid Cooling 방식도 구현되어 있다.

제 3 장 TSV 구현

제 1 절 TSV와 기존 시뮬레이터에 대한 고찰

앞서서 제2장의 제1절에서 Hotspot 시뮬레이터에 대해 언급했었다. 이에 TSV를 구현하기 위해서 thermal RC 모델링에 TSV를 어떻게 추가할 것인지에 대해 생각해볼 필요가 있다.

3D-IC를 분석하는 과정에서 grid 모드로 thermal RC 모델링을 적용하게 된다. 각각의 모눈에는 그에 해당하는 하나의 노드가 있고 각 노드에는 그에 해당하는 온도(그 노드의 전압)가 있다. 즉 하나하나의 모눈이 온도를 표현하는 최소 단위가 되는 것이다. 또 각각의 모눈에는 열 전도율의 의미를 담고 있는 저항과 열 용적을 포함하는 캐패시터 정보를 담고 있다. 이 모눈에 TSV를 추가하기 위해 TSV가 위치하는 부분의 모눈에 대해 기존 모눈의 열 전도율과 열 용적을 TSV의 열 전도율과 열 용적과 적절한 방법으로 융합하여 보정하도록 하였다.

제 2 절 TSV 구현 방식

TSV를 구현하기 위해서 우선 TSV와 모눈 사이에 존재하는 위치 관계가 중요하다. TSV가 존재하는 모눈에 TSV의 열 전도율과 열 용적을 융합시켜주고 나면 칩 전체에서 보면 그 모눈 자체에 TSV가 위치한

형태와 같아진다^④. 이제 열 전도율과 열 용적을 어떻게 융합하는지 순서대로 설명하려 한다.

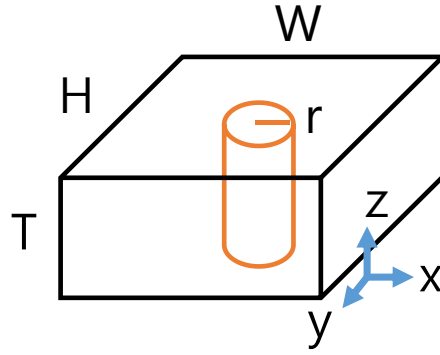
열 전도율은 열의 흐름에 대해 생각을 해야 한다. 식에 적용하여 생각하여 보자. 일반적인 열 전도 식은 다음과 같다.

$$g_{(i,adj)} = k * A/t$$

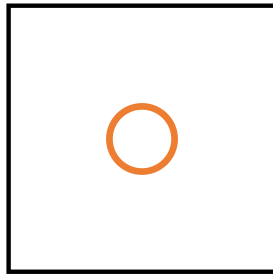
위에서 i 와 adj 는 노드의 이름을 의미하고 서로 인접한 노드에 대해서 열 전도를 고려하기 때문에 i 와 $adjacent$ (인접한)으로 이름 지었다. A 는 열의 흐름을 흐르는 방향을 수직으로 자른 단면적(i 노드의 모눈과 adj 노드의 모눈이 닿아있는 면적)을 의미하고 t 는 열이 노드와 노드까지 흐르는 거리를 의미한다. 이는 i 노드^⑤와 adj 노드 사이의 거리가 된다. 열이 흐를 때 단면적이 크면 클수록 그 열 전도가 잘되고 거리가 길수록 열 전도가 오래 걸린다. 따라서 위의 열 전도식은 쉽게 납득이 간다. 이 열 전도 값을 역수로 취하면 thermal RC 모델링에서 R 값이 계산된다. 이 때 위의 열 전도에 TSV를 더했을 때 어떤 식으로 적절하게 TSV의 열 전도율을 포함시킬 수 있는지 생각해본다. 이는 직육면체의 노드를 고려할 때 인접한 그리고 열의 흐르는 방향을 고려하여 x, y

^④ 모눈의 크기를 결정할 때, TSV의 위치와 크기를 고려하는 것이 좋다. 이에 대해서는 마지막에 다시 언급한다.

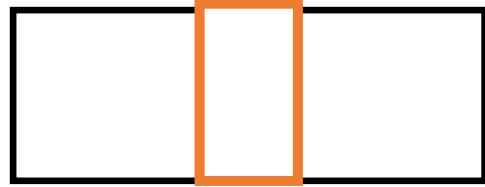
^⑤ 노드는 해당 모눈의 중심에 위치한다.



(a) TSV가 존재하는 모눈



(b) z축에서 바라본 모눈



(c) x, y축에서 바라본 모눈

그림 3. TSV를 포함하는 모눈

그리고 z축에 대해서 각각 다르게 생각해야 한다.

우선 z축의 열 흐름에 대해 고려해보자. 그림 3의 (b)를 보면 쉽게 이해할 수 있다. 그림 3의 (a)와 같은 모눈에 z축 위로 연결된 모눈이 있다고 가정하자. 그렇다면 위의 모눈과 아래의 모눈이 중심에서 중심까지 똑같은 단면적을 통해 열을 교환하게 된다. 즉 이를 식으로 표현해보면 열전도 z축은

$$g_z = \left((1 - \alpha) * k_{grid} + \alpha * k_{TSV} \right) / t, \quad \alpha = \frac{\pi r^2}{W * H}$$

위와 같이 나타낼 수 있다. k_{grid} 는 원래 모눈의 열 전도율^⑥이고 k_{TSV} 는 TSV의 열 전도율이다. 위의 식은 각각의 열 전도율을 단면적에서 TSV가 차지하는 면적과 모눈이 차지하는 면적의 비율로 곱해서 더해준 값이다. 그 결과, 이 모눈에서 z축 방향으로 교환하는 열의 양은 TSV의 열 전도율 값을 합리적으로 포함한 값을 갖게 된다. 나머지 x축과 y축으로 인접한 모눈과의 열 교환 식은 다음과 같다.

$$\begin{aligned}
 g_x &= (\int k_{yz} * section_{yz}/W)/t \\
 &= (\pi r^2 T * k_{tsv} + (WHT - \pi r^2 T) * k_{grid}) / (W * t) \\
 &= (\pi r^2 \frac{T}{W} * k_{tsv} + (HT - \pi r^2 \frac{T}{W}) * k_{grid}) / t \\
 g_y &= (\pi r^2 \frac{T}{H} * k_{tsv} + (WT - \pi r^2 \frac{T}{H}) * k_{grid}) / t
 \end{aligned}$$

우선 x축의 열 전도를 먼저 보자. x축의 방향으로 흐르는 열의 흐름을 계산하기 위해서 합리적인 평균 단면적을 구하는 방법을 생각해봐야 한다. 이에 열 전도율 k와 단면적 A의 곱을 위의 노드에서 x축으로 인접한 노드까지 적분하는 방법을 생각해볼 수 있다. 그 결과 모눈에서 모눈까지 부피에 융합된 열전도율이 곱해진 형태가 된다. 평균을 구하기 위해서 이 적분 값을 노드에서 노드까지의 거리로 나누면 된다. 그 계산

⑥ 어떤 모눈의 열 전도율은 그 층을 이루는 물질의 열 전도율과 같다.

방법이 위의 식에 표현되어 있다. x축의 방향과 y축의 방향은 같은 방법으로 계산하여 그 값을 얻을 수 있다.

이제 열 용적을 융합하는 방법에 대해 설명한다.

캐패시터를 구하는 식은 다음과 같다.

$$C_{p,new} = \left((1 - \alpha) * C_{p,grid} + \alpha * C_{p,TSV} \right), \quad \alpha = \frac{\pi r^2}{W * H}$$

$$C_{th,new} = V * C_{p,new}$$

위의 식에서 $C_{p,new}$ 는 융합된 부피당 열 용적이고 $C_{p,grid}$ 는 원래 모눈의 열 용적, $C_{p,tsv}$ 는 TSV의 열 용적을 나타낸다. 나머지 다른 변수는 그림 3에 표현되어 있다. 열 용적 값은 주변 노드와의 관계가 상관없기 때문에 간단하게 구할 수 있다. 열 용적은 부피에 비례하기 때문에 단위 열 용적을 해당 모눈에서 TSV가 차지하는 부분과 나머지 부분에 대해 부피에 비례하게 곱해서 더해주면 된다. 이 경우 모눈의 두께는 같기 때문에 두께를 약분하여 단면적 기준으로 계산하면 위와 같은 식이 나온다.

지금까지 TSV가 모눈 안에 들어오는 형태를 가정하고 설명하였다. 그러나 실제로는 여러 가지 경우가 있을 수 있다. 이제 가능한 TSV와 모눈 사이의 관계를 설명하고 실험하기 앞서 모눈의 크기를 결정하는데 참고할만한 사안들에 대해 설명하려 한다. TSV와 모눈 사이에 가능한 위치 관계는 그림 4와 같다.

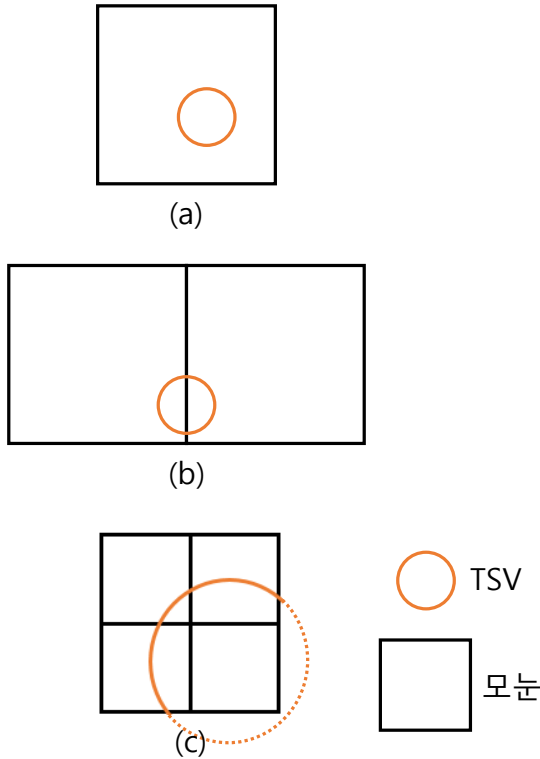


그림 4. TSV와 모눈의 가능한 위치 관계.

- (a) TSV보다 모눈이 더 커서 TSV 안에 모눈이 들어오는 경우
- (b) TSV보다 모눈이 더 크고 TSV가 모눈 경계에 걸치는 경우
- (c) 그 외의 TSV가 모눈보다 큰 경우

(b)의 경우 온전한 TSV가 한 모눈 안에 들어가 있지 않다. 이때 TSV가 차지하고 있는 만큼의 비율을 계산하여 이를 위의 식에서 구한 것에 곱해주면 위의 경우도 다르지 않게 해결된다. 물론, 한 모눈 안에 여러 개의 TSV가 들어오는 경우도 있을 수 있다. 이때도 마찬가지로 이

에 증가되는 TSV의 비율을 곱하여 계산하여 주면 새로운 열 용적과 열 전도율을 구할 수 있다. 모든 걸 고려하고 나서 얻은 보정된 열 전도 값과 열 용적 값으로 R과 C를 업데이트해주고 계산하면 TSV가 고려된 온도 값을 얻을 수 있다.

그러나 위의 경우 주의할 점이 있다. 이는 해상도를 결정하는 문제와 관련되어 있다. 모눈의 크기가 TSV 지름보다 월등히 큰 경우 실제로 TSV가 존재하는 면적에 비해 TSV를 포함하는 모눈 면적이 너무 커지는 현상이 발생한다. 그 결과 실제의 TSV 위치보다 상당히 멀리 떨어진 그리고 너무나 큰 TSV가 위치한 형태가 될 수 있다. 또 상대적으로 적은 면적의 TSV가 넓은 면적에 분포한 형태로 실제의 floorplan과 큰 차이를 보이게 되고 의도하지 않은 형태의 열 흐름을 보이게 될 수 있다. 그리고 이는 결과의 정확도에 좋지 않은 영향을 미치게 된다. 따라서 모눈 크기를 결정할 때 다음을 참고하는 것은 의미가 있다. 모눈의 면적은 grid의 크기에 의해 결정되므로 가로와 세로의 모눈 수를 결정하는 것이 중요하다 할 수 있다. 아래의 그림 5은 모눈 크기와 TSV 크기를 고려하지 않아 정확도가 현저하게 떨어진 경우의 예시이다. 그림 5은 die의 열 분포를 모눈 단위로 나타낸 것이다. 빨간색은 높은 온도이고 파란색은 낮은 온도이다. 그림 5의 경우 die는 2개의 층으로 이루어져있고 각각은 16×16 개의 모눈으로 나누어져 있다. 그리고 이 die에 8×8 의 64개의 TSV를 균일하게 설치하였다. 이 그림은 2개의 층 중 열을 소모하

는 한 층이다. 자세히 살펴보면 주위보다 온도가 낮은 모눈이 있는 것을 발견할 수 있다. 그 부분들이 TSV가 설치되어 주위에 비해 온도가 낮은 부분이다.

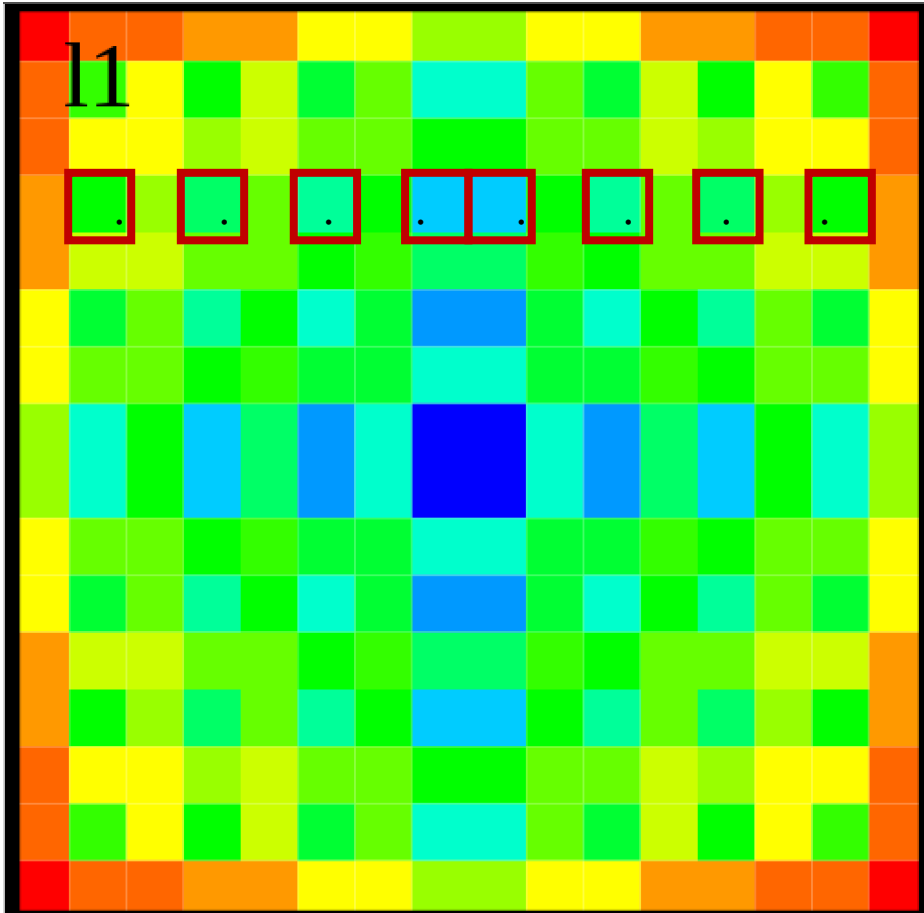


그림 5. TSV와 모눈의 좋지 않은 관계 예.

TSV를 균일하게 분포시켰음에도 불구하고 가운데에 온도가 낮은 모눈이 연속된 즉 TSV가 몰린 현상이 발견되었다. 그림 5의 작

은 점은 실제 TSV의 위치를 나타낸 것이다. 그리고 사각형은 모눈과 TSV가 합쳐진 형태 즉 시뮬레이터에서 계산할 경우 TSV가 위치한 곳이라고 볼 수 있다. 모눈 크기가 TSV 간격에 비해 충분히 작지 않기 때문에 어느 순간 TSV를 포함한 모눈들이 인접하는 경우가 생겼다. 마치 가운데에 TSV를 몰아서 설치한 형태가 되었고 실제로 가운데에 유독 온도가 낮은 것을 볼 수 있다. 이와 같은 문제를 해소하기 위해서 TSV 사이에 거리를 고려하여 가로, 세로의 모눈 수를 결정해야 한다. 이를 수식으로 표현하면 다음과 같다.

1) 목적 : TSV 수준의 모눈 크기(1모눈 1tsv)

모든 TSV 값중 서로 다른 임의의 $I, j \subset \text{TSV}$ 에 대하여

$$\text{TSV.r} \leq W_{\text{grid}} \leq (\text{Min} (| \text{TSV}_i.x - \text{TSV}_j.x | , | \text{TSV}_i.y - \text{TSV}_j.y |) - 2\text{TSV.r})/2$$

2) 목적 : TSV를 압도하는 모눈 크기(1모눈 ntsvs)

모든 TSV 값중 서로 다른 임의의 $I, j \subset \text{TSV}$ 에 대하여

$$W_{\text{grid}} \gg \text{Min} (| \text{TSV}_i.x - \text{TSV}_j.x | , | \text{TSV}_i.y - \text{TSV}_j.y |) - 2\text{TSV.r}$$

3) 목적 : TSV보다 작은 모눈 크기(모눈들 1tsv)

$$W_{\text{grid}} \ll \text{TSV.r}$$

수식 1 목적에 따른 모눈 size 결정

목적은 모눈의 크기를 어떻게 결정한 것인지를 결정하는 것이고 수식 1과 같이 TSV 크기를 기준으로 월등히 크거나 작거나 비슷한 수준으로 나누었다. TSV.r은 TSV 단면적의 반지름을 의미하고 $\text{TSV}_i.x$ 는 TSV i의 중심의 x좌표이다. 수식 1의 1)에서는 TSV와 모눈의 크기가 비슷한 수준일 때이다. 앞서서 그림 5에서 보여준 TSV와 모눈의 종지

얇은 크기 결정 예시를 보면 모눈 크기와 TSV 간의 거리를 고려하지 않았기 때문이다. 이를 고려하면 1)과 같이 표현 할 수 있다. 이 경우는 달리 말하면 하나의 모눈에 하나의 TSV를 넣는 경우이다. TSV의 크기가 압도하는 경우는 모눈 크기를 TSV의 거리를 고려하여 그보다 월등히 큰 모눈 사이즈로 결정한다. 이는 한 모눈에 여러 개의 TSV가 들어가는 경우가 있을 수 있다. 모눈보다 TSV를 크게 하려면 TSV의 반지름보다 모눈 사이즈를 월등히 작게 하면 된다. 이 경우는 여러 개의 모눈이 하나의 TSV를 표현하게 된다.

모눈의 크기를 매우 작게 하여 해상도를 높이는 것이 결과의 정확도도 높일 수 있고 더 미세한 온도 분포를 볼 수 있어서 정교하고 정확하다. 그러나 해상도를 높이는 과정에서 계산 시간이 급수적으로 증가하기 때문에 필요에 맞는 적당한 모눈 크기를 결정하는 것이 중요하다.

제 4 장 실험 방식 및 결과

제 1 절 실험 목표

본 시뮬레이터에서는 TSV를 포함하는 3D-IC의 steady state와 transient 열 분석이 가능하다. 따라서 steady state와 transient 각각의 경우에 대해 실험을 하였다. 본 실험의 목적은 열 분석 결과의 정확도 검증과 수행 시간 분석이다. 이는 하위레벨의 복합 물리 시뮬레이터인 COMSOL과 비교하였다.

제 2 절 Steady state 열 분석

Steady state 열 분석을 하기 위해 일반적인 구성으로 이루어진 두 층짜리 3D-IC를 설정하였다. 그림 6에서는 그 구체적인 설정이 표현되어 있다. 목표 3D-IC에서 가장 아래에는 spreader와 heatsink가 연결되어 있다. 칩의 면적은 $1.8\text{mm} \times 1.8\text{mm}$ 이고 spreader와 heatsink는 그 크기가 월등히 크다. 그만큼 공기접촉 면적이 넓고 열 전도율과 열 용적이 커서 열 문제를 해소하는데 큰 도움을 준다. 목표 3D-IC는 두 개의 층이 쌓인 형태이고 각각의 층은 BEOL, Source, Bulk, TIM의 네 개의 보조 층으로 이루어져 있다. BEOL(Back End of Line)[10]은 패키지(package)와 칩 또는 칩과 칩을 붙이는 글루(glue)이다. TIM(Thermal

기본 칩 넓이 : 1.8mm×1.8mm		
색깔에 따른 물질		두께(μm)
	BEOL	12
	Source	2
	Bulk	48
	TIM	20
	BEOL	12
	Source	2
	Bulk	148
	TIM	20
	Spreader(mm ³)	30×30×1
	Heatsink(mm ³)	60×60×6.9

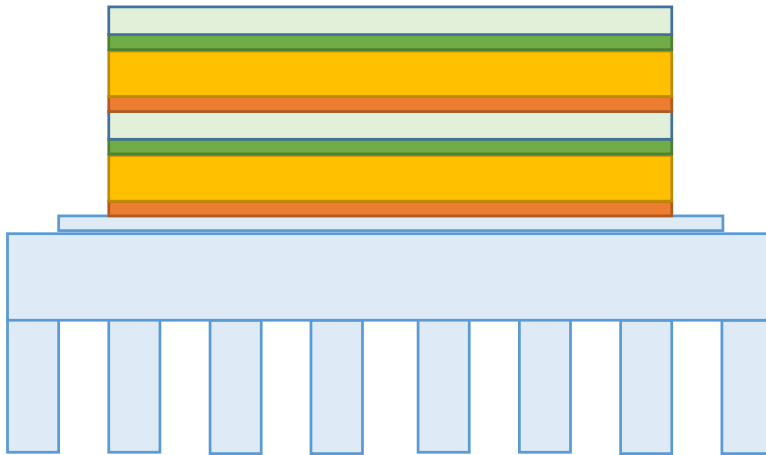


그림 6 목표 3D-IC.

Interface Material)[8]은 칩을 쌓는 과정에서 곳곳에 생긴 빈틈에 채우는 열 기름(thermal grease)이다. 채우지 않았을 경우의 공기의 열 전도율보다 열 기름을 이용하는 편이 열 해소에 더 좋다.

이 경우 균일하게 열 기름이 얇은 층을 이루고 있다고 설정하였다.

표 1 실험에 필요한 변수 값

칩 설정	열전도율(w/m·K)	열용적(J/Mm ³ ·K)
TSV (반지름 20μm)	163	1.75
BEOL	1.4	1.67
Source	100	1.75
Bulk	100	1.75
TIM	4	4.00
Spreader	400	3.55
Heatsink	400	3.55
공기온도	45°C	
초기 칩온도	60°C	

Source에서는 실질적인 파워를 소모한다. Bulk위에 Source가 얹어져 있는 형태로 이루어져 있다. 은 앞서서 제시한 3D-IC에 필요한 변수들의 값들을 정해준 표이다. 외부 공기온도는 45°C로 고정하였고 초기 칩 온도는 60°C로 지정하였다. Source 층에서 소모하는 전력은 1W로 꾸준히 주었다. 모눈의 수는 가로 세로 32개씩 총 1024개의 모눈으로 분석하였다. 이 때 본 시뮬레이터를 이용하여 목표 3D-IC를 steady state 열 분석 결과 얻게 되는 포화온도를 reference인 COMSOL과 비교하였다.

표 2를 보면 steady state 분석 결과 목표 3D-IC에 대해서 reference와 본 시뮬레이터 사이에 0.22°C차이가 있음을 알 수 있다. 이 온도는 목표 3D-IC 중에서 heatsink와 먼 쪽에 있는 Source 층의 평균 온도이다. 수행 시간 역시 본 시뮬레이터가 월등히 빠르다. 분석 결과 속도와 정확도 면에서 매우 훌륭한 결과를 보였다.

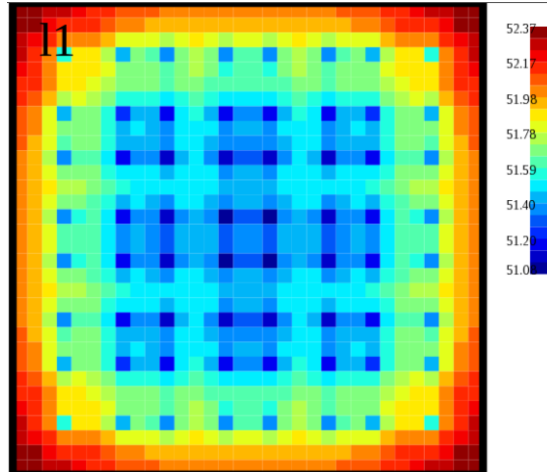
표 2 steady state 분석 결과

Steady state	COMSOL(TSV X)	Hotspot	COMSOL(TSV O)	본 시뮬레이터
포화 온도(°C)	54.1	54.35	51.58	51.36
수행 시간(s)	26	0.6	286	9.58

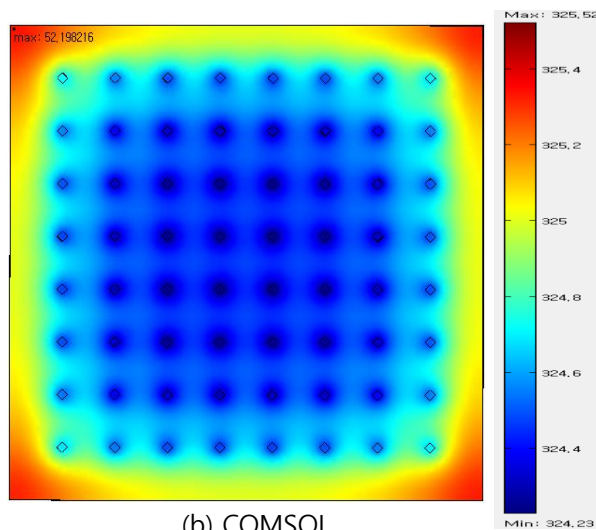
본 시뮬레이터는 모눈 단위의 온도 분석을 하기 때문에 die의 온도 분포를 볼 수 있다^⑦. 따라서 COMSOL과의 온도 분포를 비교해 볼 수 있다. 그림 7은 목표 3D-IC 중에서 heatsink와 먼 쪽에 있는 Source 층에 대해 온도 분포를 비교한 것이다. 온도 분포는 51.08~52.37°C이다. TSV를 포함하는 안쪽보다 바깥 쪽의 온도가 더 높은 것으로 보아 칩의 가장자리에서 공기접촉을 통해 수평으로 해소되는 열 냉각보다 TSV를 통한 열 냉각이 더 큰 것을 알 수 있다. 앞서서 온도가 0.5°C 안쪽으로

^⑦ Hotspot의 grid 모드에서 온도 분포 gui를 제공한다.

차이가 났었고 같은 지표를 사용한 것을 감안 할 때^⑧, 온도 분포 역시 상당히 유사한 것을 확인 할 수 있다.



(a) 본 시뮬레이터



(b) COMSOL

그림 7. Source 층에서의 온도분포.

^⑧ 지표는 1.29도(51.08~52.37℃)를 21등분으로 나눈 것이다.

제 3 절 Transient 열 분석

Transient 열 분석도 steady state 열 분석에서 사용했던 목표 3D-IC(그림 6)를 이용하였다. 1W의 전압을 Source 층에 입력하고 일정한 시간 간격으로 온도를 분석했다⁹⁾. 같은 전압을 지속적으로 입력하면 온도가 급격히 증가하고 최대온도에 도달한 이후는 조금씩 그 값이 떨어지며 한참의 시간이 흐르면 포화온도에 도달한다. 이 추세를 생각하여 본 실험에서는 두 번의 실험을 하였다. 처음은 온도가 급격히 증가하는 부분에 대해 본 시뮬레이터와 COMSOL을 비교하였고 그 다음은 최대온도에 도달한 후부터 일정시간 동안의 온도에 대하여 본 시뮬레이터와 COMSOL을 비교하였다. 정리하면 아래의 표와 같다.

표 3 Transient 분석의 두 구간 정의와 설정

분류	발열 구간(transient)	정점 구간(transient)
의미	온도가 증가하는 구간	온도가 정점에 오른 구간
단위시간 x 횟수 (총시간)	1ms x 10 (10ms)	5ms x 20 (100ms)
'Source' 층 전압	1W	1W

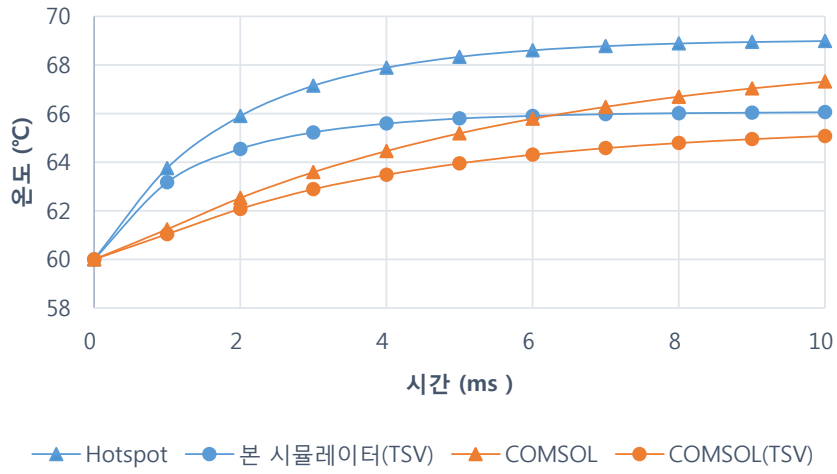
한 구간은 '발열 구간'으로 또 한 구간은 '정점 구간'으로 정의하였

⁹⁾ Transient 실험이지만 COMSOL 실행의 편의상 1W의 같은 전압으로 실험하였다.

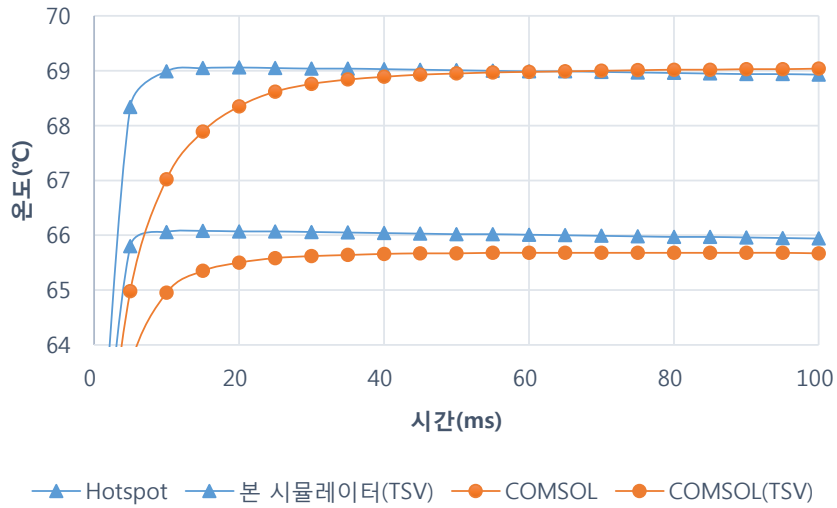
다. 목표 3D-IC에서 Source 층에 1W의 전압을 줄 때 10ms 부분에서 최대 온도에 도달하게 된다. 따라서 온도가 급격히 증가하는 부분을 발열 구간이라고 정의하였고 첫 번째 실험은 0~10ms 동안을 1ms 단위로 열 번의 순간 온도를 측정하였다. 측정된 온도는 heatsink에서 먼 쪽에 있는 Source 층의 평균 온도이다. 또 온도가 최대값 이후에 천천히 떨어지는 부분을 정점 구간이라고 정의하였다. 두 번째 실험은 0~100ms 동안을 5ms 단위로 스무 번의 순간 온도를 측정하였다. 첫 번째 실험과 마찬가지로 측정한 온도는 heatsink에서 먼 쪽의 Source 층의 평균 온도이다.

본 시뮬레이터와 COMSOL과의 오차 분석과 함께 Hotspot 시뮬레이터와 COMSOL의 오차 분석을 함께 했다. 즉 목표 3D-IC의 온도 분석은 본 시뮬레이터와 COMSOL로 비교를 하였고 목표 3D-IC에서 TSV를 제거한 경우를 따로 Hotspot 시뮬레이터와 COMSOL로 비교하였다. 결과는 그림 8과 같다.

그림 8의 (a)는 첫 번째 실험인 발열 구간에 대한 실험 결과이다. 이 때 위의 두 그래프는 Hotspot 시뮬레이터와 본 시뮬레이터이고 아래의 두 그래프는 TSV가 없는 COMSOL과 TSV가 있는 COMSOL을 나타낸 것이다. 본 시뮬레이터와 TSV가 있는 COMSOL의 그래프를 비교해보면 온도 상승률에서 어느 정도 차이를 보인다. 이것은 Hotspot 시뮬레이터와 TSV가 없는 COMSOL의 그래프를 비교해보면 Hotspot 시뮬



(a) 발열 구간



(b) 정점 구간

그림 8. 각 구간별 결과.

레이터와 COMSOL이 서로 일치하지 않기 때문임을 알 수 있다. 이에 대한 부분은 Hotspot 시뮬레이터와 COMSOL의 문제이므로 남겨두기로 한다. Hotspot 시뮬레이터와 본 시뮬레이터를 비교해보면 본 시뮬레이터의 경우 TSV가 열을 해소하는 만큼 온도가 적은 것을 알 수 있다. COMSOL의 경우도 마찬가지로 TSV의 유무의 차이만큼 온도의 차이가 나타남을 알 수 있다.

그림 8의 (b)를 보면 두 번째 실험인 정점 구간에 대한 실험 결과가 나타내어져 있다. TSV가 없는 Hotspot 시뮬레이터와 COMSOL을 비교해보면 매우 유사한 값에 다다른 것을 알 수 있다. 또 TSV가 존재하는 본 시뮬레이터와 COMSOL의 경우도 0.5°C 이내의 매우 작은 온도 차이를 나타내고 있다. 각각의 경우에 대한 수행시간은 표 4와 같다.

표 4 Transient 실험 수행시간

수행시간	발열구간(s)	정점구간(s)
Hotspot	53	516
본 시뮬레이터	98	899
COMSOL(TSV)	2758	3237

수행시간을 비교해보면 Hotspot 시뮬레이터에 TSV를 추가한 결과 본 시뮬레이터에서는 대략 0.8배 가량 수행시간이 증가하였고 이는 여전히 COMSOL에 비하면 충분히 빠른 것임을 알 수 있다.

발열 구간에서 최대 온도차이는 TSV 없는 경우 3.56℃ TSV가 있는 경우 2.47℃였다. 기존의 Hotspot 시뮬레이터가 오차가 큰데 이것은 heatsink와 spreader의 thermal RC 모델링 과정에서 실제의 물리법칙보다 단순화 되었기 때문으로 추정된다. 이에 대한 자세한 분석은 생략하도록 한다.

TSV의 구현에 대한 성공을 알아보기 위해 Hotspot 시뮬레이터와 COMSOL의 분석이 서로 일치하는 부분에 TSV를 추가하여 중점적으로 비교해 보았다. (b)를 보면 정점구간에서는 Hotspot 시뮬레이터와 COMSOL에서 거의 차이가 없다. 이는 Hotspot 시뮬레이터가 steady state 분석 값이 성능이 좋은 것과 유사한 이유로 볼 수 있다. 본 시뮬레이터 역시 TSV가 추가된 형태에서 COMSOL과의 온도차이는 steady state에서 0.22℃ 그리고 정점구간 분석결과에서 100ms에는 0.27℃로 차이로 매우 유사하며 따라서 TSV 자체에 대한 구현은 성공적인 것을 알 수 있다.

제 5 장 결론과 향후 과제

본 연구에서는 3D-IC에 대하여 TSV의 위치정보, 열 전도율 그리고 열 용적을 입력 받아 이를 고려할 수 있는 상위 레벨 열 시뮬레이터를 만들었다. 이는 steady state 열 분석과 transient 열 분석이 모두 가능하며 이를 하위 레벨의 FEM 복합 물리 시뮬레이터 COMSOL과 비교하였다. 그 결과 steady state에서는 열 배 이상의 빠른 속도와 0.5℃ 이내의 온도 차이를 보였다. Transient 에서는 ‘발열 구간’과 ‘정점 구간’으로 나누어 실험하였으며 발열 구간에서는 2.5℃ 이내의 온도차이를 보였고 정점 구간에서는 0.5℃ 이내의 오차를 보였다.

발열 구간에서 오차가 발생하는 것은 TSV를 고려하기 전의 기존의 Hotspot 시뮬레이터와 COMSOL 간의 오차가 있기 때문이다(그림 8 (a)). 정점구간에 도달하게 되면 온도는 상당히 비슷해 진다. 즉 Hotspot 시뮬레이터와 COMSOL의 발열과정의 기울기에서 차이가 난다는 것을 알 수 있다. 이는 Hotspot 시뮬레이터 자체의 한계이고 본 논문에서는 깊이 다루지 않는다.

본 논문에서 제시한 TSV의 설계의 정확도를 알아보기 위해 COMSOL과 Hotspot 시뮬레이터가 일치하는 부분에 각각 TSV를 추가한 경우를 비교하였다. COMSOL과 Hotspot 시뮬레이터의 분석 결과가 매우 유사한 경우는 steady state 분석과 정점구간의 온도 분포이다. 이

경우에 TSV가 있는 COMSOL과 본 시뮬레이터의 분석 역시 오차 0.5℃ 안으로 상당히 유사했다. 따라서 TSV에 대한 구현은 성공적인 것으로 볼 수 있다. 그러나 근본적인 문제인 Hotspot 시뮬레이터와 COMSOL의 기울기차이를 줄이기 위한 여러 향후 연구도 지속되어야 할 것이다.

참고문헌

- [1] W. Huang, S. Ghosh, S. Velusamy, K. Sankaranarayanan and K. Skadron, "Hotspot: A Compact Thermal Modeling Methodology for Early-Stage VLSI Design," in *TVLSI*, 2006.
- [2] H. Qian, H. Liang, C.-H. Chang, W. Zhang and H. Yu, "Thermal Simulator of 3D-IC with Modeling of Anisotropic TSV Conductance and Microchannel Entrance Effects," in *ASP-DAC*, 2013.
- [3] K. Skadron, T. Abdelzaher and M. R. Stan, "Control-Theoretic Techniques and Thermal-RC Modeling for Accurate and Localized Dynamic Thermal Management," in *HPCA*, 2002.
- [4] M. Jung, J. Mitra, D. Z. Pan and S. K. Lim, "TSV Stress-Aware Full-Chip Mechanical Reliability Analysis and Optimization for 3D IC," *COMMUNICATIONS OF THE ACM*, pp. 107-115, 2014.
- [5] K. Skadron, M. R. STAN, S. Karthik, W. Huang, S. Velusamy and D. Tarjan, "Temperature-Aware Microarchitecture: Modeling and Implementation," *ACM Transactions on Architecture and Code Optimization*, pp. 94-125, 2004.

- [6] A. Sridhar, A. Vincenzi and T. Brunschwiler, "3D-ICE: Fast Compact Transient Thermal Modeling for 3D ICs with Inter-tier Liquid Cooling," *ICCAD*, pp. 463-470, 2010.
- [7] COMSOL, "COMSOL corporation," COMSOL corporation, [Online]. Available: <http://www.comsol.com>.
- [8] R. Kempers, P. Kolodner, A. Lyons and A. Robinson, "Development of a high-accuracy thermal interface material tester," *Thermal and Thermomechanical Phenomena in Electronic Systems*, pp. 221-226, 2008.
- [9] J. H. Lau and T. G. Yue, "Thermal Management of 3D IC Integration with TSV (Through Silicon Via)," in *Electronic Components and Technology Conference*, 2009.
- [10] A. K. Sahoo, S. Fregonese, M. Weib, C. Maneux, N. Malbert and T. Zimmer, "Impact of back-end-of-line on thermal impedance in SiGe HBTs," in *Simulation of Semiconductor Processes and Devices*, Glasgow, 2013.

Abstract

A High Level Thermal 3D-IC simulator including TSV model

성 명 Sunwook Kim

학과 및 전공 Electrical Engineering

The Graduate School

Seoul National University

For decades, the main interest in semiconductor technology has been in increasing the degree of integration. However, the increase in integration on 2D ICs (integrated circuits) is approaching to its limit. So methods of stacking dies are considered to be a promising technology.

3D stacked die is far more scalable and allows higher degree of integration compared to 2D die. It shortens wire lengths and decreases not only critical path delays but also power consumed by wires. But as the result of stacking, the density of power dissipation rises whereas the area of the surface contacting air decreases.

To analyze and solve the thermal problems, a thermal simulator that can estimate temperature is required. There are two aspects of thermal analysis. One is steady state analysis and the other is transient analysis. There are many existing simulators for thermal analysis of 2D-ICs. But there are a few simulators that can analyze 3D-ICs and none of them can perform both steady state and transient analysis while considering TSVs.

TSVs made up of copper connect wires on different stacked dies using cylindrical holes through the dies. The copper of the TSVs fills up the cylindrical holes for the connection. As well as connecting wires, TSVs also help dissipating the heat. TSVs commonly connect multiple dies within a package to the spreader and heatsink then they makes it easy to exchange heat. In fact, the thermal conductance of a TSV of copper is higher than that of a chip of silicon. Moreover, since TSVs connect different dies through BEOL(back end of line) and TIM(thermal interface material) layers which blocks heat flow, they help a lot with heat dissipation. As a result there have been many attempts of solving the heat problems with TSVs.

This paper presents an approach to the development of a

simulator that can analyze both steady state and transient temperatures in 3D ICs with TSVs and shows the effectiveness with some experiments.