



공학석사 학위논문

3D DRAM 용 하부 기판과 전극에 따른 a-IGZO 특성 연구

A Study on the Properties of a-IGZO according to the Substrate and the Electrode for 3D DRAM

2023년 2월

서울대학교 대학원

재료공학부 하이브리드재료전공

이 선 진

3D DRAM 용 하부 기판과 전극에 따른 a-IGZO 특성 연구

A Study on the Properties of a-IGZO

according to the Substrate and the Electrode

for 3D DRAM

지도 교수 황 철 성

이 논문을 공학석사 학위논문으로 제출함 2023년 1월

> 서울대학교 대학원 재료공학부 하이브리드재료전공 이 선 진

이선진의 공학석사 학위논문을 인준함 2023년 1월



초 록

DRAM은 빠른 속도 및 높은 집적도 구현이 가능한 메모리이다. DRAM은 고집적화 기술을 통해 성능 개선을 해왔으나 5년 이내 물리적 한계 봉착이 예상되며, 이를 극복할 수 있는 방안으로 새로운 구조의 3D DRAM이 유력한 후보이다. 3D DRAM은 평면 형태의 셀을 z축 방향으로 적층하는 구조를 가진 DRAM을 의미하며, 3D DRAM 개발 시 구조 혁신과 더불어 소자 사양에 맞도록 적용 물질이 변경될 것이다. 특히 트랜지스터 채널 물질을 현재 사용중인 단결정 실리콘 기판에서 각 적층된 셀 층마다 채널 물질을 박막으로 형성해 주어야 한다. 다양한 채널 물질 후보군 중 공정 난도가 낮으며 양산성을 확보할 수 있는 스퍼터링, 원자층 증착 방법 등으로 박막 증착이 가능하고, 적당한 이동도와 낮은 누설전류, 균일도가 높은 비정질 구조를 가진 비정질 산화물 반도체가 주목받고 있다. 비정질 산화물 반도체 중 a-IGZO는 디스플레이 트랜지스터의 채널로 상용화된 물질로, 이를 3D DRAM 채널로 사용하기 위해서 물리적, 전기적 특성 및 채널을 둘러싼 절연막 및 전극 등을 포함한 주변 공정의 연구가 중요하게 필요한 시점이다. 따라서 본 논문은 고주파 교류 마그네트론 스퍼터링 장비를 이용하여 증착한 a-IGZO 박막을 3D DRAM의 채널 층으로 적용하기 위해 하부 기판 및 소스/ 드레인 전극 물질에 따른 a-IGZO 특성을 연구하였다.

첫 번째 연구 파트에서 열 산화 SiO₂와 원자층 증착 SiO₂의 게이트 절연막(하부 기판)에 따라 a-IGZO의 증착 거동 및 박막 트랜지스터의 특성을 비교하고, 그 차이의 원인을 규명하였다. 열 산화 SiO₂ 대비 원자층 SiO₂의 기판에서 a-IGZO박막 내 인듐의 감소와 전기적 특성 열화가 나타났는데, 이는 스퍼터링 장비 내 발생하는 리스퍼터링에 의해 기인한 현상이다. 열 산화 SiO₂ 대비 원자층 SiO₂의 낮은 밀도로 물리적 충격인 리스퍼터링 효과가 더 많이 나타나면서 결합력이 약한 인듐이 제거되며 조성비를 변화시키고, 박막의 결함을 증가시켜 전기적 특성이 열화된 것임을 실험을 통해 검증하였다. 또한 스퍼터링 a-IGZO 증착하는 과정에서 리스퍼터링이 지속해서 발생하고 있으며, 하부 기판의 결함 정도에 따라 증착된 a-IGZO 상부 막의 결함 생성이 증가되는 반면, 하부 막의 밀도가 치밀해져 a-IGZO 두께 증가에 따라 축적층을 이루는 하부 막의 전자 밀도 증가에 따라 우수한 전기적 특성을 보였다.

i

두 번째 연구 파트는 소스/드레인 전극 물질(ITO, Ti, TiN)에 따른 a-IGZO 박막 트랜지스터의 특성으로부터 채널 층과 전극 물질 간의 계면 층이 미치는 영향성 및 원인 분석을 하였다. TiN, Ti, ITO 순으로 a-IGZO 박막 트랜지스터의 우수한 전기적 특성을 보였고, TLM 방식으로 추출한 접촉 비저항은 ITO, Ti, TiN 전극 순으로 3.5*10⁻⁴, 1.9*10⁻⁴, 1.2*10⁻⁴Ωcm²으로, TiN의 낮은 접촉 비저항 특성을 확인하였다. 전극별 접촉 비저항에 영향을 미치는 요인을 확인하고자 전극의 고유 비저항과 일함수 비교, 전극과 a-IGZO, 계면 특성을 분석하였다. 전극의 비저항은 ITO가 가장 높고 Ti와 TiN은 유사한 수준이며, 일함수 측면 ITO, Ti, TiN 순서대로 a-IGZO와 이루는 쇼트키 장벽이 낮아 캐리어 이동이 용이하다. 계면 층을 분석 결과, a-IGZO와의 계면 층은 ITO, Ti, TiN 순으로 3.1, 3.9, 1.2nm 두께이며, ITO와 Ti의 경우 a-IGZO와 이루는 계면 층이 거칠고 접촉이 불량하였으나, TiN은 안정한 계면 층을 이루고 있다. 또한 ITO와 Ti는 각각 하부 a-IGZO로 금속 이온 확산과 a-IGZO의 산소를 빼앗아 결정 구조로 변화시키는 반면 TiN은 a-IGZO의 변형을 일으키지 않았다. 따라서 TiN 전극은 금속 비저항이 낮고, 안정적인 계면 층 형성 및 a-IGZO와의 낮은 반응성으로 우수한 접촉 저항을 가짐을 확인함에 따라 향후 짧은 채널 트랜지스터(scaled TFT) 및 3D DRAM의 소스/드레인 전극 물질로 사용할 수 있다.

본 연구는 a-IGZO 채널 층과 하부 기판, 전극 물질과의 상호 작용에 대해 다양한 실험과 분석을 하였으며, 이는 a-IGZO를 3D DRAM의 채널로 적용하기 위한 기반 기술로의 의미를 가진다.

주요어: 비정질 산화물 반도체, InGaZnO(IGZO), 박막 트랜지스터, 스퍼터링(sputtering), 리스퍼터링(re-sputtering), TiN **학 번**: 2021-28775

제	1 장 서 론 1.1 연구 배경	1
제	 2 장 문헌연구 2.1 비정질 산화물 반도체 2.1.1 밴드 구조와 누설 전류 2.1.2 전자 구조와 이동도 2.1.3 비정질 산화물 반도체의 캐리어 및 전도 메커니즘 2.1.4 비정질 산화물 반도체의 조성 및 전기적 특성 2.1.5 스퍼터링(Sputtering) 방식의 a-IGZO 증착 	5 5 7 9 .11 .13
제	 3 장 본 문. 3.1 연구 방법 및 분석. 3.1.1 스퍼터링 a-IGZO 증착. 3.1.2 a-IGZO 트랜지스터 제작 방법. 3.1.3 박막의 물리적, 구조적 특성 분석. 3.1.4 박막 트랜지스터의 전기적 특성 분석. 	.16 .16 .18 .20 .23
	 3.2 하부 기판에 따른 a-IGZO 증착 거동 및 특성 3.2.1 연구 배경 3.2.2 SiO₂ 특성 비교 3.2.3 하부 기판에 따른 a-IGZO 증착 거동 규명 평가 	.25 .25 .28 .30
	 3.3 소스/드레인 전극에 따른 a-IGZO 박막 트랜지스터 특성 3.3.1 연구 배경 3.3.2 문헌 연구 3.3.3 금속 전극의 공정 조건 및 비저항 3.3.4 TLM 패턴과 특성 추출 3.3.5 전극 물질에 따른 a-IGZO 트랜지스터의 전기적 특성 	.50 .50 .52 .54 .55 .58
제	4 장 결 론 4.1 결론 및 고찰	.68
참고	고문헌	.71
Ab	stract	.77

표 목차

표	3.1 스퍼터링 a-IGZO 공정 조건1	.7
표	3.2 열 산화 방식 및 원자층 증착 방식의 SiO ₂ 공정 조건.2	25
표	3.3 원소별 고유 특성 3	33
표	3.4 a-IGZO 두께에 따른 전기적 특성	4
표	3.5 a-IGZO 조건에 따른 In 분포 @ EELS	-6
표	3.6 ITO, Ti, TiN 공정 조건 및 비저항5	54
표	3.7 ITO, Ti, TiN 전극에 따른 반도체 면저항, 접촉 저항,	
	이동거리, 접촉 비저항 비교6	50
표	3.8 ITO, Ti, TiN 전극에 따른 비저항, 접촉저항, 계면 비교	68

그림 목차

그림	1.1 DRAM 기술 진화 및 구조 혁신	. 4
그림	1.2 채널 물질의 장단점 비교	. 4
그림	1.3 3D DRAM 예상 구조	. 4
그림	2.1 비정질 산화물의 밴드 구조	. 6
그림	2.2 실리콘과 IGZO의 결정 구조에 따른 오비탈 구조	. 8
그림	2.3 산화물 반도체 전도 메커니즘1	10
그림	2.4 IGZO의 캐리어 밀도와 이동도 관계 1	10
그림	2.5 IGZO 혼합비에 따른 이동도 및 결정구조1	12
그림	2.6 IGZO 조성비에 따른 트랜지스터 전기적 특성1	12
그림	2.7 교류 마그네트론 스퍼터링 장치	15
그림	3.1 스퍼터링 a-IGZO 증착률1	17
그림	3.2 a-IGZO 박막 트랜지스터 제작 순서1	[9
그림	3.3 (a) 하부 기판에 따른 a-IGZO 조성비 @XRF,	
	(b) a−IGZO 조성비 @ XPS, (c) 하부 기판에 따른	
	a-IGZO 박막 트랜지스터 전하 전달 곡선2	27
그림	3.4 SiO₂ 종류에 따른 (a) I-V, (b) C-V 결과	29
그림	3.5 SiO2의 (a) 조성 분석 @ XPS, (b) 0.49% HF 습식	
	식각 결과	29
그림	3.6 (a) 중착 시간에 따른 a-IGZO 중착률, (b) 조성비.3	30
그림	3.7 하부 기판에 따른 a-IGZO TEM, EELS 분석 결과.3	31
그림	3.8 산소 주입 조건에 따른 a−IGZO (a) 증착률,	
	(b) 조성비	34

그림 3.9 산소 주입 2% 조건에서 증착 시간 및 하부 기판에 그림 3.10 산소 주입 2% 조건에서 하부 기판에 따른 a-IGZO 그림 3.11 (a) a-IGZO 조건에 따른 박막 트랜지스터 그림 3.13 반복 중착에 따른 a-IGZO (a) 면밀도. 그림 3.14 반복 중착에 따른 a-IGZO의 (a)In 면밀도, (b)1cycle 그림 3.15 a-IGZO 중착 거동 도식화 (a) 1 cycle a-IGZO 그림 3.16 a-IGZO 두께에 따른 (a) 전하 전달 곡선. (b) 전기적 특성 비교......43 그림 3.17 두께 및 하부 기판 에 따른 a-IGZO (a) 굴절률. (b) 하부 기판에 따른 a-IGZO 밀도, (c) Tox 기판에서 두께에 따른 a-IGZO 밀도 45 그림 3.19 (a)열처리 한 기판의 a-IGZO 면밀도 및 In 면밀도, (b) 압력 조건에 따른 a-IGZO 조성, 그림 3.20 (a) 박막 트랜지스터의 layout, (b) TLM 패턴의 layout (c) TLM 패턴의 3차원 그림55 그림 3.22 소스/드레인 전극 물질에 따른 a-IGZO 트랜지스터의 그림 3.23 (a) 채널 길이에 따른 TiN 전극의 전하 전달 곡선, (b) (a)의 전하 전달 곡선으로부터 추출한 전기적 특성, (c) 채널 길이 와 켜진 전류 비율 (d) 채널 길이에 그림 3.24 채널 길이에 따른 총 저항 그래프 (a) ITO 전극, (b) Ti 전극, (c) TiN 전극60 그림 3.25 ITO, Ti, TiN 전극별 쇼트키 장벽의 높이 변화.....61 그림 3.26 (a) 전극별, 게이트 전압에 따른 접촉 저항 변화, (b) 전극별, 게이트 전압에 따른 반도체 면저항, (c) a-IGZO 트랜지스터의 밴드 다이어그램......62 그림 3.27 고유 이동도 및 접촉 저항 (a) ITO 전극, (b) Ti 전극, (c) TiN 전극63 그림 3.28 전극과 a-IGZO TEM image64

그림	3.29	ITO / a-IGZO / SiO ₂ XPS depth profile	65
그림	3.30	ITO / a-IGZO / SiO ₂ 분석 (a) TEM, (b) EELS,	
		(c) 계면층	65
그림	3.31	Ti / a-IGZO / SiO2 분석(a)TEM,(b)EELS,	
		(c) 계면층	67
그림	3.32	TiN / a-IGZO / SiO2 분석 (a) TEM, (b) EELS,	
		(c) 계면층	67

제1장서 론

1.1 연구 배경

빅데이터, 인공지능, 자율주행, 메타버스 등을 포함하는 ICT (Information and Communication Technologies) 기술 성장 및 코로나 팬더믹 환경에서 2022년 기준으로 약 97제타바이트(Zetabyte:10의 21승)의 데이터가 생성되었으며, 2025년에 181제타바이트가 예상될 정도 지수적 성장세를 보인다. 급증하는 데이터를 수용, 처리하기 위한 반도체의 수요 또한 기하급수적으로 늘어나고 있는 동시에 요구되는 성능 (저장용량, 속도, 전압) 또한 높아지고 있다.

현대의 컴퓨터에서 Dynamic Random Access Memory (DRAM)은 빠른 속도 및 높은 집적도 구현이 가능한 메모리로 주메모리의 역할을 담당하며, 고집적화 기술 및 구조 혁신을 통한 성능 개선을 해왔다. 현재 디자인 룰(design rule) 1x nm DRAM을 양산하고 있으나, 향후 디자인 룰 10nm 이하는 물리적 한계에 봉착하여 더 이상 크기를 줄이는 것으로 고집적화는 불가해 보인다.

디자인 룰 감소의 한계를 극복하기 위해 4F², Capacitor-less 2Tr 등 여러 방안이 고안되었지만, 이미 20nm Planar NAND에서 집적도 한계를 뛰어넘기 위해 셀을 적층하는 구조인 V-NAND(Vertical NAND)로 구조 변화 및 양산 성공 사례를 비추어 봤을 때 가장 현실성 있는 차세대 DRAM은 3D DRAM(3d dimension vertical DRAM)이다. DRAM 제조 업체들도 스케일링(scaling) 한계를 뛰어넘고자 개발 로드맵에 3D DRAM을 언급하고, 3D DRAM의 구조 및 공정에 대한 특허 출원을 지속하면서 3D DRAM 개발 준비를 하고 있다.

DRAM은 NAND대비 커패시터(capacitor)가 존재하고 더 높은 성능을 요구하기에 3D DRAM 개발을 위해 현재 DRAM의 공정, 물질이 많이 변경될 것이며, 그 중에서도 가장 크게 변화될 것은 트랜지스터의 채널로 예상된다. DRAM은 단결정 실리콘 기판을 채널층으로 사용하였으나, 3D DRAM은 셀을 적층하는 구조이기에 실리콘 기판을 사용할 수 없고 층마다 채널 물질을 형성해야 하기 때문이다.

양상 중인 소자의 트랜지스터 내 채널 물질은 크게 단결정 실리콘(crystalline Si), 다결정 실리콘(polycrystalline Si), 비정질 실리콘(amorphous Si), 비정질 산화물 반도체(Amorphous Oxide Semiconductor, AOS)이 있다. DRAM 및 logic 소자에서는 단결정 실리콘을, V-NAND는 다결정 실리콘을, 디스플레이 소자는 제품에 따라 비정질 실리콘, 다결정 실리콘, 비정질 산화물 반도체를 사용한다. 단결정 실리콘 채널은 결함과 이동도 측면 가장 유리하나, 단결정 실리콘을 3D DRAM 트랜지스터에 적용하기 위해서는 100층 이상의 실리콘/실리콘 저마늄(Si/SiGe)을 에피텍셜(epitaxial) 성장을 시켜야 하는데 이는 공정 난도가 굉장히 높아 양산성 측면 불리하다. 다결정 실리콘의 경우 이동도가 100cm²/Vs 수준으로 높고 V-NAND에서 적용하고 있어 양산성이 검증되었으나, 다결정 실리콘 내 결정립계 기인 누설 전류 및 셀 간 산포 열화 문제가 존재한다. 결정립계 기인 산포 증가는 V-NAND의 난제이기에 3D DRAM에서도 동일한 문제가 발생할 것으로 예상된다. 비정질 실리콘은 비정질 구조로 대면적, 균일성, 공정 용이성은 뛰어나지만, 이동도가 1cm²/Vs 이하로 너무 낮고, 내부 결함이 많은 단점이 있다.

반면 비정질 산화물 반도체는 일반적인 원자층 증착법(Atomic Layer Deposition, ALD) 또는 물리적 기상 증착법 (Physical Vapor Deposition, PVD)을 포함한 대부분의 방식으로 증착이 가능하기 때문에 공정 난도가 낮아 양산성 측면 유리하고, 결정립계가 없는 비정질 구조로 산포 열화 및 누설 전류 문제가 없으며, 10cm²/Vs 수준의 이동도를 가지고 있어 2~10cm²/Vs 이동도가 필요할 것으로 예상되는 3D DRAM 트랜지스터의 채널 물질로 적합한 물질이다. 비정질 산화물 반도체로 ZnO, ZnSnO(ZTO)[1], InZnSnO(IZTO)[2] 등 다양한 물질이 개발되어 왔는데, 가장 활발히 연구되고 상용화된 것은 2004년 Hosono 그룹에서 발표한 IGZO(Indium-Gallium-Zinc-oxide)이다. a-IGZO(amorphous IGZO)[3]는 인듐, 갈륨, 징크, 산소가 포함된 사성분계 물질로 앞서 언급한 비정질 산화물 반도체 특징을 모두 가지고 있으며, 디스플레이 제품(AMOLED)에도 적용되어 양산성이 확보된 만큼 3D DRAM 채널 물질로 가장 근접한 후보 물질이다.

Capacitor-less 구조인 2TO(2Transistor-Ocapacitor) 구조에 IGZO를 채널 층으로 이용한 논문이 있으나, DRAM 현 구조인 1T-1C(1transistor-1capacitor)구조에 IGZO를 DRAM 채널 층으로 적용하여 보고한 사례는 없다. 따라서 3D DRAM 내 IGZO 채널을 적용하기 위해서는 IGZO 채널의 자체 특성뿐만 아니라 채널을 둘러싼 게이트 절연막 및 보호막, 소스/드레인 전극 등을 포함한 주변 공정이 채널에 미치는 영향성 연구가 중요하게 필요한 시점이다. 본 논문에서는 3D DRAM 채널에 적용하기 위해 a-IGZO를 채널로 적용한 박막 트랜지스터 동작을 이해하고, a-IGZO 하부 게이트 절연막과 소스/드레인 전극에 따른 특성 분석을 하여 기반 기술 확보를 목표로 하고 있다.

2D DRAM에서 게이트 절연막은 열 산화(thermal oxidation) 방식의 SiO₂를 사용했으나, a-IGZO를 적용한 3D DRAM은 단결정 실리콘의 부재 및 구조의 복잡함으로 원자층 증착 방식(Atomic layer deposition, ALD)을 이용하여 게이트 절연막 형성해야 하므로 열 산화 SiO₂와 원자층 증착 SiO₂에 따른 a-IGZO 특성 변화를 확인할 필요가 있다.

또한 캐리어를 공급/이동하는 소스/드레인 전극 물질에 따라 a-IGZO 박막 트랜지스터의 특성 변화가 되며, 채널 길이가 작아질수록 그 영향은 더 커진다. 특히 그림 1.3의 3D DRAM 구조에서 a-IGZO와 커패시터 전극은 직접 접합됨으로 전극 물질에 따른 트랜지스터의 특성 분석은 필수적이다. 오랜 기간 커패시터 전극으로 사용된 TiN(titanium nitride)을 포함하여 접합 층으로 많이 활용되는 Ti(titanium), 디스플레이 트랜지스터의 투명 전극으로 사용하는 ITO(Indium Tin Oxide)를 a-IGZO 트랜지스터 소스/드레인 전극에 적용하여 전극에 따른 트랜지스터의 전기적 특성을 통해 전극 물질 영향을 분석하고자 하였다.

이런 연구 배경으로 본 논문의 첫 번째 연구 파트에서 a-IGZO 하부 기판(게이트 절연막)에 따라 스퍼터링 방식으로 증착된 a-IGZO의 증착 거동 및 박막 트랜지스터의 특성을 비교하고, 그 차이의 원인을 규명하였다. 두 번째 연구 파트는 전극 물질에 따른 a-IGZO 박막 트랜지스터의 특성으로부터 접촉 특성이 미치는 영향성을 확인하고 원인 분석을 하였다.

3



그림 1.1 DRAM 기술 진화 및 구조 혁신[4]



그림 1.2 채널 물질의 장단점 비교



그림 1.3 3D DRAM 예상 구조

제 2 장 문헌 연구

2.1 비정질 산화물 반도체

2.1.1 밴드 구조와 누설 전류

입자의 3가지(결정질, 다결정질, 비정질) 결정 구조 중 비정질 구조는 원자들의 배열이 불규칙적이며 원자간 단거리 질서 (short range order)를 가지고 있으나 장거리 질서(long range order)는 없는 구조를 뜻한다. 따라서 비정질 구조는 원자간 결합각도 및 결합 길이가 불균일하게 분포되어 있으며, 불완전한 결합도 포함하고 있는데 이런 무질서도(disorder) 기인 밴드갭(band gap) 내 전자 상태(state)가 분포하게 된다. 결정 구조 대비 원자간 결합각도 및 결합 길이가 틀어지며 약한 결합(weak bonding)이 내부에 존재하는데 이로부터 발생하는 상태를 꼬리 상태(tail state)라고 한다. 이는 전도대 하단, 가전자대 상단에 위치하며 전도대 및 가전자대 대비 낮은 상태 밀도(density of states)를 보이고 있나, 캐리어의 이동이 대부분 꼬리 상태를 거쳐 전도대로 이동되기 때문에 꼬리 상태의 밀도는 전기적 특성에 큰 영향을 미친다. 다음으로 원자간 불완전한 결합인 결합 결함(dangling bond) 기인 발생하는 상태를 깊은 상태(deep state)라고 하며 전도대와 가전자대 중간 부분인 깊은 준위에 위치하게 된다. 이처럼 밴드갭내 상태 존재로 결정 구조의 밴드 구조와 다른 비정질 물질의 독특한 밴드갭 구조가 형성되어 비정질 물질의 밴드갭을 이동도 모서리(mobility edge)로 대응시킨다. 밴드갭 내 꼬리 상태와 깊은 상태를 포함한 국재화 상태(localized states)와 그 밖의 확장된 상태(extended states)로 나누어지며 이 둘의 분리 기준을 이동도 모서리(mobility edge)라고 한다.

누설 전류는 트랜지스터가 꺼진 상태에서도 흐르는 전류를 의미하며 꺼진 전류(off current) 특성으로 대변된다. 단결정 실리콘은 1.12eV의 밴드갭을 가지고 내부 결함도 없기에 전자가 쉽게 전도대로 이동할 수 있으며, 게이트 음 전압 조건에서도 페르미 레벨(E_F)이 가전도대 (E_V) 근처로 움직여 정공이 형성 기인 꺼진 전류가 발생하여 누설 전류가 증가하게 된다.

하지만 비정질 산화물 반도체는 3.0eV 이상의 넓은 밴드갭을 가지고 있어 전자가 전도대로 이동이 어렵고, 밴드갭 내부에 많은 깊은

5

준위의 전자상태(deep state) 존재로 페르미 레벨이 가전도대로 이동이 레벨 페르미 고정현상과 가전자대 되지 않는 부근의 다량의 국재화상태(localized state)에 캐리어가 포획되기 때문에 정공이 발생할 확률이 낮아 꺼진 상태에서 낮은 누설 전류를 가질 수 있다. 따라서 비정질 산화물 반도체는 전류 측정 장치의 측정 한계 이하의 낮은 꺼진 전류값을 가졌기 때문에 측정으로 확인할 수 없어 간접방식으로 누설 전류를 예측할 수 있다. C축으로 결정이 형성된 CAAC-IGZO(C-axis aligned crystalline IGZO)의 경우 꺼진 상태의 누설 전류가 10⁻²² A/µm, 85℃ 조건에서 1hr의 보전 시간(refresh time)을 보고한 바 있으며[7], a-IGZO의 경우 커패시터가 없는 구조에서 누설전류 3*10⁻ ¹⁹ A/μm, 25℃ 조건에서 64s의 보전 시간을 추출하였으며[8], DRAM의 보전 시간(refresh time) 사양인 64ms보다 1000배 높은 수준이다. 이처럼 a-IGZO는 다층 박막으로 제작되는 3D DRAM에서 발생할 수 있는 발열로 인한 손실을 낮은 누설 전류로 보전 시간을 보상해 주어 보전 시간 사양(64ms)을 만족시킬 수 있음은 물론 그 이상으로 증가시킬 수 있는 장점을 가진다.



그림 2.1 비정질 산화물의 밴드 구조[5]

2.1.2 전자 구조와 이동도

산화물 반도체는 1~3종류의 금속 원자와 산소 원자의 이온 결합으로 형성되고 반도체적 특성을 띠고 있는 물질이다. 이온 결합은 두 가지 이상의 원자로 이루어지는데 하나는 양성 원자와 음성 원자이며, 보통 양성 원자인 금속 원자와 음성 원자인 산소 원자를 결합하여 형성한다. 금속 원자와 산소 원자간 이온화 에너지와 전자친화도의 높은 차이로 원자들은 이온화가 되고 전자의 이동이 발생되며 이때 정전기적 포텐셜(potential)인 Madelung potential에 의해 금속 양이온의 에너지는 높아져 전도대를, 음이온의 에너지는 낮아지며 전자대를 형성하면서 밴드갭의 크기가 3eV 이상으로 커진다[5]. 따라서 산화물 반도체의 전자 구조는 전도대 최하단부는 금속의 ns궤도로 구성되고 가전자대 최상부는 산소의 2p 궤도로 형성되며 전도대 최하단부에서 s궤도의 충분한 중첩 결합을 위해 최외곽 전자배치가 (n-1)d10ns0, n ≥ 5를 만족하는 금속 이온을 선택하여 산화물 반도체를 형성한다.

앞서 살펴본 전자 구조에 따라 전도대 최하단부에 위치한 금속 ns 궤도의 겹침으로 밴드 분산이 커 전자의 유효 질량은 감소되고, 가전자대의 산소의 2p 궤도의 국재성으로 밴드의 분산이 작아 전공의 유효 질량이 크게 되면서 대부분의 산화물 반도체는 전자의 이동도가 크고 정공 이동도가 낮은 특성을 보여 대부분의 산화물 반도체는 전자를 주 캐리어로 하는 n-type 반도체 특성을 지닌다.

또한 이동도는 결정 구조에 크게 영향을 받고 있다. 2.1.1절에서 설명하였듯 비정질 구조에서는 원자의 궤도 중첩이 틀어져 이동도가 감소되고, 결합 구조 변형이나 결함으로 인해 밴드갭 내 수많은 전자 상태를 만들고 이 상태들에 캐리어가 이동하지 못하도록 포획하여 이동도가 크게 감소된다. 이런 이유로 sp³ 혼성 궤도 함수를 가진 실리콘의 경우, 결정질 상태에서는 1000cm²/Vs 수준의 이동도를 보이지만 비정질 구조에서는 ~1cm²/Vs 수준으로 급격히 감소한다. 반면 산화물 반도체의 전도대는 반경이 크고 구 형태인 궤도 함수로 전도대 최하단부가 구성되어 있어 이웃한 금속 이온의 s궤도와 중첩이 용이하며 대칭 구조이기 때문에 비정질 구조에서도 충분한 궤도 중첩으로 이동도가 많이 감소하지 않는다. 산화물 반도체의 대표적인 물질인 IGZO의 경우 결정질 구조에서는 80cm²/Vs 수준의 이동도를 보이고, 비정질은 ~10cm²/Vs 수준의 이동도를 나타낸다[6].

7



그림 2.2 실리콘과 IGZO의 결정 구조에 따른 오비탈 구조[6]

2.1.3 비정질 산화물 반도체의 캐리어 및 전도 메커니즘

원하는 캐리어의 종류와 농도로 주입(doping)하여 캐리어를 형성하는 실리콘과는 달리 비정질 산화물 반도체는 내인성(intrinsic) 결함인 산소 공공(oxygen vacancy)에 의해 캐리어(전자)의 밀도가 결정된다. 산소 공공이 발생 시 중성을 맞추기 위해 자유 전자가 생성되면서 1개의 산소 공공 당 2개의 자유전자가 발생하게 되며, 이 자유 전자는 전도대 하단 부근에 얕은 도너 상태(shallow-donor state) 나 깊은 상태(deep states)에 갇힐 수 있다. 가전자대에서 얕은 도너 상태로 들뜬 상태가 된 전자들은 전도대로 쉽게 여기 될 수 있어 전도성을 높일 수 있다.

밴드갭 내 존재하는 전자 상태 기인 전도대 근처에 전위 장벽이 일정하지 않고 골짜기 형태로 굴곡이 존재하는데 이런 특징으로 비정질 산화물 반도체의 캐리어 이동 메커니즘은 크게 트랩 제한 전도(trap limited conduction, TLC), 호핑 전도(variable range hopping conduction, VRH), 퍼콜레이션 전도(percolation conduction) 세 가지가 존재한다. 트랩 제한 전도는 낮은 전압에서 페르미 에너지가 이동도단 (mobility edge, E_m) 아래 존재(E_F<E_m)하는 경우, 전자가 꼬리 상태(tail states)에 포획된 캐리어가 열에너지를 받아 방출되는 캐리어 이동 방법이며, 열에너지가 필요하기 때문에 온도가 높을수록 주요한 전도 방식이다. 호핑 전도는 트랩 제한 전도와 유사하나, 충분한 열에너지가 없는 낮은 온도에서 깊은 준위에 있는 깊은 상태에서 캐리어가 이동하는 전도 방식을 뜻하며 가장 이동도가 낮다. 마지막으로 높은 전압에서 캐리어의 밀도가 높아져 밴드갭 내 꼬리 상태를 캐리어가 모두 채우고 페르미 에너지(E_F)가 전도대단(E_M)이상으로 이동하면서(E_m<E_F<E_M) 캐리어들은 확장 상태내에서 자유롭게 이동한다. 따라서 비정질 산화물 반도체는 전자 밀도가 높아질수록 산란으로 이동도가 감소되는 결정질 실리콘과는 달리, 전자 밀도가 높아질수록 이동도가 높아지는 특성을 갖는다.

9



그림 2.3 산화물 반도체 전도 메커니즘[9]



그림 2.4 IGZO의 캐리어 밀도와 이동도 관계[5]

2.1.4 비정질 산화물 반도체의 조성 및 전기적 특성

비정질 산화물 반도체는 전도대 최하단이 ns 궤도로 구성되어 있으므로, 큰 주양자 수(n ≥ 5)를 갖을수록 충분한 ns 궤도 중첩이 발생하여 분산된 전도대를 형성하는데 유리하다는 것을 시사한다. 즉, In이나 Sn같은 5s 궤도를 갖는 양이온의 조성비가 높을수록 좋은 전도성을 보인다. a-IGZO 내 In³⁺은 전자 배치 [Kr]4d105S0 (n=5)에 해당하며 Ga³⁺와 Zn²⁺은 [Ar]3d104S0 (n=4)에 해당하므로 주양수가 큰 In이 많을수록 ns 궤도 중첩으로 인해 전도대 폭이 넓어지게 되므로 높은 전도성을 보이게 된다. 분산된 전도대를 형성하는 다른 방법은 ZnO의 함량을 증가시키는 것으로, Zn - Zn 간 거리가 가까울수록 전자 이동성이 높아진다.

반면에 비정질 산화물 반도체 내 자연스럽게 형성되는 산소 공공으로 인해 과도하게 생성되는 전자의 밀도를 조절하는 것이 어렵다. 높은 전자밀도 기인 꺼진 상태에서의 전류값도 높아 꺼진 전류와 켜진 전류의 비를 낮게 하여 좋은 스위칭 거동을 나타낼 수 없다. 이는 비정질 산화물 반도체 내 산소와 강한 결합력을 가진 Ga이나 Al 같은 금속 이온을 추가하면 산소 공공 형성이 억제되면서 캐리어 농도를 조절할 수 있게 되어 높은 꺼진 전류와 켜진 전류비를 가질 수 있게 한다[3].

또한 산화물 반도체는 서로 다른 크기의 금속 양이온이 혼합하면 비정질 구조를 형성할 수 있다. In₂O₃과 ZnO는 단일 물질로 증착 시 결정화를 이루지만 In₂O₃, ZnO의 혼합 함량이 약 75% 이하부터 비정질 구조가 형성되며, 특히 2족인 Zn의 경우 3족인 In와 Ga과 이온 크기와 이온화수가 달라 이온간 불규칙도를 높여 안정한 비정질 네트워크 형성시키는 데 매우 유리하다.

위와 같은 이유로 IGZO 내 In은 캐리어 공급 역할을 하고, Ga은 캐리어 농도 조절하며, Zn는 비정질 상을 안정적으로 유지하는 역할을 하며 a-IGZO를 형성한다.

Iwasaki et al. 은 IGZO 조성비에 따른 트랜지스터의 전기적 특성 결과를 보고하였다. In의 조성비가 높을수록 켜진 전류의 값은 커지나, 꺼진 전류의 값도 높아 전류와 켜진 전류의 비가 매우 낮고, Ga의 조성비가 높을수록 켜진 전류와 꺼진 전류 값 모두 낮았으며, Zn의 조성비가 높은 채널에서 문턱 전압 이하 기울기 (subthreshold swing) 값이 낮은 결과를 보였다. Zn이 전도 대역 아래의 얕은 꼬리 상태의 변조에 기여하거나 채널과 게이트 절연체 사이의 계면 상태의 감소에 기여한 것으로 해석하였다. Kim et al. 도 이와 유사한 결과를 보였다. 이처럼 IGZO 내 양이온의 조성비는 전기적 특성에 영향을 미치는 주요 인자로 우수한 전기적 특성을 위해 최적의 조성비 조건을 확보하는 것이 중요하다.





그림 2.6 IGZO 조성비에 따른 트랜지스터 전기적 특성[11]

2.1.5 스퍼터링(Sputtering) 방식의 a-IGZO 증착

DRAM의 트랜지스터는 단결정 실리콘에 불순물을 도핑하여 채널 층을 형성하나, 박막 트랜지스터는 실리콘을 포함한 유리 기판에서 제작되기 때문에 채널 층을 증착하여 형성한다. 따라서 전자 소자의 고집적화에 따라 두께 및 조성 제어가 용이하고 균일한 박막을 형성할 수 있도록 우수한 박막 공정 기술이 필요하게 되었다. 박막을 증착하는 방법은 크게 화학적 방식과 물리적 방식으로 나눠진다. 화학적 방식은 기상 증착법 CVD(chemical vapor deposition)와 원자층 증착법 (ALD)이 대표적이며, 물리적 증착 방식은 기화(evaporation)와 스퍼터링(sputtering) 방식이 있다. 다양한 박막 증착 방법 중 스퍼터링은 얇은 두께 증착 및 저온 공정이 가능하고 생산성이 높아 다양한 분야에 널리 사용하고 있는 방식 중 하나이다.

스퍼터링은 이온 충돌을 이용하는 증착 방식이며, 원리는 다음과 같다. 진공 상태(10-7mT 이하)에서 스퍼터링 챔버 내 불활성 기체인 아르곤(Ar) 가스를 주입하고 일정 압력과 전원을 공급하면 방전이 되어 플라즈마가 발생하며, 아르곤 가스는 플라즈마 내 전자와 충돌하여 아르곤 양이온(Ar⁺)과 전자로 분리된다. 생성된 아르곤 양이온은 매우 높은 에너지로 전기장에 의해 가속되어 음극 타겟에 충돌하게 되는데 이때의 충돌 에너지가 타겟을 이루는 원자간 결합 에너지 보다 높을 경우 타겟 표면의 원자들이 타겟에서부터 튕겨 나간다. 떨어진 원자가 받은 에너지는 운동에너지로 전환되고 원자들은 기판을 향하게 날아가 붙게 되면서 타겟 물질이 기판에 증착이 된다. 음극 타겟에 충돌된 아르곤 양이온은 타겟의 전자를 전달받아 중성이 된 후 아르곤 중성 입자는 다시 플라즈마 내 영역에서 전자와 충돌하여 양이온이 되고 음극의 전기장에 의해 가속되어 음극 타겟을 충돌하는 반응을 반복하며 증착을 지속한다.

타겟과 기판간 전압 차이를 이용하여 전기장을 형성하는 바이어스(bias) 스퍼터링은 플라즈마를 발생시키는 방법에 따라 직류 (DC), 고주파 교류 (Radio frequency, RF) 방식으로 분류된다. 직류 스퍼터링은 전기 전도도(conductivity)가 높은 도체 물질을 타겟으로 이용하여 증착할 때 사용하는 반면, 고주파 교류 스퍼터링은 주로 전기 전도도가 낮은 부도체 물질을 증착할 때 이용하지만 때에 따라 금속 물질도 증착할 수 있다.

부도체와 같이 전도도가 낮은 물질은 타겟과 충돌한 아르곤 양이온을 중성화하기 위한 충분한 자유 전자가 부족함으로 아르곤

양이온이 타겟에 축적되면서 음극을 잃게 되고 양이온을 타겟으로 가속시킬 전기장이 사라지면서 스퍼터링 반응이 멈추게 된다. 이런 문제를 개선하기 위해 타겟의 전원 공급 방식을 직류에서 고주파 교류로 바꾸는 고주파 교류 스퍼터링이 고안되어 부도체도 스퍼터링 방법으로 증착이 가능해졌다. Radio frequency는 13.56MHz 주파수를 의미하며 1초에 약 1356만번 타겟이 음극과 양극으로 바뀌는데 음극 상태에서는 아르곤 양이온을 타겟으로 끌어와 스퍼터링 반응을 일으키고, 양이온이 타겟 표면에 축적되기 전에 빠른 속도로 양극으로 바꿔주면 전기적 반발력이 작용하여 플라즈마 내로 들어간다. 다시 타겟이 음극으로 바뀌면 아르곤 양이온은 전극으로 날아와 충돌 반응을 일으키면서 스퍼터링을 지속한다. 이 과정에서 양이온과 전자의 크기와 무게 차이 기인 음극 상태에서 양이온의 이동 속도보다 양극 상태에서 전자의 이동 속도가 빨라 타겟 내 전자수가 많아지게 된다. 실제 교류는 +와 -전류를 흘려주어 총전류가 0(zero)이 되어야 함으로 타겟내 양이온을 더 끌어오기 위해 타겟은 점차 음극을 띄게 되고 결과적으로 기판이 양극의 역할을 하게 되면서 전위차(bias)가 생겨나는데 이를 자기 바이어스(self-bias)라고 한다. 이 자기 바이어스에 의해 직류 스퍼터링의 타겟처럼 음극 쉬스(sheath)를 형성하고 음극 상태를 유지하며 스퍼터링을 지속할 수 있다. (쉬스, Sheath : 플라즈마 전위와 전극 사이의 전위차를 의미하며 전위차가 클수록 강한 전기장을 형성)

고주파 교류 스퍼터링은 마그네트론과 접목되어 고주파 교류 마그네트론 스퍼터링 장치(RF magnetron sputtering)로 많이 활용되고 있다. 고주파 교류 마그네트론 스퍼터링은 타겟 뒤쪽에 자석을 배치함으로써 N극과 S극을 형성시켜 전자의 운동을 나선형으로 변형시키고, 스퍼터링 과정에서 발생하는 2차 전자들을 가두게 된다. 따라서, 동일 압력 조건에서 전자 밀도 및 전자들의 이동 거리가 증가함에 따라 단위 부피당 전자의 수가 증가하므로 아르곤 이온 밀도가 증가하여 증착 속도가 증가한다. 본 연구는 고주파 교류 마그네트론 스퍼터링 장비를 이용하여 진행하였다.

고주파 교류 마그네트론 스퍼터링 장비는 pump, power supply(RF generator), gun, target, substrate, shutter, gas line, matching box로 이뤄져 있으며 각 장치의 기능은 다음과 같다. Pump: 챔버 내 가스의 배기 속도 및 압력(진공) 조절 장치 Power supply: 타겟에 전원을 공급하는 전원 공급 장치 Gun: 타겟과 전원을 연결하여 음극으로 작용하는 장치 Target: 기판에 증착하고자 하는 물질을 의미하며 Gun에 붙여 사용 Substrate: 타겟 반대편에 존재하며 물질이 증착이 되는 곳이며 양극으로 작용

Gas line: 플라즈마를 형성하는 아르곤 가스 주입 또는 활성 가스인 산소나 질소를 주입할 수도 있음

Matching box: 출력단과 출력단의 임피던스 차이에 의한 반사를 줄이기 위한 장치



제 3 장 본 문

3.1 연구 방법 및 분석

3.1.1 스퍼터링 a-IGZO 증착

본 연구의 중심이 되는 a-IGZO는 고주파 교류 마그네트론 스퍼터링 장비(SORONA Co. SRN-120)를 이용하여 박막을 증착하였으며, 세부 장비 및 공정 조건은 다음과 같다.

장비 구성은 시편을 장비에 넣는 로드락 챔버(loadlock chamber)와 공정이 진행되는 메인 챔버(main chamber)로 분리되어 있으며, 공정을 진행하지 않는 상태에서 로드락 챔버 5*10⁻¹ Torr 이하 압력으로 메인 챔버는 7*10⁻⁷ Torr 이하의 압력으로 진공을 유지하고 있다. 시편은 1cm*1cm 사이즈의 조각 시편부터 6inch wafer까지 모두 증착이 가능하다. 메인 챔버 내부에는 시편이 놓이는 기판이 챔버 하단부에 존재하고 증착 물질인 타겟은 기판과 약 30도 정도의 기울기를 가지고 상단부에 장착되어 있다. 타겟은 모션하이테크사에서 제작한 크기 3inch, In:Ga:Zn:O의 비율이 2:2:1:7인 단일 IGZO 타겟을 사용하였다.

다음은 a-IGZO 증착 공정 순서 및 조건에 대한 상세 설명이다. 증착 할 시편을 로드락 챔버에 넣고 메인 챔버로 이동 후 7*10⁻⁷ Torr 이하로 압력이 맞춰질 때까지 기다린다(약 30분 이상 소요). 5~7*10⁻⁷ Torr 수준으로 압력이 맞춰지면 아르곤 가스 70sccm를 주입하고 챔버 압력을 10*10⁻³ Torr 로 맞춘 상태에서 인가 전력을 50W로 가해주면 방전이 시작되면서 플라즈마가 발생된다. 이후 장비를 안정하게 사용하기 위해 단계적으로 셋팅값을 감소해주며 최종 공정 조건을 맞춰준다. 아르곤 가스 최종 15sccm로 주입량 감소(70 -> 35 -> 15sccm), 압력 2.1*10-3 Torr로 감소 (10 -> 5.1 -> 2.1*10⁻³ Torr), 인가전력 30W로 변경하면 공정 조건이 맞춰진다. 기판 위치에 따른 증착 변화를 최소화하고자 공정 진행 동안 기판은 회전 한다. 기판의 온도는 상온으로 설정되어 있고 온도를 유지, 조절하기 위한 기능 설정은 하지 않았다. 공정 조건을 맞추는 동안 비정상적인 조건의 증착을 막기 위해, 플라즈마 조건 안정화 및 타겟 표면의 오염 제거 목적으로 셔터건을 이용해 기판을 가린 후 150초 동안 프리-스퍼터링(pre-sputtering) 처리를 해준다. 프리-스퍼터링 후 셔터건은 기판 밖으로 이동하면서 증착 공정이 시작된다.

증착하는 하부 시편은 p⁺⁺Si/SiO₂를 이용하였고, 위 공정 조건에서 a-IGZO 증착률은 약 0.08Å/s이다. 지금까지 기술한 증착 공정의 세부 진행 조건은 표 3.1에 정리하였다.

Material	IGZO
Target	In ₂ Ga ₂ ZnO ₇ @ Toshima Co.
Substrate	p ⁺⁺ Si / SiO ₂ 100 nm
Thickness(nm)	50
Dep. Time(s)	6250
Power(W)	30
Working pressure(Torr)	$2.1 * 10^{-3}$
Base pressure(Torr)	$\leq 8.0 * 10^{-7}$
Ar (sccm)	15
O ₂ (sccm)	-
Temperature	Room temperature, rotation

표 3.1 스퍼터링 a-IGZO 공정 조건



3.1.2 a-IGZO 트랜지스터 제작 방법

본 연구에서는 inverted staggered-type 구조(채널 층 아래 게이트, 채널 층 위로 소스/드레인 전극 존재하는 구조)의 박막 트랜지스터 활용하여 a-IGZO 채널 특성을 평가하였다. 박막 트랜지스터 제작 방법은 다음과 같다.

붕소가 고농도로 도핑된 p형 실리콘 기판(비저항 ≤ 0.005Ωcm)을 하부 게이트(bottom gate)로 사용하였고, 실리콘 기판 위로 건식 열 산화 공정을 거쳐 형성된 SiO₂ 100nm를 게이트 절연막(gate insulator)로 적용하였다. 여기까지 진행된 6inch 웨이퍼를 dicing saw 장비로 잘라 2cm*2cm 사이즈의 조각 기판을 만들어 사용한다. 고주파 교류 마그네트론 스퍼터링 장비에서 In:Ga:Zn 2:2:1 조성의 a-IGZO를 50nm 두께로 증착하여 트랜지스터의 채널 물질로 사용한다. 이후 시편 안에 여러 개의 개별 박막 트랜지스터를 만들기 위해 채널 패턴 형성 공정을 진행한다. 채널 패터닝은 포토리소그래피(photolithography) 공정 후 초순수 증류수(deionized water) 400ml와 49% 불화수소산(불산) 4ml을 100:1로 섞어 만든 0.49% 농도의 희석된 불산 용액을 이용해 a-IGZO 채널층을 습식 식각하여 채널 패턴을 형성한다. 0.49% 불산 용액에서 a-IGZO는 15nm/s 이상의 습식 식각률을 보인다. 채널 패턴의 기본 사이즈는 폭 30µm, 길이는 15µm이다. 이후 채널 층 양쪽 끝단에 소스/드레인 전극을 형성하기 위해 포토리소그래피 공정을 하여 소스/드레인 형성 영역만 노출시켜 준 뒤 고주파 교류 스퍼터링 방식으로 Ti를 증착하였고, 이후 리프트-오프(Lift-off) 공정을 거쳐 채널 양 끝부분에만 소스 드레인 전극을 형성하여 inverted staggered 구조를 완성한다. 위 공정으로 진행된 박막 트랜지스터의 최종 채널의 폭과 길이는 20µm과 5µm이다. 이후 채널과 소스/드레인 전극과의 접합력을 높이고 결함 감소를 위해 furnace 장비내 대기 분위기에서 350℃, 1시간 동안 열처리를 해주면 박막 트랜지스터 제작 공정이 완료된다.

본 연구에서 진행한 하부 기판에 따른 a-IGZO 특성 연구는 건식 열 산화 공정을 거쳐 형성된 SiO₂ 100nm를 대조군으로, 원자층 증착 기법으로 형성된 SiO₂ 100nm + RTA (N₂ 1000℃ rapid thermal annealing)를 비교군으로 진행하였으며, 소스/드레인 전극에 따른 접촉 저항 및 전기적 특성 평가는 ITO를 대조군으로, Ti와 TiN을 비교군으로 하여 실험을 진행하였다.



3.1.3 박막의 물리적, 구조적 특성 분석

박막의 물리적, 화학적 특성 분석을 위해 다음과 같은 분석 장비를 활용하였다.

1)두께: SiO₂와 a-IGZO 박막의 두께는 variable-angle
 spectroscopic ellipsometry(VASE; J.A. Woollam, M-2000)장비로
 측정한 뒤 B-Spline mode로 피팅하여 두께의 정합성을 높였다.

2)조성: a-IGZO의 인듐, 갈륨, 징크의 함량, 조성비, 면 밀도는 Xray fluorescence spectroscopy(XRF; Thermoscientific, ARL Quant'X)으로 측정하였으며 시편당 2회이상 반복하여 재현성을 확인하였다.

3)밀도: SiO₂ 및 a-IGZO의 밀도를 확인하기 위해 X-ray reflectivity(XRR; PANalytical X' Pert PRO MPD)로 측정한 뒤 critical angle 비교 및 PANalytical의 X' Pert Reflectivity simulation을 이용하여 추출한 밀도값을 사용하였다.

4)결정성: 박막의 결정성은 grazing-angle incidence X-ray diffraction(GIXRD; PANalytical X' Pert PRO MPD)로 측정하였다.

5)두께에 따른 조성: a-IGZO의 두께에 따른 조성비 변화를 확인하고자 X-ray photoelectron spectroscopy(PHI, Versaprobe) 장비로 depth profile 분석을 하였다.

6)단면: 하부 기판에 따른 a-IGZO, 전극과 a-IGZO의 접합부의 물리적 상태를 확인하고자 transmission electron microscope(TEM) 분석과 더불어 화학적 상태를 확인할 수 있는 electron energy loss spectroscopy(EELS) 및 energy dispersive spectrometer(EDS) 분석을 하였다.

이용한 분석 장비의 원리는 다음과 같다.

분광 타원 해석기(Spectroscopic ellipsometry, SE)는 박막의 두께와 광학상수를 측정하는 계측법이다. 물질의 광학 상수란, 복수 굴절률 또는 유전률을 말하며, 이는 고정값이 아닌 파장에 따라 변하는 값이다. 빛의 세기를 이용하는 일반 분광법과는 달리 SE는 빛의 편광 특성을 이용한다. 편광이란 전자기파가 진행할 때 특정한 방향으로 진동하는 진동하는 현상을 의미하며, 편광의 정도를 알고 있는 빛을 측정하고자 하는 물질에 조사시키면 시료표면에 의해 반사되는 편광상태가 바뀌며, 이 빛의 편광 상태를 측정하여 박막의 두께 및 굴절률을 알 수 있다. 입사광은 S-편광과 P- 편광을 이용하여 타원형 편광을 발생시키는데 S-편광은 입사평면과 수직한 경우로, 시편의 표면에서 거의 모두 반사가 일어나고, P-편광은 입사평면과 평형하게 입사되어 반사보다 내부로 투과된다.

XRF, XPS, XRD, XRR는 X-선(X-ray)를 이용하는 분석 방법으로, X-선은 0.01nm~10nm 사이의 짧은 파장을 가진 전자기파로 원자 크기와 비슷하여 원자와의 상호작용이 잘 일어나 원자의 특성을 분석할 수 있기 때문에 이를 이용한 다양한 분석 기법이 개발되었다.

X-선 형광 분광법(X-ray fluorescence spectroscopy, XRF)은 X-선을 시료에 조사하면 2차 X-선이 발생하고 이를 통해 원소의 정성, 정량분석을 할 수 있는 분석 방법이다. 입사된 X-선에 의해 내부 껍질의 전자가 여기되어(excitation) 방출되면 바깥 껍질의 전자가 내부 껍질의 빈 전자 자리를 채우면서 껍질간 에너지 차이만큼 형광(fluorescent)이 방출되는데, 이는 원소 마다 달라 시료 내 포함된 원소의 정성 분석을 할 수 있으며 방출되는 강도는 원소의 양에 의존하므로 정량분석이 가능하다.

X-선 광전자 분광법(X-ray photoelectron spectroscopy,XPS)은X-선을시료에입사하면X-선의광전효과로광전자(photoelectron)가방출되고, 수집된광전자의운동에너지를분석기에서 측정하여 전자가시료로부터방출하기위해 필요한에너지인결합에너지(binding energy)를구할수있다.결합에너지(bindingenergy)는원소의고유한값이기때문에이에너지로부터원소의성분을알수있게된다.순수원소성분대비전자친화도가높은물질과결합시전자를잃게되면서결합에너지가커지므로원소의화학적결합상태도확인할수있다.또한아르곤이온건(Ar iongun)을이용하여박막을상부에서하부로식각하면서깊이에따른연속적인조성분석을할수있다.또신관

X-선 회절(X-ray diffraction, XRD)은 X-선을 일정 각도로 시편에 입사하면, X-선은 시편 내부로 침투하여 원자와 부딪혀 나온 산란파가 서로 보강 간섭 현상을 일으켜 특정한 방향으로만 회절파가 발생되고 이를 검출기에서 분석하여 물질의 결정 구조를 확인할 수 있는 분석 방법이다. 회절된 두개 이상의 파동 사이에 서로 위상 차이가 파동의 반파장 만큼 있을 경우 서로 상쇄되는 상쇄간섭으로 파동이 사라지고, 정수배 만큼 존재할 경우 진폭의 세기가 더 크게 되는 보강간섭을 한다. 보강간섭을 일으키기 위해서는 브래그 식(Bragg's equation) n λ=2dsin θ를 만족하는 각도이며, 이 각도에서만 완벽한 보강간섭이 일어나면서 높은 강도로 회절된 파장이 검출이 된다. 회절파로부터 격자의 면간 거리 d을 계산하며, 이는 물질의 고유 특성임으로 결정 구조를 알 수 있다.

X-선 반사(X-ray reflectivity, XRR)는 X-선의 반사 효과를 사용하여 박막의 거칠기 및 밀도를 확인할 수 있는 분석 기법이다. 매우 낮은 입사각에서 평평한 표면을 반사하는 고해상도 X-선을 인가하여 정반사 방향(반사각이 입사각과 동일한 경우)으로 반사된 X-선의 강도를 측정하여, 수학적 모델링을 사용하여 박막층 두께, 밀도 및 계면 거칠기를 구할 수 있다.

투과 전자 현미경(transmission electron microscope, TEM)은 필라멘트에서 방출되는 전자선(electron beam)이 시료를 투과하여 이미지를 형성하는 분석 기법이다. 전자를 시편으로 투과시키기 위해 큰 가속도를 갖는 전자를 활용하여 뛰어난 공간분해능을 가지며, 시편의 내부 구조(결정구조, 화학 조성, 전자 결합 특성) 등을 분석할 수 있다. 전자 에너지 손실 분광(electron energy loss spectroscopy, EELS)는 재료와 전자빔의 충돌 시 비탄성 산란으로 인한 전자에너지의 손실된 에너지로 시편의 화학적 정보(원소분포)를 얻을 수 있다. 에너지 분산 분광(Energy-dispersive X-ray spectroscopy, EDS)는 전자빔 충돌 시 내부 전자가 외부로 방출되고 상위 궤도의 전자가 빈자리로 천이시키는 안정화 과정에서 특성 X-선이 발생하는데 이 X-선의 에너지를 측정하여 원소 성분 및 양을 분석한다.

3.1.4 박막 트랜지스터의 전기적 특성 분석

박막의 주요 특성으로 전도도, 비저항, 캐리어 밀도, 홀이동도가 있다. 박막 자체의 전기적 특성은 Hall effect measurement (BIO-RAD, HL5500PC) 장비로 측정이 가능하나, 채널 박막의 저항값이 일정 수준 이하여야 측정이 가능한 한계가 있다. 본 평가의 채널층인 a-IGZO는 열처리 전에는 저항값이 5k ♀ 수준으로 낮아 측정 문제가 없으나, 대기 분위기에서 350℃ 열처리 후 적절하게 캐리어 밀도가 조절되어 저항이 높아짐에 따라 Hall effect measurement 장비에서 측정이 안되어 모든 a-IGZO의 전기적 특성은 박막 트랜지스터의 전하 전달 곡선으로부터 추출하였다.

박막 트랜지스터의 전하 전달 특성은 semiconductor parameter analyzer(Hewlett-Packard 4155B)를 사용하여 측정하였다. 상온 및 암실, 습도 30% 환경에서 게이트 전압을 -20V부터 +20V까지 0.2V 간격으로 인가하였고, 소스 전극에는 그라운드(ground, 0V), 드레인 전극에는 선형 구간과 포화 구간에 대해 각각 0.1V, 10V를 인가하여 드레인 전류 - 게이트 전압 곡선을 측정하였다. 이를 전하 전달 곡선(transfer curve)라 한다.

트랜지스터의 전하 전달 곡선의 전압과 전류값으로부터 켜진 상태의 전류, 꺼진 상태의 전류, 꺼진 전류와 켜진 전류의 비, 문턱전압, 이동도, 문턱전압 이하 기울기(subthreshold swing, S.S.)를 포함한 주요 전기적 특성 항목을 추출하여 특성을 비교할 수 있다. 전기적 특성값 추출하는 방법은 다음과 같다.

문턱 전압(V_{th})은 드레인 전류가 1nA일때의 게이트 전압값으로 문턱전압을 산출하는 constant current 방법을 이용하여 드레인 전압(V_{ds}) 10V에서 I_{ds} = (W / L) × 1 nA 일때의 게이트 전압 값으로 추출하였다. 이동도(mobility, μ)는 드레인 전류 0.1V인 선형 구간에서의 전계 효과 이동도(μ_{FE})와 드레인 전류 10V인 포화 구간에서의 포화이동도(μ_{sat})는 선형 구간과 포화구간의 전류 공식 (3.1) (3.2)로부터 추출되었다. (C_{ox}는 단위 면적 당 산화막 커패시턴스, W와 L는 채널의 폭과 길이를 의미한다.)

$$I_{ds} = \mu_{FE} C_{ox} \frac{W}{L} \left(V_{gs} - V_{th} - \frac{V_{ds}}{2} \right) V_{ds}$$
(3.1)

$$I_{ds} = \mu_{sat} C_{ox} \frac{W}{2L} (V_{gs} - V_{th})^2$$
(3.2)

문턱 전압 이하 기울기(subthreshold swing, S.S.)는 문턱 전압 이하 영역(전류 0.1nA~10nA 값을 보이는 구간)에서 드레인 전압 10 V일 때 전류를 10배 증가시키기 위해 필요한 게이트 전압의 변화량을 의미하며, 다음의 식 (3.3)로부터 추출되었다.

$$SS = \frac{\partial V_{gs}}{\partial (\log I_{ds})} \tag{3.3}$$

켜진 상태와 꺼진 상태의 전류 비(on/off current ratio, I_{on}/I_{off})는 V_{ds}가 10V일 때 I_{ds} 값 중 백분위수 중 98%(최대값)에 해당되는 값과 0.05%(최소값)에 해당되는 값을 나눈 값이다. 0V 근처의 적절한 문턱 전압과 높은 이동도, 낮은 문턱 전압 이하 기울기, 높은 켜진 상태와 꺼진 상태의 전류비 일수록 우수한 전기적 특성을 가진 트랜지스터로 판단한다.

3.2 하부 기판에 따른 a-IGZO 증착 거동 및 특성

3.2.1 연구 배경

고온의 열 산화 SiO₂은 우수한 절연 특성(E_g=8.9eV)과 낮은 계면 결함으로 DRAM 트랜지스터에 오랜 기간 적용된 게이트 절연막 물질이다. 그러나 3D DRAM 구조에서는 실리콘을 사용하지 않아 열 산화 SiO₂를 형성할 수 없고, 구조가 복잡하기 때문에 단차 피복성(step coverage)이 좋은 원자층 증착 방식으로 SiO₂를 형성해야 한다. 따라서 3D DRAM 내 원자층 증착 SiO₂을 적용하기 위해 기존 열 산화 SiO₂와 원자층 증착 SiO₂의 특성을 비교하는 연구가 필요하다.

기존의 논문들은 고온의 열 산화 방식의 열 예산(Thermal budget)의 문제를 극복하고자 낮은 온도의 원자층 증착 방식의 SiO₂를 박막 물성 위주로 연구하거나[13], 원자층 증착 SiO₂를 게이트 절연막으로 적용 시 낮은 증착 온도 및 전구체 기인 불순물이 박막 트랜지스터 특성을 미치는 연구들이었다[14]. 본 연구에서는 원자층 증착 방식의 SiO₂ 내 필연적으로 존재하는 불순물들을 제거하고자 N₂ 분위기에서 1000도 급속 열처리하여 불순물을 제거한 뒤 평가를 진행하였다. 이하 열 산화 SiO₂는 Tox로 표기하며, 원자층 증착 SiO₂(with N₂ rapid thermal annealing, RTA)는 Aox로 표기하였다. 또한 하부 기판은 a-IGZO가 증착되는 시펀을 뜻하며, 본 평가에서 하부 기판은 Tox와 Aox를 의미하며 각 공정 상세 조건은 표 3.2에 정리하였다.

SiO ₂	Dry-Thermal oxide (Tox)	Atomic layer dep. oxide (Aox)
Gas	O ₂	BTBAS, O ₂ , N ₂ Plasma BTBAS: Bis(tert-butylamino) silane
Temp.	850°C	400°C + 1000°C № RTA
표 32 역 사화 방식 및 원자층 증착 방식의 SiOo 공정 주거		

기존까지 스퍼터링 방식의 증착은 상대적으로 하부 기판의 영향을 덜 받는 것으로 알려져 왔으나, 본 연구실의 스퍼터링 장비를 이용하여 하부 기판에 따라 a-IGZO 증착 거동 및 박막 트랜지스터의 전기적 특성을 실험한 결과 큰 차이가 있음을 확인하였다. 두 종류의 하부 기판을 스퍼터링 장비에 동일 위치에 넣고 동시에 a-IGZO를 증착한 뒤 XRF로 분석하여 증착률 및 조성을 비교하면 Tox 대비 Aox 기판에서 a-IGZO의 면밀도 감소 (Tox: Aox=24.11: 22.55 μg/cm²) 및 조성비 차이가 관찰되었다. Tox 대비 Aox 기판에서 성장된 a-IGZO는 In이 상대적으로 감소(~2at%)하고, Ga은 증가하여 조성비 차이가 발생하였으며, XPS 분석 결과도 동일한 경향을 보였다. 또한 두 종류의 하부 기판에 증착된 a-IGZO를 채널로 적용하여 박막 트랜지스터를 제작 및 전기적 특성 측정하여 비교해 본 결과. Tox와 Aox 조건의 문턱전압은 0.27V, 0.65V이며, 이동도는 16.47 cm²/Vs, 11.86cm²/Vs이며, 문턱 전압 이하 기울기(S.S.)는 0.55V/dec., 1.15V/dec.이며, 포화 상태의 켜진 드레인 전류는 1.5*10⁻⁴A, 6.9*10⁻ ⁵A로 Tox 대비 Aox 조건에서 모두 열화되었다. 이 결과로부터 동일한 조건으로 동시에 증착된 a-IGZO이지만, 하부 기판에 따라 증착 거동과 박막 트랜지스터의 전기적 특성 차이가 발생한다는 것을 확인할 수 있었다. 따라서 두 종류의 SiO₂의 특성을 비교하고, 실험을 통해 하부 기판에 따른 a-IGZO 특성 차이를 유발하는 원인을 규명하고자 하였다.



그림 3.3 (a) 하부 기판에 따른 a-IGZO 조성비 @XRF, (b) a-IGZO 조성비 @ XPS, (c) 하부 기판에 따른 a-IGZO 박막 트랜지스터 전하 전달 곡선
3.2.2 SiO₂ 특성 비교

먼저 증착 방식에 따른 SiO₂를 비교하기 위해 Tox, Aox 각각 MIM(Metal-Insulator-Metal, p⁺⁺ Si - SiO₂ - Ti, area 0.084mm²) 구조를 제작한 뒤 전기적 특성 분석 방법인 I-V, C-V 측정하였다. I-V 측정으로 전류 밀도 (current density) 및 항복 전압(break voltage) 확인하고, C-V 측정을 통해 정전용량(capacitance) 및 유전율(κ)를 추출하였다. 두께 100nm 기준 Tox와 Aox 간 전류 밀도는 유사하며, 항복 전압은 9.3MV/µm², 8.6MV/µm² 로 다소 Tox가 높으나, 박막 트랜지스터에 인가 하는 게이트 전압 범위(-20V~20V) 사이는 전류 밀도가 거의 유사하여 박막 트랜지스터 영향에 미치는 영향은 미미할 것으로 예상된다. 또한 C-V로 측정된 정전용량은 Tox와 Aox 모두 0.32fF/µm², 0.33fF/µm²이며, 추출된 유전율은 3.82, 3.88로 유사했다. 측정의 적합성을 높이고자 Aox 두께 30nm 조건을 추가하여 비교 시 두께 변화에 따라 항복 전압은 8.5MV/µm², 정전용량은 1.13fF/µm²으로 증가하였다.

하부 기판간 전기적 특성이 유사한 것은 박막 트랜지스터 내 게이트 전압이 동일하게 인가됨을 의미함으로 하부 기판에 따른 박막 트랜지스터의 전기적 특성 차이는 다른 요인에 의해 유발된 것임을 확인할 수 있었다.

다음으로 구조적 특성을 비교하기 위해 첫 번째로 XPS로 조성 분석한 결과 Tox와 Aox 모두 화학 양론비 Si: O=1: 2로 유사하고, 대표적인 불순물인 탄소는 0.5% 이하로 불순물 차이도 없으며, Si 2p와 O 1s의 결합 에너지 531.4eV, 102.3eV로 동일하였다. 두 번째로 XRR 및 XRD로 밀도와 결정 구조를 측정하였으나, 차이를 확인하지 못하였다. 마지막으로 산화막의 밀도를 확인하는 고전적 방법인 습식 식각률을 비교하였다. 0.49%의 불산 용액으로 습식 식각 평가를 한 결과, Tox는 0.5Å/s, Aox는 0.9Å/s로 Aox가 약 56% 정도 빠른 식가률을 보여 Aox의 밀도가 낮음을 확인할 수 있었다. 낮은 밀도는 약한 결합하고 있다는 것을 의미하며, Aox의 낮은 밀도는 열 산화 공정 대비 저온에서 진행되는 원자층 증착 공정에서 충분히 안정된 위치를 갖지 못하여 발생한 결과로 판단된다. 열에너지 차이는 후속 N₂ 열처리 공정으로 개선될 수 있으나, 여전히 열 산화 공정에 미치지 못한다.

즉, 하부 기판의 밀도 차이로 인해 a-IGZO의 증착 거동 및 특성 차이가 유발된 것으로 예상하였다.





그림 3.5 SiO2의 (a) 조성 분석 @ XPS, (b) 0.49% HF 습식 식각 결과

3.2.3 하부 기판에 따른 a-IGZO 증착 거동 규명 평가

1) 중착 시간 효과

앞 절의 평가는 a-IGZO 50nm(6250초 증착 진행한 조건)의 결과이기에 다양한 증착 시간에서 평가하여 증착 시간에 따른 변화로부터 하부 기판에 따른 a-IGZO 증착 차이의 원인을 추론하고자 하였다. 평가 조건으로 두 종류의 하부기판을 동시에 넣고 a-IGZO 증착 시간을 500초, 700초, 1400초, 2800초, 5400초 각각 진행하여 XRF로 면밀도와 조성 함량을 측정하였다. 다음은 평가 결과이다.

a-IGZO 증착 시간이 길어질수록 증착률 및 In 함량이 감소하는 경향으로 조성비가 변화되며 이런 변화 추이는 하부 기판의 종류와 관계없이 유사하였다. 하지만 모든 증착 시간에서 Tox대비 Aox 기판에서 증착률 감소 및 In의 함량이 낮아지고 Ga의 함량이 증가되었는데 이는 앞서 설명한 a-IGZO (6250초, 50nm) 결과와 동일한 경향이다. a-IGZO 조성비 변화 및 원소들의 분포를 확인하고자 추가적으로 TEM, EDS 및 EELS 분석을 시행하였다. TEM 상 Tox와 Aox 상부의 a-IGZO의 두께는 각 51.7nm와 49.7nm로 Aox에서 성장된 a-IGZO의 두께가 얇으며, EDS 분석상 Tox 기판의 a-IGZO 내 In의 함량이 높고, Aox 기판에서는 Ga의 함량이 높은 결과로 이는 XRF 분석 결과와 유사하였다. 주목할 부분은 그림 3.7의 EELS 분석 결과에서 Aox 기판에 성장된 a-IGZO 박막 내 In의 분포가 고르게 퍼져 있는 것이 아니라 불균일한 분포를 보이고 결함이 관찰되었다.





그림 3.7 하부 기판에 따른 a-IGZO TEM, EELS 분석 결과

평가 결과를 종합해보면, a-IGZO 증착 시간이 길어짐에 따라 증착률 및 In의 함량이 감소되며 이런 현상은 Aox 기판에서 더 열화되는 경향을 보이는데 위와 같은 현상을 유발하는 것으로 두 가지 원인이 예상된다.

첫째는 시간에 따라 스퍼터링 일드(sputtering yield) 감소에 따라 이온화율 감소 기인 증착률 감소이다. M Ali et al.는 산소 가스의 분압이 증가할수록 증착률 감소를 보고하였는데[15], 이처럼 증착 시간이 길어질수록 타겟이나 기판에서 떨어진 산소 기인 아르곤 분압이 감소하게 되면서 스퍼터링 일드가 감소하거나 타겟 산화나 오염으로 스퍼터링 일드가 감소할 수 있다. 하지만 스퍼터링 일드는 시간에 따라 감소할 수 있지만, 동시에 증착한 하부 기판간 차이를 유발하는 것은 설명할 수가 없다. 그 뿐만 아니라, 프리-스퍼터링 시간을 기존 150초에서 1000초로 늘려 평가하여도 증착률은 유사하여, 스퍼터링 일드 감소는 주요 원인이 아닐 것으로 판단하였다.

두 번째는 리스퍼터링(re-sputtering)이다. 리스퍼터링은 스퍼터링 현상이 타겟이 아닌 기판에서 발생하는 것을 의미하며, 에너지를 가진 입자들에 의해 기판이 물리적 충격을 받으면 증착된 물질이 제거되면서 박막 물성의 변화를 일으킨다. 대표적인 고에너지 입자로는 중성 아르곤 원자와 산소 음이온 등이 있으며 이들은 수백 eV 에너지를 가지고 기판 표면에 도달할 수 있다. 따라서 증착 시간이 길어지면서 지속으로 리스퍼터링이 발생되어 증착률이 감소될 수 있다. 본 논문에서 리스퍼터링은 중요한 개념으로 다음절에서 자세히 설명하겠다.

2) 리스퍼터링(re-sputtering)

1958년 RICHARD E. HONIG은 질량 분석 (mass analyzer)장치를 통해 스퍼터링에 의해 발생되는 입자(sputtered particle)를 분석하여 음이온, 양이온, 중성 이온이 존재함을 확인하였고[16], 이후 음이온 기인 리스퍼터링 현상에 대해 여러 차례 발표되었다. 대표적으로 STO 증착[17], InN 증착[18] AZO 증착[19] 논문에서 리스퍼터링 기인 증착률 감소 및 조성비 변화 현상을 보고하였고, T. Welzel et al.은 Al 도핑된 ZnO의 마그네트론 스퍼터링 동안 발생한 이온의 에너지를 에너지 분산형 질량 분석기로 측정하였는데, 양이온은 2eV의 낮은 에너지를 갖지만, 산소 음이온은 수백 eV이상의 높은 에너지를 가지고 있음을 분석하였다[20]. 이처럼 산소 음이온은 높은 에너지를 가지고 양극을 띄고 있는 기판을 충격하여 증착된 물질을 제거할 수 있기에 리스퍼터링을 일으키는 주요 원인이다.

다음으로 리스퍼터링 발생 시 In의 함량이 감소되는 이유에 대해 알아보았다. 스퍼터링 장비에서 원소별 스퍼터링 일드는 질량이 크고 결합 에너지가 작을수록 높아지는 경향을 보인다. 이는 Sigmund의 스퍼터링 이론에 나온 스퍼터링 일드 공식(3.4)으로부터 질량과 결합 에너지 관계를 알 수 있다[21].

$$S_{y} = \frac{3\alpha M_{target} M_{ion} E_{ion}}{\pi^{2} (M_{target} + M_{ion})^{2} E_{bind}}$$
(3.4)

 $(S_y=$ Target atom per sputtering ion, M_{target} : Mass of Target, $M_{ions}=$ Mass of ion(Ar), E_{ion} : Energy of the ion (below 1 keV), E_{bind} : Binding energy of the target material, α : angle of impact (0.2–0.4))

a-IGZO를 이루는 In, Ga, Zn의 질량은 In이 114amu로 가장 크며, 결합 에너지는 443.9eV로 가장 낮아 In의 스퍼터링 일드가 가장 높다는 것을 예상할 수 있다. 유사하게 M.J. Zhao et al.은 스퍼터링 일드를 광학 방출 분광계(OES, Verity, SD2048DL)로 분석하였고 In⁺ 및 In^{*}의 방출량이 가장 많음을 보고하였다[22].

D. H. Kim et al.의 논문에 의하면 원자가 격자의 위치에서 결함 위치로 영구적으로 이동되는 필요한 최소 운동 에너지인 변위 에너지(displacement energy)는 In 14.2, Ga 41, Zn 50, and O 65 eV로 In이 가장 낮은 변위 에너지를 가지고 있으며, 기판에 도달하는 산소 음이온의 에너지는 DC bias 100~400V에 따라 28.9, 57.7, 86.6, 115.5eV로 계산되었는데 In의 변위 에너지보다 모두 높은 값으로 In이 가장 쉽게 제거될 수 있음을 뜻한다[23]. 마지막으로 In, Ga, Zn가 oxygen과 결합하는 정도를 깁스 자유 에너지(gibbs free energy)로 화학 반응의 자발성을 비교하였다. In, Ga, Zn는 산소와의 깁스 자유 에너지가 음의 값을 보여 산화물이 형성되는 반응이 일어나며, In₂O₃는 Ga이나 Zn와 반응하면 In으로 환원되어 Ga과 Zn대비 산소와의 낮은 반응성을 보임을 확인하였다.

$$\begin{split} & 2In + \frac{3}{2}O_2 \to In_2O_3 \ , \ \Delta G_1 = -830.7 \ kJ/mol \\ & 2Ga + \frac{3}{2}O_2 \to Ga_2O_3 \ , \ \Delta G_2 = -998.3 \ kJ/mol \\ & Zn + \frac{1}{2}O_2 \to ZnO \ , \ \Delta G_3 = -320.5 \ kJ/mol \\ & 2In + Ga_2O_3 \ \leftarrow In_2O_3 \ + \ 2Ga \ , \ \Delta G_1 - \Delta G_2 = +168.3 \ kJ/mol \\ & 2In + 3ZnO \ \leftarrow In_2O_3 + 3Zn, \ \Delta G_1 - 3\Delta G_3 = +130.8 kJ/mol \end{split}$$

따라서 증착 초기(짧은 증착 시간)에는 In의 높은 스퍼터링 일드로 In의 함량이 높은 경향을 보이다 증착 시간이 길어질수록 리스퍼터링 현상에 의해 기판의 In이 가장 많이 제거되면서 In의 함량이 감소되는 것으로 해석된다. 리스퍼터링 현상은 증착률 감소 및 조성비 감소를 유발하는 원인으로 산소 음이온과 밀접한 연관이 있으므로 a-IGZO 증착 시 산소 주입 평가를 하여 리스퍼터링 효과를 검증하고 하부 기판에 따라 증착 거동이 발생하는 원인을 확인해 보고자 하였다.

	Atomic Mass (amu)	Radius (pm)		Binding energy (eV)	Gibbs energy △ _f G° (kJ/mol, O ₂)
In	114.8	163	In ³⁺ 79	443.9	-554
Ga	69.7	122	Ga ³⁺ 62	1116.4	-665
Zn	65.4	133	Zn ²⁺ 75	1021.8	-641
0	16	73	O ²⁻ 140	543.1	
Ar	40	97		248.4	

표 3.3 원소별 고유 특성

3) 산소 가스 주입 효과

본 연구실 스퍼터링 장비는 아르곤 가스만 주입하여 a-IGZO를 증착하기 때문에 리스퍼터링을 유발할 수 있는 산소 음이온은 기판에서 제거되거나 타겟에서 제거된 산소 원자로부터 유발된 것으로 예상된다. 따라서 리스퍼터링을 가속화하고 증착 거동 변화를 일으킬 수 있는 산소 가스를 주입하는 평가를 하였다. 평가 조건은 하부 기판으로 Tox을 사용하고, a-IGZO 증착 시간 1400초 고정, 산소 주입량 Osscm(기준 조건_Ref.), 0.3sccm(최소량), 0.5sccm, 1sccm이며, 아르곤과 산소 가스의 총 유량을 15sccm으로 맞추었다. (0%_Osccm_Ref., 2%_0.3sccm, 3.3%_0.5sccm, 6.7%_1sccm; 아르곤+산소=15sccm) a-IGZO 증착 후 XRF로 면밀도와 원소별 함량을 측정하였다. 다음은 실험 결과이다.

산소 유량을 증가시킬수록 a-IGZO 증착률은 0.51 cps/s, 0.27 cps/s, 0.21 cps/s, 0.15 cps/s(cps: count per second)로 감소하였으며, 동일 면밀도에서 조성비를 비교하면 산소 유량 증가에 따라 In 감소, Ga 증가, Zn 증가하였다. 이 현상과 유사하게 X.F. Chen et al.은 산소 유량에 따라 증착률이 감소 현상을 아르곤 대비 질량과 크기가 작은 산소가 유입되면 아르곤 분압이 감소하여 타겟과 충돌하는 에너지가 낮아져 이온화율 변화를 유발할 수 있으며, 산소의 리스퍼터링으로 인해 증착률 감소가 발생된다고 설명하고 있다[24]. 또한 C.-H. Wu et al.의 논문에서도 산소 분압 증가에 따라 증착률 감소 및 In 감소 및 Zn 증가되는 방향으로 화학 양론이 변화되는 결과를 확인할 수 있었다[25].



3 4

산소 효과를 확인하는 두 번째 평가로 a-IGZO 증착 시 두 종류의 하부 기판을 동시에 진행하며, 산소 유입량을 0.3sccm(2%)으로 고정, 1400초, 2800초, 5400초, 13000초로 각각 진행하여 산소 조건에서 하부 기판에 따른 a-IGZO 증착 거동을 확인해보았다. 산소 주입 조건에서 증착 시간이 증가될수록 증착률 및 In이 감소되는 조성비 변화는 나타나지만 하부 기판의 종류와 무관하게 동일한 경향을 보였다. 이는 Aox 기판에서 증착률 및 In의 양이 감소된 기준 조건(산소 주입량 Osscm_Ref._Ar only)과는 다른 결과임으로 주목할 필요가 있다. a-IGZO의 원소 함량을 기준 조건과 산소 유입 조건을 비교해보면 산소 유입 조건에서 동일 a-IGZO 면밀도 기준으로 In의 함량이 전반적으로 낮아지고 하부 기판간 조성비 차이가 없어진 것을 확연하게 확인할 수 있다.

즉, 산소 주입 평가 결과로부터 산소 유입에 따라 챔버 내부에 산소 분압이 증가되어 이온화율 감소로 증착량이 감소되는 동시에, 고에너지를 가진 산소 음이온이 많아져 하부 기판의 밀도의 차이보다 기판에 더 큰 에너지로 리스퍼터링이 강하게 나타나면서 In의 제거량이 유사하게 맞춰지며 조성비 차이가 없어진 것으로 판단된다.



하부 기판 및 산소 주입 효과 결과를 보강하고자 Aox 대비 밀도가 더 낮은 하부 기판을 추가하여 동일한 평가를 진행하였다. 하부 기판은 기존 Tox와 Aox(with N₂ RTA), PECVD 방식으로 증착한 SiO₂와 RTA를 하지 않은 ALD SiO₂(without RTA)를 포함한 총 4종류의 박막이며, 0.5% 희석한 HF(200:1 HF)에 30초 60초 90초 조건으로 습식 식각 평가를 한 결과 PECVD SiO2의 및 RTA를 하지 않는 ALD SiO₂의 박막이 Tox 및 Aox 대비 높은 습식 식각률을 보여 밀도가 낮음을 확인하였고 유사한 결과를 논문에서도 확인하였다[26]. (0.5% 불산 습식 식각률: Tox 0.5 Å/s, Aox with RTA 0.9 Å/s, PECVD SiO2 3Å/s. ALD SiO₂ without RTA 3.3Å/s 이상) 위 4종류의 하부 기판에 a-IGZO(기준 조건, 증착 시간 1400초)를 동시에 증착하여 XRF로 및 조성을 분석해보면, 밀도가 낮은 SiO₂ 기판에서 면밀도 In의 제거량이 많아져 밀도가 낮은 순서대로 a-IGZO의 면밀도 및 In의 함량이 낮아졌다. (In atomic percent: Tox 40.6%, Aox 38.7%, PECVD SiO₂ 38.0%, ALD SiO₂ without RTA 37.1%) 또한 산소 주입 조건(0.3sccm 2% 주입)으로 a-IGZO(증착 시간 2800초 증착률 감소하여 증착 시간 늘림)를 증착하여 XRF 분석 시 하부 기판별로 약간의 차이가 존재하긴 하나 하부기판의 종류에 영향을 받지 않고 유사한 In의 함량을 보였다. (In atomic percent: Tox 38.2%, Aox 38.0%, PECVD SiO₂ 37.5%, ALD SiO₂ without RTA 38.4%)



3 6

산소 주입 조건에 대해 평가한 결과를 종합해 보면 산소 가스 주입에 따라 이온화율 감소 및 리스퍼터링 효과로 a-IGZO 증착률이 최소 48% 감소되고 In의 함량이 1~2% 낮아졌으며, 하부 기판에 상관없이 유사한 결과를 보였다. 산소를 주입하지 않는 기준 조건에서는 하부 기판의 밀도 차이에 의해 리스터링 효과가 달라지며 a-IGZO의 증착률 및 조성비가 변화되었는데 산소 주입 조건에서는 하부 기판에서 발생되는 리스퍼터링 효과가 포화(saturation) 되어 하부 기판에 따른 a-IGZO 증착 거동이 유사해진 것을 확인하였고 다른 종류의 하부 기판을 비교하여 추가 검증하였다.

본 결과로 산소 주입 조건에서 하부 기판의 영향을 감소하여 a-IGZO를 증착할 수 있다는 것을 확인하였으나, 산소 주입 시 a-IGZO의 전기적 특성에 어떤 영향을 미치는지 확인하고자 산소 주입과 기준 조건의 a-IGZO를 각각 박막 트랜지스터를 제작하여 전기적 특성을 비교 평가하였다.

산소 주입 조건으로 하부 기판에 따른 a-IGZO 증착 차이는 개선할 수 있었으나, 해당 조건으로 증착된 a-IGZO 트랜지스터의 전기적 특성은 열화되었다. 기준 조건의 a-IGZO TFT의 경우 마지막 열처리(350℃ air 1hr in furnace) 진행 전에는 높은 전자 밀도로 게이트에 음전압을 인가하여도 꺼지지 않는 도체 특성을 보이고, 열처리 진행 후 전자 밀도가 적절히 조절되어 게이트 전압에 따라 켜짐/꺼짐 스위칭 되는 반도체 특성을 보인다. 하지만 산소 유입 조건에서는 마지막 열처리 전부터 켜짐/꺼짐 스위칭 특성을 보이고, 켜진 전류 값(1.2*10⁻⁶A)이 기준 조건 a-IGZO의 마지막 열처리 후 수준(1.3*10⁻⁴A)보다 낮아 전하 전달 특성이 열화되는 것으로 판단하였다. 산소 유입 시 a-IGZO내 전자를 공급원인 산소 공공이 감소하면서 전기적 특성이 변화되는 여러 문헌과 유사한 결과로 산소 공공 감소에 의해 전기적 특성이 열화된 것으로 판단된다. 또한 Ellipsometry 장비로 두께 측정을 통해 밀도를 확인할 수 있는 광학 상수 n(refractive index_굴절률)과 내부 결함을 확인할 수 있는 k(extinction coefficient_빛의 흡수)를 추출하여 비교 시 산소 유입 조건에서 n 값이 낮아 밀도가 낮고, k 값이 커 내부 defect이 많은 것으로 예상하였다. X.F. Chen et al., 문헌에서도 동일한 경향으로 산소 분압을 높일수록 n 값이 낮아지는 결과를 보였는데, 이는 높은 산소 분압에서 산소 원자와 기판의 충돌 확률이 증가하여 증착된 원자의 이동 에너지가 감소되고 박막의 배열이 느슨해짐에 따라 굴절률이 감소된다고 설명하였다[27]. 박막의 밀도를 간접적으로 확인하고자 기준 조건과 산소 유입 조건의 a-IGZO 박막을 0.49% 불산을 이용하여 습식 식각률을 평가하였고, 그 결과 기준 조건은 대략 15nm/s, 산소 유입 조건은 50nm/s로 3.5배 이상 빠른 습식 식각률을 보여 산소 유입 조건의 a-IGZO가 밀도가 낮은 박막임을 확인하였다.

산소 주입 조건에서 하부 기판에 따른 a-IGZO 증착률 및 In의 함량 차이는 사라지고, 기준 조건 대비 In 함량 감소, 밀도 및 내부 결함이 증가된 결과를 확인할 수 있었는데, 이로부터 산소 주입 시 리스퍼터링이 더 많이 발생하여 a-IGZO 박막 성장 및 특성에 영향을 준다는 것을 검증하였다.



그림 3.11 (a) a-IGZO 조건에 따른 박막 트랜지스터 전하 전달 곡선, (b) 굴절률

4) 반복 중착 효과

앞선 평가를 통해 리스퍼터링에 기인한 증착 시간과 하부 기판에 따른 a-IGZO의 증착률과 조성비 변화를 확인했다. 하지만 아직 명확하지 않은 점은 증착 시간에 상관없이 항상 Aox 기판에 증착된 a-IGZO의 증착량 및 In의 함량이 낮은 현상에 대한 원인이다. 하부 기판에 따른 a-IGZO 두께 및 조성비 차이는 10nm 이하의 얇은 두께 조건과 하부 기판을 충분히 뒤덮은 50nm의 두꺼운 두께에서도 나타나며, 이는 하부 기판이 a-IGZO 증착에 지속해서 영향을 준다는 것을 의미한다. 3.1절에서 하부 기판의 밀도 차이가 a-IGZO의 리스퍼터링 차이를 유발하는 것으로 분석되는데 이런 기판의 특성 차이는 초기 박막 성장에 영향을 미치는 것이 일반적인 현상이나, 본 평가 결과는 증착 과정 동안 지속해서 영향을 끼치는 결과임으로 하부 기판이 a-IGZO 증착 거동에 미치는 영향을 확인하기 위한 추가 평가를 계획하였다.

이번 반복 증착 평가는 증착 시간에 따라 챔버내 산소 증가를 포함한 분위기 변화 효과를 없애고 하부 기판의 영향을 확인하고자 a-IGZO 증착 시간을 1400초 고정한 조건으로 증착을 반복 진행하는 cycle 개념을 도입하여, 기판의 상태 따라 증착량 변화 및 총 증착량을 비교하였다.

평가 방법은 두 종류의 하부 기판(Tox 와 Aox)를 스퍼터링 장비 내 같은 위치에 넣고 아르곤만 주입하는 기준 조건으로 a-IGZO 1400초 동시 증착 -> XRF 측정하는 것을 1cycle로 정하고 총 4cycle 반복 진행을 하였다(1cycle: a-IGZO 1400s 증착 + XRF 측정). 최종적으로 한 기판당 4cycle 누적 진행되고 cycle 진행할 때마다 새로운 Tox, Aox 기판을 동시에 넣어 장비 상태의 변화를 알 수 있는 기준 값으로 삼아 비교할 수 있도록 하였다.

39



Tox 기판에서 누적 cycle에 따른 총 a-IGZO 증착량을 비교해보면 lcycle 5.48, 2cycle 10.52, 3cycle 15.45, 4cycle 20.14µg/cm²이며, cycle 당 증가된 증착량(△ 증착량)을 계산하면 lcycle 5.48, 2cycle 5.04, 3cycle 4.93, 4cycle 4.69µg/cm²로 cycle 증가에 따라 총 증착량(누적 증착량)은 증가하나 cycle별 증착량 감소되는 경향이다. Aox 기판에서도 Tox 기판과 동일한 경향을 보였는데, Aox 기판에서 누적 cycle에 따른 총 증착량은 1cycle 5.2, 2cycle 9.86, 3cycle 14.46, 4cycle 18.87µg/cm²이며, cycle 당 증가된 증착량을 계산하면 1cycle 5.20, 2cycle 4.66, 3cycle 4.60, 4cycle 4.41µg/cm²로 cycle 증가에 따라 전체 증착량은 증가하나 cycle 별 증착량은 감소하였다. 또한 앞선 결과처럼 모든 cycle 조건에서 Tox 대비 Aox에서 낮은 증착량을 보였다.

첫 번째부터 네번째 cycle에 같이 진행된 새로운 시편의 1cycle 증착량은 Tox 기판 기준으로 a-IGZO 평균 면밀도는 5.50µg/cm²(1, 2, 3, 4시편의 1cycle 증착량: 5.48, 5.47, 5.41, 5.63µg/cm²이며, Aox 기판은 5.28µg/cm²(1, 2, 3, 4시편의 1cycle 증착량: 5.20, 5.31, 5.29, 5.30µg/cm²)으로 첫 번째 진행하는 1cycle의 증착량은 거의 유사한 값을 보이지만, 두 번째 cycle부터 cycle당 증착량이 감소하고 cycle 횟수가 증가될수록 증착량은 더 감소되는 것으로 보아 증착 시간 및 하부 기판에 따른 증착량 변화는 장비 상태의 변화가 아닌 a-IGZO가 증착되는 기판 상태에 따라 지속적으로 영향을 받으며 변화된다는 것을 확인하였다. 또한 1400초 4cycle로 증착된 a-IGZO와 5600초 연속 증착된 a-IGZO의 면밀도가 유사한 것으로 보아 하부 기판이 a-IGZO 증착 변화의 주요 원인임을 추가 확인할 수 있었다.



In의 함량 기준으로 cycle에 따른 변화를 확인해 보면, Tox 기판에서 1cycle의 a-IGZO 내 In의 평균 면밀도는 2.96 µg/cm²이며, 누적 cycle에 진행된 시편의 cycle 당 증착량은 1cycle 2.93, 2cycle 2.55, 3cycle 2.46, 4cycle 22.39 µg/cm²로 감소된다. Aox 기판에서 1cycle의 a-IGZO 내 In의 평균 면밀도는 2.80µg/cm²이며, 누적 cycle에 따른 cycle당 증착량은 2.76, 2.28, 2.22, 2.10µg/cm²로 감소된다. In의 면밀도를 원자율(atomic percent)로 환산 시 Tox 기판에서 1cycle 40.55% -> 4cycle 38.53% 감소, Aox 기판에서 40.22% -> 36.98%로 감소되고, In : Ga : Zn의 비율을 Ga 1을 기준으로 계산하면 In의 비율은 Tox 기판에서 1.06 -> 0.91, Aox에서 1 -> 0.89로 낮아진다.



2cycle~4cycle IGZO 중량률 비교

모든 평가 조건에서 Tox 대비 Aox 기판의 a-IGZO의 증착량과 In의 함량이 낮고, cycle 횟수가 증가할수록 전체 증착량 및 In의 총량은 증가하지만, cycle별 증착량 및 In의 함량은 감소되며, 이 현상은 Tox와 Aox 기판 모두 동일하게 나타난다. 본 평가를 통해, a-IGZO 증착 시 지속적으로 하부 기판의 영향을 받는다는 것을 확인하였고, 내부 chamber 분위기 변화에 의한 이온화율 변화가 아닌 리스퍼터링에 의해 a-IGZO 증착량 및 In의 함량 변화가 발생됨을 알 수 있었다.

위 결과를 종합하여 해석해보면, 하부 기판의 밀도가 낮을수록 a-IGZO 증착 시 리스퍼터링 효과가 크게 나타나 초기 박막 내 결함이 Tox 대비 Aox 기판에서 많이 발생되고, 발생한 결함은 또 리스퍼터링에 의해 쉽게 제거되면서 결함의 크기가 더 커지게 되는데 이런 과정이 a-IGZO 증착 내내 발생하면서 증착 시간이 길어질수록 결함이 커지며 a-IGZO 증착량 및 In의 함량이 감소된다. 같은 메커니즘으로 초기 결함이 많은 Aox에서 Tox 대비 낮은 증착량 및 In 함량을 보이는 것으로 사료된다.



그림 3.15 a-IGZO 증착 거동 도식화 (a) 1cycle a-IGZO (b) 2cycle a-IGZO

5) a-IGZO 두께에 따른 전기적 특성

증착 시간이 길어질수록 a-IGZO의 물리적 두께가 증가됨으로 두께가 다른 a-IGZO의 박막 트랜지스터를 제작 및 특성을 분석하여 리스퍼터링 효과가 a-IGZO 박막의 전기적 특성에 미치는 영향을 확인하고자 하였다. 평가 조건은 증착 시간 1400초, 2150초, 4200초, 5600초 진행 시 a-IGZO의 두께는 10, 20, 37, 47nm이며, 각 두께별 a-IGZO 박막 트랜지스터의 전하 전달 곡선(그림 3.16)으로부터 전기적 특성을 추출하여 표 3.4에 정리하였다.

a-IGZO 두께 증가에 따라 문턱전압은 감소하는 방향이며, 문턱 전압 이하 기울기는 가장 얇은 두께를 제외하고 증가하며, 이동도 및 켜진 전류값도 증가한다. 이런 두께에 따른 전기적 특성 변화는 두께가 증가될수록 벌크의 부피가 커지면서 전자 밀도가 증가된 기인이다. Hall measurement 측정을 통해 a-IGZO(without annealing) 두께가 두꺼워질수록 전자 밀도가 높아진 것을 확인하였다. 전자 밀도가 증가되면 a-IGZO내 공핍층 형성이 어려워져 필요 전압이 증가함으로 문턱 전압이 음의 방향으로 이동되게 된다[28]. 문턱 전압 이하 기울기는 두께가 증가됨에 따라 증가되는데, 이는 주로 계면 및 벌크의 결함(defect)기인되며, 두께가 증가될수록 벌크 내 결함도 많아지면서 문턱 전압 이하 기울기가 증가되는 것으로 해석된다. 단, 두께가 가장 얇은 10nm 조건은 가장 높은 문턱 전압 이하 기울기값을 보였는데, 얇은 두께에서는 불균일 및 거칠 표면 등 박막의 품질이 열화된 기인으로 예상된다[28]. 전자 밀도가 증가될수록 전자들이 밴드갭 내 꼬리 상태를 모두 채워 페르미 레벨을 전도대로 이동시킴에 따라 전자들의 이동도가 높아지고, 켜진 전류의 값도 증가된다.



그림 3.16 a-IGZO 두께에 따른 (a) 전하 전달 곡선, (b) 전기적 특성 비교

a-IGZO 두께	12nm	20nm	37nm	47nm	
V_{th} (V)	2.80	1.14	0.52	0.27	
$\mu_{\rm FE}~({\rm cm}^2/{\rm Vs})$	0.49	0.42	0.50	0.55	
S.S. (V/dec.)	9.04	13.05	15.08	16.47	
I _{on} (A)	$9.3*10^{-5}$	$1.2*10^{-4}$	$1.4*10^{-4}$	$1.5*10^{-4}$	
포 0.4 1070 트레레 먼글 기기거 트셔					

표 3.4 a-IGZO 두께에 따른 전기적 특성

하지만, 증착 시간이 길어질수록 리스퍼터링 효과 누적으로 a-IGZO 박막의 결함이 증가됨에 따라 전기적 특성 열화를 예상하였으나, 예상과 다르게 두께 증가에 따라 우수한 전기적 특성을 보였기에 전자 밀도 외 다른 요인이 있는지 확인하기 위해 a-IGZO 두께에 따른 박막의 구조적 특성을 분석해보았다. 먼저 a-IGZO 두께에 따라 XRR 및 SE 측정을 통해 박막의 밀도를 확인하였다. 두께가 증가함에 따라 굴절률(광학 상수, n) 값이 증가되고, XRR 측정으로 추출된 밀도 값 또한 증가되어 두께 증가에 따라 박막의 밀도가 증가되었다. 하부 기판에 따라 a-IGZO의 밀도 비교 시 Tox 대비 Aox 기판에서 낮은 밀도를 보여 Aox 기판이 낮은 전자 밀도와 박막 밀도로 Tox 대비 열화된 전기적 특성을 나타냄을 알 수 있었다.





밀도

다음으로 Tox, Aox 하부 기판에 증착된 a-IGZO 각각 두께 10nm, 50nm, Tox 하부 기판에 oxygen 주입 조건의 a-IGZO을 포함한 총 5 종류의 시편을 TEM 및 EELS (Electron energy loss spectroscopy) 분석하였다. EELS 분석의 In mapping 그림에서 Tox 대비 Aox 기판에 증착된 a-IGZO 내 In의 결핍이 많으며, 두께 50nm 시편의 대비 10nm 시편이 In의 결핍이 많고 공통으로 하부 막이 더 치밀하며 상부로 올라갈수록 결핍이 증가되는 경향이다. 산소를 주입한 조건은 다른 조건들 대비 In의 결핍이 훨씬 크고 많이 관찰되었다.



표 3.5 a-IGZO 조건에 따른 In 분포 @ EELS

C. Talagrand et al.에 따르면 a-IGZO 증착 시간이 증가함에 따라 굴절률이 증가하였고 이를 리스퍼터링 발생으로 약한 결합을 제거하면서 밀도가 증가되었다고 보고하였는데. 본 결과도 유사하게 리스퍼터링에 의해 결함이 커지는 동시에 약한 결함이 제거하는 방향이기에 밀도가 증가될 수도 있다고 판단된다. 충돌하는 입자와 기판의 원자간 충돌이 될 때 충돌 입자의 반사, 기판 원자의 제거, 확산 현상이 유발되며[29], 표면에 전달된 운동 에너지를 원자 반동에 제공하여 박막 내 불안정한 원자를 빈 공간과 같이 더 낮은 에너지를 가진 위치로 변위를 유도할 뿐만 아니라 특정 에너지 임계값을 초과하는 시 결함(틈새 및 대체 부위에서) 생성에도 기여한다. 또한 박막 응력 측면에서 에너지를 가진 입자(energetic particle)의 표면 충돌 시 원자 피닝 효과(atomic peening effect)의 결과로 박막 내 압축 응력이 발생하며 박막이 치밀해진다[30]. 즉, 기판에 인가된 충돌 에너지는 결함을 생성하는 동시에, 증착된 입자들이 안정한 위치로 이동하게 하는 에너지로 작용하면서 하부 막의 결함을 개선해 치밀한 박막을 형성하기 때문에 a-IGZO 밀도가 증가된 것으로 해석된다.

지금까지의 결과를 종합하여 a-IGZO의 증착 과정을 정리하면 다음과 같으며 그림 3.18에 도식화하였다. 1단계: SiO₂ 하부 기판에 a-IGZO 증착되는 동시에 리스퍼터링 기인 결함 발생이 발생되는데, Tox 대비 밀도가 낮은 Aox 기판에서 리스퍼터링 효과가 크게 나타나며 더 많은 In 결함이 존재하여 증착량 및 In의 함량이 낮다. 2단계: 증착된 a-IGZO 위로 a-IGZO 증착되는 단계로 리스퍼터링에 의해 결함 부위가 먼저 제거되며 결함이 더 커지게 된다. 초기부터 결함이 많던 Aox 기판의 a-IGZO에서 리스퍼터링이 더 많이 발생되어 Tox 대비 Aox 기판의 a-IGZO가 지속적으로 증착량과 In의 함량이 낮다. 또한 같은 메커니즘으로 증착 시간이 길어지면서 증착량과 In의 감소되는 결과를 보인다. 3단계: 리스퍼터링으로 증착된 원자들이 제거되는 동시에 전달받은 에너지로 박막 내 안정한 위치(결함으로 인한 빈공간)로 변위 되면서 하부 막이 치밀해져 증착 시간이 늘어남에 따라 밀도가 증가하여 우수한 전기적 특성이 가진다.



그림 3.18 a-IGZO 증착 거동

6) 리스퍼터링 조절

비정질 산화물 반도체는 열처리를 거치면서 구조 결함이 개선되면서 밀도가 증가하는 경향을 보여, 리스퍼터링으로 인한 박막 결함도 열처리를 통해 개선되는지를 알아보고자 1 cycle까지 진행된 시편을 500℃ air 분위기에서 1hr 동안 furnace 열처리한 뒤 2 cycle(두 번째 cycle)을 진행하였다.

평가 결과, 열처리를 한 시편의 2 cycle에서의 증착량(총 면밀도)은 4.99 μg/cm²으로 새로운 시편의 1 cycle 5.52μg/cm² 대비 감소하고 열처리를 하지 않은 2 cycle 증착량 5.04 μg/cm²와 유사한 것을 보았을 때 증착 전 열처리에 의한 결함 개선 효과는 없었다. In의 면밀도도 동일한 경향임으로 리스퍼터링으로 발생된 박막 결함은 회복되지 않음을 알 수 있었다. 따라서 증착 과정에서부터 리스퍼터링을 감소하는 것이 근본적인 해결 방안이다. 리스퍼터링은 스퍼터링 공정 조건에 영향을 받는데 여러 문헌에서 타겟의 전압, 압력, 인가전력에 따른 리스퍼터링 효과의 변화를 보고되었다[17],[31],[32]. 타겟과 기판의 바이어스 차이가 클수록 큰 전위차가 생겨 기판으로 향하는 입자의 에너지가 높아짐으로 타겟의 전압을 낮춰 충돌 에너지를 감소하며, 공정 압력을 높여 입자들의 양을 늘려주면 입자간 충돌에 의해 기판에서 도달하는 에너지를 감소할 수 있고, 인가 전력(power)를 낮춰 기판으로 도달하는 입자의 양을 감소시키는 방법으로 리스퍼터링 현상을 개선할 수 있다.

문헌 연구처럼 본 연구 장비로 압력과 인가 전력을 조절하여 리스퍼터링 효과를 감소할 수 있는지 평가하였다. 압력을 높일수록 In의 함량이 증가되는 경향을 보였고, 인가 전력에 따라 In 함량의 유의차를 보이지 않았지만, 인가 전력에 비례하는 증착률로 증착 시간을 낮출 수 있어 높은 인가 전력에서 증착 시간을 감소시킬수록 In의 함량이 높아져 리스퍼터링을 감소할 수 있는 가능성을 확인하였다. 하지만 압력을 높이면 기판에 도달하는 에너지가 감소하기 때문에 박막의 치밀화 정도가 낮아지고, 증착 시간 감소되면 낮은 밀도로 a-IGZO의 특성 열화가 예상됨으로 물성 및 리스퍼터링 효과를 고려하여 최적의 공정 조건을 수립해야 함을 시사한다.

4 8





7) 결론

하부 기판에 따른 a-IGZO 증착 및 a-IGZO TFT의 전기적 특성 차이를 분석하고자, 증착 시간 및 산소 주입 평가를 통해 하부 기판의 밀도 차이에 의한 리스퍼터링 효과 정도에 기인한 것을 검증하였다. 반복 증착 평가를 통해 증착 공정 내내 하부 기판의 영향을 받으며 리스퍼터링으로 인한 결함이 증가됨에 따라 증착률 및 In 감소 현상이 나타남을 밝히고, 두께에 따른 특성 분석을 통해 두께가 증가될수록 우수한 특성을 보이는 원인으로 하부 막의 결함을 채우며 박막의 밀도가 증가됨을 규명하여 a-IGZO 증착 거동에 대해 해석하였다. 마지막으로 공정 조건을 변경하여 리스퍼터링을 감소할 수 있는 가능성을 확인하고 박막의 양호한 품질과 리스퍼터링을 감소할 수 있는 공정 조건 수립이 중요함을 시사한다.

3.3 소스/드레인 전극 물질 따른 a-IGZO 박막 트랜지 스터 특성

3.3.1 연구 배경

저항은 DRAM 특성 열화 및 품질 문제를 일으키는 주요 요인 중 하나로, DRAM 개발 과정에서 저항이 낮은 금속 물질로의 변경(Cu, W-> Ru, Mo, Co)[33] 및 물질간 접촉하여 생겨나는 계면층 기인 저항을 낮추기 위한 노력(Silicide, high doping, interface engineering)을 지속하고 있다. 특히 금속 전극과 반도체의 접합 부위의 높은 저항은 켜진 전류를 낮추고, RC delay를 증가시킴에 따라 구동 전압이 높아져 전력 소모와 발열 문제를 발생시키기 때문에 트랜지스터의 전기적 성능을 향상하기 위해 낮은 접촉 저항을 위한 연구가 필수적이다.

DRAM 과 같은 메모리 소자에 a-IGZO를 채널로 적용할 경우 단결정 실리콘의 10⁻⁸ Ω·cm² 수준의 접촉 비저항 대비 10⁻³ Ω·cm² 수준[34]으로 매우 높은 접촉 비저항으로 주요 문제로 대두되고, 메모리 소자 직접도 증가에 따라 채널 길이 감소에 따른 전체 저항에 대한 접촉 저항의 부분이 증가하기 때문에 성능 열화를 일으키는 주원인이 될 수 있다. 따라서 3D DRAM과 같은 새로운 소자 응용 분야에 a-IGZO를 채널 물질로 적용하기 위해서는 다양한 금속 전극과 비정질 산화물 반도체의 접촉 특성 측면에서 분석하고 트랜지스터의 성능 변화에 대한 구체적인 이해를 확립하는 것이 필요하다.

이런 필요성으로 접촉 저항 관점으로 다양한 전극 물질을 이용한 a-IGZO 트랜지스터의 특성 연구가 선행되었다. 그중 디스플레이 분야에서 투명 디스플레이를 위해 필수적인 투명 전극인 인듐 주석 산화물인 ITO는 디스플레이 제품뿐만 아니라 태양 전극에 사용되는 대표적인 물질이자, 양산성도 갖추고 있어 활용도가 높은 물질이기에 ITO를 기본 전극으로 하여 다른 전극 물질과의 접촉 저항을 비교하였다. 또한 트랜지스터의 성능 향상을 위해 접촉 저항을 낮추기 위해서는

도한 드린지스디의 '정' 정정을 위해 접속 지정을 갖꾸기 위해지는 다른 물질과의 반응성이 낮으며, 낮은 비저항을 가진 전극을 사용하는 것이 유리하다. 이런 전극 재료로 Pt, Au, Cu, W 등이 존재하는데 이 중 Pt, Au 등과 같은 재료는 물질의 반응성은 낮으나, 큰 일함수를 가지고 있어 n-type 반도체 특성을 보인 a-IGZO에서는 전자 공급이 원활하지 않아 전하 전달 특성을 열화시키는 동시에 재료의 값이 비싸 양산성이 확보되지 않는 문제가 있다. 또한 반응성이 낮은 대신 접촉력이 열화되어 박막 분리 현상도 나타날 수 있다. 때문에 Cu, W의 경우 낮은 비저항으로 메모리 및 로직 소자의 배선으로 사용하고 있으나, 높은 반응성 및 확산력, 접착력 문제로 접착층 및 확산 방지층이 필요한 물질이다. 따라서 접착층 및 확산 방지층 역할을 할 수 있는 반응성이 큰 Ti를 적층 증착한 Ti/Cu[35](유사하게 Ti/Au, Ti/W, Ti/Mo) 전극에 대한 연구도 많이 진행되었다. Ti는 저항이 낮으면서도 산소와의 반응성이 큰 물질로 Ti를 전극으로 사용할 때 하부 a-IGZO와의 반응성에 대한 이해와 함께 접촉저항에 대한 연구가 필요하다.

마지막으로 2D DRAM 구조에서 비트라인(Bit line)의 캐리어가 트랜지스터를 통과한 뒤 여러 통로를 거쳐 커패시터로 이동되는 반면, 3D DRAM은 트랜지스터를 통과한 캐리어가 바로 커패시터로 연결되어 커패시터의 하부 전극이 드레인 전극으로 역할 한다. 현재까지 DRAM 커패시터의 전극 물질은 반응성이 상대적으로 낮고, 일함수도 적절한 TiN을 사용하고 있다. TiN은 DRAM 커패시터 전극뿐만 아니라 고유전 금속 게이트(high k metal gate, HKMG)의 물질로 DRAM 및 Logic 소자 내 전극 물질로 오랜 기간 적용되어 양산성 및 물질의 안정성이 확보된 물질이다. TiN을 소스/드레인 전극으로 사용하여 a-IGZO와의 반응성 및 접촉 저항을 분석하여 적합한 물질인지 확인하고자 한다.

따라서 ITO, Ti, TiN 세 가지 전극 물질을 소스/드레인 전극으로 적용하여 a- IGZO 박막 트랜지스터를 각각 제작하고 전극 물질에 따른 전기적 특성 분석 및 TLM 측정을 통해 접촉 저항을 추출하였다.

3.3.2 문헌 연구

a-IGZO를 개발한 hosono 그룹에서 PLD(pulsed laser deposition) 장비로 증착한 a-IGZO와 다양한 금속전극(Ag, Au, In, Pt, Ti-electron beam, ITO, a-IZO-PLD)과의 접촉저항을 연구하였다[36]. TLM(transmission line model) 방식으로 채널 길이에 따른 총 저항값에서 접촉 비저항을 추출하여 금속의 일함수가 접촉 비저항과의 상관관계를 보이며, ITO, Ti가 가장 낮은 약 2*10⁻⁴, 3*10⁻⁴ 요-cm² 의 접촉 비저항값을 보고하였다. (4.26 eV for Ag, 5.1 eV for Au, 4.12 eV for In, 5.65 eV for Pt, 4.33 eV for Ti, 4.3-5.2 eV for ITO, and 4.9-5.2 eV for a-IZO. 순수 금속이 아닌 ITO와 a-IZO는 공정 조건 및 조성에 따라 일함수가 변화됨).

유사하게 M.E. Rivas-Aguilar et al.은 Ti/Au- electron beam, ITO, AZO-PLD 전극을 이용하여 a-IGZO와의 접촉 저항을 연구한 논문을 발표하였다[37]. 앞서 본 Y. Shimura et al.의 논문에서는 ITO의 접촉 비저항값이 가장 낮았지만, 이 논문에서는 Ti/Au 전극이 $10^{-5} \Omega$ cm^2 으로 가장 낮은 접촉 비저항값이 추출되었고, AZO와 ITO는 $10^0 \Omega$ cm^2 and $10^1 \Omega - cm^2$ 으로 높은 접촉 비저항값을 보였다. XPS 분석을 통해 전극, 전극과 a-IGZO 계면, a-IGZO를 포함한 각 층에서의 화학 결합 상태 변화로부터 접촉 비저항의 원인을 규명하고자 하였다. Ti/Au의 경우 TiO₂의 낮은 표준 생성 엔탈피 값(⊿Hf Ti₂O₃ = -1518.49 kJ/mol 와 ⊿Hf TiO₂ = -943.57 kJ/mol, ⊿Hf In₂O₃= -925.8 kJ/mol)으로 Ti가 a-IGZO내 산소와 반응하여 Ti/Au와 a-IGZO 계면에서 TiO2, Ti2O3가 형성되고 산소를 빼앗긴 a-IGZO 내 산소 공공이 증가됨에 따라 캐리어 농도가 증가되어 반도체 저항 및 비접촉 저항이 감소되는 것으로 분석하였다. 반대로 ITO 전극의 경우 산소 공공의 변화가 계면에서는 나타나지 않았지만, a-IGZO 박막에서 산소 공공 감소와 추가적인 ZnO 생성이 되는 것으로 보아 ITO 증착 동안 산소의 유입으로 인해 a-IGZO 산소 공공을 채워 캐리어 농도를 감소 및 저항 증가됨을 보고하였다[37].

TiN은 다른 금속 성분의 확산장벽 목적으로 활용되고 있으며, 높은 경도(비커스 경도 18~21GPa), 내마모성, 높은 융점(~2,950℃) 등 뛰어난 물리적 특성을 가지고 있다. A. Belmonte et al.는 2개의 트랜지스터 및 커패시터가 없는 차세대 DRAM인 2TO 구조 및 특성에 대한 논문을 발표하였는데, 해당 논문에서 TiN을 소스/드레인 물질로, 채널을 a-IGZO 물질로 적용하였다. TiN 증착 방식에 따라 ALD TiN 대비 PVD TiN이 산소와의 반응성이 더 커 a-IGZO 내 산소 공공을 증가시켜 박막의 전도성이 증가됨에 따라 on current가 약 lorder 정도 증가하였다[38]. 유사하게 L. Wu et al.의 논문에 따르면 ALD TIN은 ALD에 사용되는 산소 함유 전구체로 인해 PVD TIN보다 더 높은 산소 농도를 가지고 있기 때문에, 계면에서 TIN 박막으로 산소 확산이 훨씬 높음을 설명하고 있다[39]. 또 Lee et al.는 ITO와 TiN/ITO의 간 접촉 저항에 대해 평가한 결과, 증착 온도 및 열처리 온도 상향에 따른 소자 성능 개선 효과에 대해서는 구체적인 설명이 기입되어 있지 않으나 ITO 단일 전극 구조의 경우 R_c = 4 k_Q, TiN/ITO 전극 구조의 경우 R_c = 0.5 k_Q의 결과를 보여 TiN의 낮은 접촉저항을 확인할 수 있었다[40].

3.3.3 금속 전극의 공정 조건 및 비저항

본 실험에서는 a-IGZO를 채널로 적용한 트랜지스터를 제작하여 접촉 저항 특성 평가를 하였다. 트랜지스터의 제작 순서 및 방법은 3.1.2절과 같으나 소스/드레인 전극 물질만 상이하다. 소스/드레인 전극 물질로 평가된 ITO, Ti, TiN은 모두 스퍼터링 장비에서 증착하였다. ITO는 DC Sputter방식(SORONA co., SRN-120)으로 상온에서 공정압 5.1mTorr, 인가 전력 40W, 아르곤 가스 유량은 35sccm, 공정 시간은 1900초 동안 진행되었고 두께는 100nm 수준으로 증착하였다. 본 공정 전 사전 스퍼터링으로 150초 동안 ITO 타겟 내 오염물질을 제거해주었다. SiO₂ 기판에 ITO 증착 직후 ITO의 비저항은 3790 μ Ω*cm이며 열처리 후 5140 μ Ω*cm이다.

Ti 와 TiN은 동일한 장비 및 챔버에서 RF Sputter 방식(SORONA co., SRN-120)으로 증착하였다. Ti의 공정 상세 조건은 상온에서 공정압 5.0mTorr, 인가 전력 400W, 아르곤 가스 유량 60sccm으로 흘려주며, 800초 동안 공정 진행하여 100nm 두께를 증착하였고, TiN은 공정압 1.0mTorr, 인가 전력 500W, 아르곤 가스 20sccm 및 질소 가스 3sccm 유량으로 흘려주며, 523초 동안 공정 진행하여 100nm 두께를 증착하였다. Ti는 증착 직 후 비저항은 500μ Ω*cm이며 열처리 후는 340μ Ω*cm이다. TiN의 경우 증착 직 후 비저항은 330μ Ω*cm이며, 열처리 후 410μ Ω*cm으로 ITO 대비 낮은 비저항 특성을 보였다. ITO, Ti, TiN을 증착한 조건은 각 장비 내 기본이 되는 공정 조건들이며 모두 100nm에 맞춰 증착하였다. 지금까지 기술한 전극 물질의 공정 세부 조건을 정리하면 표 3.6과 같다.

		ITO (SnO ₂ 2.8at%)	Ti	TiN
Characteristics		Transparent electrode	Oxygen scavanger (High reactivity with oxygen)	Relatively low reactivity
Application		Display TFT	Adhesion layer	Capacitor electrode
Process condition	Process Method	DC Sputter	RF Sputter	RF sputter
	Temperature(℃)	25	25	25
	Working pressure (mT)	5.1mT	5.0mT	1.0mT
	Power (W)	40W	400W	500W
	Gas flowrate (sccm)	Ar 35	Ar 60	Ar 20 / N ₂ 3sccm
	Process time (s)	1900 [100nm]	800 [100nm]	523 [100nm]
	Resistivity (μΩ*cm)	3790	500	330
	Resistivity (μΩ*cm) with 350℃, air, 1hr annealing	5140	340	410

표 3.6 ITO, Ti, TiN 공정 조건 및 비저항

3.3.4 TLM 패턴과 특성 추출

TLM 패턴의 형성방법은 3.1.2절의 박막 트랜지스터의 제작 순서 및 방법은 같으며, Layout만 상이하다. 채널 층 상부의 전극은 너비는 100μm, 길이는 20μm, 간격은 2μm,5μm~50μm까지 5μm 차이의 간격으로 수평 배치되어 있다. 그림 3.20 (a)는 박막 트랜지스터의 layout, (b)는 TLM 패턴의 layout (c) TLM 3차원 그림을 나타내며, 그림의 갈색은 전극, 초록은 채널층이다.

(a)





그림 3.20 (a) 박막 트랜지스터의 layout, (b) TLM 패턴의 layout (c) TLM 패턴의 3차원 그림

접촉 저항은 금속 반도체 접촉의 저항, 금속-반도체 계면 바로 위의 금속 부분, 해당 계면 아래의 반도체 부분, 전류 크라우딩 효과 및 금속과 반도체 사이에 존재할 수 있는 모든 계면 층을 포함하고 있으므로 접촉 영역을 모델링하거나 예측하는 것이 어려워 측정을 해서 구하는 것이 현실적인 방법이다. 접촉 저항을 측정하는 방식인 TLM(transmission line method)은 서로 다른 간격을 지닌 수평 전극을 이용하여 전극과 하부 기판간 접촉 저항을 계산해 내는 방법이다[41].

금속과 반도체 사이의 총저항은 금속 저항(R_m), 접촉 저항(R_c), 반도체 저항(R_{semi})의 합이며 (3.5)식으로 정의된다. 이 중 금속의 비저항은 매우 낮아 R_m은 무시할 수 있게 되어 총 저항은 접촉저항과 반도체 저항의 합이 되며, 반도체 저항은 면저항으로 변경하면 (3.6)식이 됨으로 총저항은 (3.7)식으로 나타낼 수 있다.

$$R_T = 2R_m + 2R_c + R_{semi} \tag{3.5}$$

$$R_{semi} = R_{Sh} \frac{a}{z} \tag{3.6}$$

$$R_T = R_{s,t} \frac{d}{dt} + 2R_c \tag{3.7}$$

총저항은 반도체층 상단에 너비가 같은 전극의 간격을 달리하여 형성한 후 인접한 전극을 선택하여 다양한 채널 길이에 흐르는 전류를 측정하여 V=RI 옴의 법칙에 의해 구할 수 있다. 그림 3.20처럼 채널 길이(전극의 간격)와 게이트 전압에 따라 총 저항값을 피팅(fitting) 해보면, (3.8)식에 의해 그래프의 기울기는 R_{sh}/Z가 되어 반도체 면저항을, y절편은 접촉 저항값을 추출할 수 있다.

$$R_{tot} = \frac{V_{ds}}{I_{ds}} = R_{S\hbar}\frac{d}{Z} + 2R_c \tag{3.8}$$



그림 3.21 TLM 방법을 이용한 접촉저항 추출

접촉 저항은 접촉 면적에 의존하기 때문에, 접촉한 영역을 반영한 접촉 비저항(ρ_c)을 통해 물질 간 접촉저항으로 비교할 필요가 있다. 접촉 비저항은 (3.9)식처럼 접촉 저항을 접촉 면적(A_c)의 곱으로 계산되며, 접촉 면적은 전극의 너비와 이동 거리로 계산된다. 이동 거리(L_T)는 대부분의 전류가 반도체에서 금속으로 또는 금속에서 반도체로 전달되는 거리를 의미한다[42].

$$\rho_c = R_C * A_C = R_C * L_T * Z \tag{3.9}$$

다음은 이동 거리(L_T)를 추출하는 방법에 대한 설명이다. 전극 하부의 전압 분포는 반도체 저항과 접촉 비저항에 의해 결정된다. 접촉 끝부분(x=0) 부분에서 가장 전압이 높고 거리가 증가됨에 따라 지수함수적으로 감소되는데 접촉 끝부분을 기준으로 (3.10)식으로 정리되며, 전압 곡선의 거리가 1/e 지점을 이동거리라고 하며 (3.11)식으로 정의된다. (L접촉 길이, Z는 접촉 너비, I는 current flow) (3.11), (3.12)식을 이용하여 접촉 저항을 반도체 면저항으로 바꿔준 후 총 저항식의 접촉 저항을 반도체 면저항 성분으로 바꿔 정리하면 (3.13)식이 되며, (3.13)식에서 알 수 있듯이 채널 길이에 따른 게이트 전압별 총 저항의 그래프에서 x절편이 이동 거리값이 된다.

$$Rc = \frac{V(0)}{I} = \frac{\sqrt{R_{si}\rho_c}}{Z} \operatorname{coth}\left(\frac{L}{L_T}\right) = \frac{\rho_c}{L_T Z} \operatorname{coth}\left(\frac{L}{L_T}\right) \qquad (3.10)$$
$$L \ge 1.5 L_T \operatorname{, coth}(L/L_T) \approx 1$$

$$L_T = \sqrt{\rho_C / R_{s\dot{n}}} \tag{3.11}$$

$$Rc = \frac{R_{sh}}{Z} * L_T \tag{3.12}$$

$$R_{tot} = \frac{V_{ds}}{I_{ds}} = R_{S\dot{h}} \frac{d}{Z} + 2R_c = \frac{R_{S\dot{h}}}{Z} * d + \frac{R_{s\dot{h}}}{Z} * 2L_T = \frac{R_{S\dot{h}}}{Z} (d + 2L_T) \quad (3.13)$$
$$R_{tot} = \frac{R_{S\dot{h}}}{Z} (d + 2L_T)$$

요약하면, TLM 방식으로 다양한 채널 길이에서 측정한 전류값을 가해준 전압을 나눠 총저항을 계산한 뒤 게이트 길이 및 게이트 전압에 따라 총 저항값을 plot 하면, 해당 그래프의 기울기는 반도체 면저항/전극너비(R_{sh}/Z)를 의미하며, x절편과 y절편은 이동 거리 및 접촉 저항값이다. 반도체 면저항, 이동거리, 접촉저항을 포함한 3가지 주요 성분을 그래프로부터 추출한 뒤 접촉 비저항값 계산하여 물질간 접촉 저항 특성을 비교할 수 있다. 3.3.5 전극 물질에 따른 a-IGZO 트랜지스터의 전기적 특성 분석 ITO, Ti, TiN 전극을 사용한 박막 트랜지스터의 전하 전달 곡선으로부터 전기적 특성을 추출 비교하였다. ITO, Ti, TiN 순으로 문턱 전압의 경우 -0.39V, 0.26V, -1.06V 이며, 전계 이동도는 19.45, 20.14, 21.66cm²/Vs 이며, V_{ds} 0.1V 기준 켜진 전류값은 1.46* 10⁻⁵A, 1.58*10⁻⁵A, 1.78*10⁻⁵A 으로 ITO < Ti < TiN 순으로 전기적 특성 우수하다.



그림 3.22 소스/드레인 전극 물질에 따른 a-IGZO 트랜지스터의 전하 전달 곡선

가장 특성이 좋은 TiN을 전극을 사용한 소자 기준으로 채널 길이(3, 5, 15, 10, 20, 40μm)에 따라 특성을 비교하면, 채널 길이가 40μm에서 3μm로 감소할수록 켜진 전류는 증가하고, 전계 효과 이동도는 감소한다. 앞서 (3.1) 선형 구간의 드레인 전류식에 의하면 켜진 상태의 전류는 L가 작을수록 커지는 양상을 보이나 채널길이 40μm 기준으로 채널 길이 감소 비율과 켜진 상태의 전류의 비율을 비교해보면 채널 길이가 짧아질수록 채널 감소 비율보다 켜진 상태의 비율이 더 낮으면서 그 차이도 커진다. 또한 길이에 따라 전계 이동도 감소를 비교하면 채널 길이가 감소할수록 전계 이동도는 낮아지며 특히 TiN 대비 Ti 전극에서 채널 길이에 따라 이동도 감소가 더 크게 나타났다. 이 두 가지 현상은 (3.14)식처럼 접촉 저항 기인으로 채널이 짧아질수록 접촉 저항이 미치는 효과가 커짐에 따라 나타나는 것으로 예상하였고, 전극에 따른 접촉 저항 측면에서 비교하고자 TLM 방법으로 분석하였다.

$$ID = \frac{W\mu_{FE} C_i}{I} (V_{GS} - V_{th}) (V_{DS} - I_D R_{SD}), V_{GS} - V_{th} \gg 1/2V_{DS}$$
(3.14)



그림 3.23 (a) 채널 길이에 따른 TiN 전극의 전하 전달 곡선, (b) (a)의 전하 전달 곡선으로부터 추출한 전기적 특성, (c) 채널 길이 와 켜진 전류 비율 (d) 채널 길이에 따른 Ti, TiN 전극의 이동도 비교

TLM 방식으로 채널 길이(전극 간격)에 따른 전류를 드레인 전압으로 나눠 총 저항을 구한 뒤 채널 길이와 총 저합값을 게이트 전압 14V, 16V, 18V, 20V 조건으로 plot 하였고, 그래프로부터 채널 면저항, 접촉 저항, 이동 거리를 추출한 뒤 접촉 비저항을 계산하였다. 추출된 채널 면저항(R_{sh})은 ITO, Ti, TiN순으로 3.4*10⁴, 3.6*10⁴, 3.4*10⁴ Ω /口이며, 접촉 저항(R_{sd}=2R_c)은 698.3, 513.7, 393.9 Ω , 접촉 비저항은 $3.5*10^{-4}$, $1.9*10^{-4}$, $1.2*10^{-4}\Omega$ cm²이다. 전극별 반도체 면저항은 큰 차이가 없으며 게이트 전압에 따라 전계 효과가 커지면서 채널 면저항이 감소되는 양상이 나타난다. 채널층과 전극간의 접촉 저항은 ITO, Ti, TiN순으로 낮았고, 이는 앞선 기준 트랜지스터의 전기적 특성이 TiN 전극 조건에서 가장 우수하게 나타난 것은 낮은



전극, (c) TiN 전극

	Rsh (Ω/\Box)	Rsd (Ω)	$L_T(\text{um})$	$\rho c \ (\Omega \mathrm{cm}^2)$
ITO	$3.4*10^4$	698.3	1.02	$3.5*10^{-4}$
Ti	$3.6*10^4$	513.7	0.73	$1.9*10^{-4}$
TiN	$3.4*10^4$	393.9	0.59	$1.2*10^{-4}$

표 3.7 ITO, Ti, TiN 전극에 따른 반도체 면저항, 접촉 저항, 이동거리, 접촉 비저항 비교

접촉 저항은 금속의 일함수와 반도체 농도에 밀접한 관계를 맺고 있다. 금속과 반도체간 접합(metal-semiconductor (M-S) contact)시 주요 캐리어의 종류에 따라 금속의 일함수와 반도체의 전자친화도간 차이로 오믹 접촉(Ohmic contact)이나 쇼트키 접촉(schottky contact)을 이루는데 접촉 상태에 따라 전류의 거동이 달라진다. a-IGZO의 경우 전자를 축적하여 채널층으로 사용하는 n-type 반도체이며 금속의 일함수(Φ_m)가 a-IGZO의 전자 친화도(χ)보다 클 경우 에너지 밴드로 인해 쇼트키 장벽(Φ_B, Φ_B = Φ_m - χ)이 형성되는 쇼트키 접촉을 하며, 낮을 경우 오믹 접촉을 이룬다.

즉, 전극의 일함수가 a-IGZO와 유사하거나 낮을수록 전자 이동이 유리하다. 전극별 일함수는 $\phi_{ITO}(4.62-4.81)[43]$, $\phi_{Ti}(4.33eV)[44]$, $\phi_{TiN}(4.3~4.65eV)[45]이고 a-IGZO의 전자 친화도는 ~$ 4.15eV[43]임으로 TiN(0.15eV), Ti(0.18eV) < ITO (0.47eV) 순서로쇼트키 장벽이 커짐으로 일함수 측면에서 ITO보다 Ti와 TiN전극이유리함을 알 수 있다.



그림 3.25 ITO, Ti, TiN 전극별 쇼트키 장벽의 높이 변화

접촉 저항을 좀 더 자세히 분석하면 ITO와 Ti의 경우 게이트 접압이 증가됨에 따라 접촉 저항이 감소되는데, 이는 소스/드레인 전극과 반도체층이 쇼트키 접촉을 형성함에 따라 게이트 전압이 커질수록 채널 층의 전도대 에너지가 낮아져 쇼트키 장벽 감소 효과가 보인 것으로 판단된다. 하지만 TiN의 경우 게이트 전압에 따라 접촉 저항이 미소 감소하며 수렴하는데, 이는 쇼트키 접촉이 아닌 준 오믹 접촉(quasi-ohmic contact)을 형성하였을 것으로 예상된다.



그림 3.26 (a) 전극별, 게이트 전압에 따른 접촉 저항 변화, (b) 전극별, 게이트 전압에 따른 반도체 면저항, (c) a-IGZO 트랜지스터의 밴드 다이어그램(Band diagram)

다음은 채널 길이가 전계 효과 이동도에 미치는 영향을 알아보고자 TLM 패턴의 채널 길이(전극간 간격)에 따른(10~50µm) 전계 효과 이동도를 확인하였다. 모든 조건에서 채널 길이가 50µm에서 10µm로 감소할수록 전계 효과 이동도가 감소하는 결과를 보였으며, ITO, Ti, TiN 순으로 짧은 채널 길이에서 이동도 저하가 관찰되었다. 드레인 전류 공식에 접촉 저항 기인 전압 강하 성분을 반영하여 전계 효과 이동도와 접촉 저항 사이의 상관관계를 유도해보면 식 (3.15)로 표현될 수 있으며[46], 이 식을 통해 채널 층의 고유 이동도값을 확인할 수 있으며(intrinsic mobility, µ0) 실제 전계 효과 이동도(µFE)는 소스/드레인 접촉 저항이 증가할수록 감소함을 알 수 있다.

$$\mu \approx \mu_0 \frac{L}{L + \mu_0 W C_G R_C (V_{GS} - V_{t/t})}$$
(3.15)

따라서 채널 길이에 따른 전계 효과 이동도 값을 상기 공식으로 피팅하여 고유 이동도와 접촉 저항 성분, 문턱 전압을 추출해보면, ITO, Ti, TiN 전극별 고유이동도 µ0는 19.5, 19.6, 18.9 cm²/Vs 수준으로 전계 효과 이동도 대비 높고 유사한 값을 보이며, 접촉 저항(R_{sd})은 495.7, 397.2, 369.7 요으로 TiN이 가장 낮은 경향이며, TLM을 통해 산출된 접촉 저항값과 유사하다. 즉, 총 저항에서 접촉 저항이 차지하는 비율(R_{sd}/R_{tot})이 동일한 채널 길이에서 TiN - Ti - ITO 순으로 증가함에 따라 소스/드레인 접촉부에서 더 큰 전압 강하를 유발하여 실제 채널에 걸리는 전압이 줄어들게 되면서 따라 전계 효과 이동도가 감소한 것으로 판단된다.



그림 3.27 고유 이동도 및 접촉 저항 (a) ITO 전극, (b) Ti 전극, (c) TiN 전극

전극 물질별 접촉 저항 차이의 원인을 TEM, EELS, EDS 분석을 통해 전극에 따른 a-IGZO의 변화 및 전극과 a-IGZO와의 계면을
확인하였다. TEM으로 물리적 특성을, EELS 및 EDS로 원소의 분포 및 조성 상태를 확인할 수 있다. 전극별로 자세한 분석 결과는 다음과 같다.



그림 3.28 전극과 a-IGZO TEM image

TEM 분석 결과, ITO와 하부 a-IGZO와의 계면에서 거칠기(roughness)와 접촉력(adhesion)의 열화가 관찰되었으며, 약 3.1nm 계면 층이 생성되었다. ITO의 경우 하부의 a-IGZO는 국부적으로 결정화 관찰되었으며, 결정화 성분을 확인하고자 회절 무늬(diffraction pattern)의 격자상수(lattice parameter)를 분석하였는데 한 개의 점만 관찰되어 정확한 phase는 판단 불가하나 격자 거리가 In에 근접하였다. EELS 분석으로 원소별 분포를 확인해보면 a-IGZO 내 결정화된 부분에 In, Sn, 산소 성분이 확인되어 ITO 증착 기인 a-IGZO 내 손상이 발생되었으며, EDS 분석으로 금속이 없는 a-IGZO와 금속 하부에 있는 a-IGZO간 조성 변화를 비교해보면 In:Ga:Zn의 조성비가 0.91:1:0.66에서 0.96:1:0.67로 금속 하부에 있는 a-IGZO 내 In의 조성이 증가되어 ITO 증착 시 In 및 Sn의 확산과 동시에 산소 유입을 예상할 수 있다. 또한 ITO 내 In과 산소의 함량은 40%, 55%이고 a-IGZO 내 In과 산소는 12%, 45% 임으로 농도 구배에 의해 ITO에서 a-IGZO로 In과 산소의 확산도 발생될 수 있다.



그림 3.30 ITO / a-IGZO/ SiO2 분석 (a) TEM, (b) EELS, (c) 계면층

Ti의 경우 ITO와 유사하게 하부 a-IGZO와의 계면에서 거칠기와 접촉력의 열화가 관찰되었으며, 약 3.9nm의 두꺼운 계면 층이 생성되었다. a-IGZO의 두께 50nm 중 절반 수준의 25nm가 결정화되고 그 이하는 전반적으로 비정질을 유지하였다. EELS로 원소별 성분을 확인 시 Ti와 a-IGZO계면에서 산소의 양이 집중 증가되었고, In의 분리(segregation)가 관찰되었다. 3.9nm의 두꺼운 계면층은 Ti의 낮은 산화 에너지[37]로 a-IGZO의 산소를 끌어가 계면에 TiO_x층이 형성된 것이며, 이로 인해 a-IGZO의 불규칙도가 깨지면서 금속끼리 뭉쳐 In 분리 현상이 발생하는 등 불규칙한 금속 산화물 형태가 아닌 금속 형태로 존재하면서 결정을 이룬 것으로 판단된다. 이를 집스 자유 에너지(gibbs free energy)로 화학 반응의 자발성을 비교해 보았다. 3.2.3 절에 정리해둔 In, Ga, Zn와 산소 반응의 집스 자유 에너지와 Ti를 비교해보면 산소 1mol 기준으로 In₂O₃, Ga₂O₃, ZnO, TiO₂ 각각 -553.8, -665.5, -641.0, -888.8kJ/mol로 TiO₂가 가장 낮은 집스 자유 에너지를 보였고, Ti와 In₂O₃, Ga₂O₃, ZnO와 반응 시 Ti는 TiO₂로 산화되고 금속 이온들은 환원되는 방향으로 반응이 일어나는 것이 더 안정한 반응임으로 Ti가 a-IGZO의 산소와 반응하면서 a-IGZO내 금속 이온, 특히 환원 에너지가 가장 낮은 In의 분리 현상을 유발한 것으로 해석할 수 있다.

 $\begin{aligned} &\frac{4}{3}In + O_2 \rightarrow \frac{2}{3}In_2O_3 \ , \frac{2}{3}\Delta G_1 = -553.8kJ/mol \\ &\frac{4}{3}Ga + O_2 \rightarrow \frac{2}{3}Ga_2O_3 \ , \frac{2}{3}\Delta G_2 = -665.5\,kJ/mol \\ &2Zn + O_2 \rightarrow 2ZnO \ , 2\Delta G_3 = -641.0\,kJ/mol \\ &Ti + O_2 \rightarrow TiO_2, \ \Delta G_4 = -888.8kJ/mol \\ &\frac{3}{2}Ti + In_2O_3 \rightarrow \frac{3}{2}TiO_2 + 2In, \ &\frac{3}{2}\Delta G_4 - \Delta G_1 = -502.5kJ/mol \\ &\frac{3}{2}Ti + Ga_2O_3 \rightarrow \frac{3}{2}TiO_2 + 2Ga, \ &\frac{3}{2}\Delta G_4 - \Delta G_2 = -334.9kJ/mol \\ &\frac{3}{2}Ti + 3ZnO \rightarrow \frac{3}{2}TiO_2 + 3Zn, \ &\frac{3}{2}\Delta G_4 - 3\Delta G_3 = -371.7kJ/mol \end{aligned}$

EDS 분석 결과, Ti 전극 하부 a-IGZO의 경우 산소가 58.6at%에서 41.5at%로 감소, In:Ga:Zn의 조성비가 0.89:1:0.65에서 0.81:1:0.65로 In이 감소되었다. M.E. Rivas-Aguilar et al.도 TiO_x가 형성으로 인해 In3O2가 In으로 환원되고 In이 Ti 쪽으로 이동하면서 감소된 것으로 이와 유사한 결과를 보고하였다[37]. 따라서 Ti로부터 a-IGZO의 산소를 빼앗기면서 내부 산소 공공 증가 및 금속(alloy) 성분의 증가로 접촉 저항이 감소된 것으로 사료된다.

6 6



그림 3.31 Ti / a-IGZO / SiO2 분석 (a) TEM, (b) EELS, (c) 계면층

TiN의 경우는 TiON으로 예상되는 계면 층이 다른 전극 물질 대비 1.2nm로 얇게 형성되고 Ti, ITO 대비 현저히 양호한 거칠기와 접촉력을 보이며 a-IGZO와 안정적인 접촉을 이루고 있으며 TiN 하부 a-IGZO의 변형도 관찰되지 않았다.



그림 3.32 TiN / a-IGZO / SiO2 분석 (a) TEM, (b) EELS, (c) 계면층

분석 결과를 종합해보면, ITO의 경우 금속 자체의 비저항이 높고, ITO와 a-IGZO 열화된 계면 층 형성 및 ITO 증착 시 a-IGZO의 내부로 In, Sn, 산소가 주입되어 a-IGZO 변형을 유발하기에 접촉 저항이 높은 것으로 판단된다. Ti의 경우 ITO 보다 낮은 비저항값을 가지고 있으며, Ti의 산소와 높은 반응성으로 a-IGZO의 산소를 끌어가 Ti와 a-IGZO 계면에서 두꺼운 계면 층 형성 및 a-IGZO의 In 분리 현상이 나타나는데, 이로 인해 a-IGZO의 산소 공공 증가 및 금속 성분의 증가로 ITO 대비 접촉 저항이 감소되지만, 계면의 TiOx 층의 증가 및 계면 불안정성으로 TiN 대비 높은 접촉저항을 보인다. TiN은 비저항이 낮고, Ti 대비 상대적으로 낮은 반응성으로 a-IGZO 특성을 유지하여 채널 층의 안정성을 높이고, 얇은 계면 층 및 양호한 거칠기와 접촉력 기인 낮은 접촉 저항을 가지며, 이에 따라 ITO 및 Ti 대비 우수한 전기적 특성을 확보하였다.

최적의 트랜지스터의 성능을 위해서는 비저항과 반응성이 낮은 물질을 선택하고, 접촉 저항이 양호한 소스/드레인 금속 증착이 필수적이다. 본 결과로부터 a-IGZO 트랜지스터의 소스/드레인 전극으로 TiN은 적합한 물질이며, 향후 짧은 채널 트랜지스터(scaled TFT) 및 3D DRAM의 전극 물질로 사용할 수 있음을 확인하였다.

	ITO	Ti	TiN
Resistivity (μΩ*cm)	5140	340	410
Workfunction(eV)	4.62	4.33	4.3
Rsd (Ω)	698.3	513.7	393.9
Interface layer	Roughness ↑ Adhesion ↓	Roughness↑ Adhesion↓	Roughness↓ Adhesion↑
Interface layer thickness (nm)	3.1	3.9	1.2
Damage of IGZO	0	0	Х
표 3.8 ITO Ti TiN 저근에 따르 비저하 전촉저하 게며 비교			

제 4 장 결 론

4.1 결론 및 고찰

본 연구는 고주파 교류 마그네트론 스퍼터링 장비를 이용하여 증착한 a-IGZO 박막을 3D DRAM 내 채널 층으로 적용하기 위해 하부 기판 및 전극에 따른 a-IGZO 특성을 분석하였다.

따라서 첫 번째 연구 파트에서는 하부 기판에 따른 a-IGZO 증착 거동과 구조적/전기적 특성 분석에 대한 주제로, 3D DRAM 내 원자층 증착 SiO₂을 게이트 절연막으로 적용하기 위해 고온의 열 산화 SiO₂(Tox)와 원자층 증착 SiO₂(Aox)의 자체 특성 및 두 종류의 게이트 절연막(하부 기판)에 따른 a-IGZO 특성 차이의 원인을 일련의 실험을 통해 규명하였다.

Tox 대비 Aox에서 증착한 a-IGZO의 In 함량 감소 및 전기적 특성 열화가 발생하였는데, 이는 Tox 보다 밀도가 낮은 Aox 기판에서 고에너지를 가진 입자에 의해 발생하는 리스퍼터링이 강하게 작용하여 결합력이 가장 약한 In 위주로 제거된 결과이다. 리스퍼터링의 주요 유발 인자인 산소의 주입하는 공정 조건 및 밀도가 다른 산화막 조건을 추가 평가하여 하부 기판의 밀도에 따라 변화되는 리스퍼터링 효과를 확인하였다. 또한 a-IGZO의 증착 시간이 길어질수록 리스퍼터링에 의해 약한 결합을 하고 있는 결함 부위가 쉽게 제거되면서 상부 막의 결함이 커지기 때문에 증착률 및 In의 함량이 낮아지는 경향을 보인다. 이는 같은 증착 시간을 반복하여 증착하는 평가를 통해 하부 기판의 결함 영향을 지속적으로 받으며 증착 된다는 것을 증명하였다. 반면 기판에 전달된 리스퍼터링 에너지는 증착된 입자들에 전달되어 불안정한 원자들이 안정한 위치로 이동하게 하여 하부 막의 결함(빈 공간)을 채우며 밀도를 높인다. 이는 두께에 따라 밀도 및 전기적 특성 비교하고 TEM, EELS 기법으로 분석하여 검증하였다. 마지막으로 상부 막의 결함은 a-IGZO의 결정화 직전의 고온으로 열처리하여도 회복되지 않는 것으로 보아 증착 과정에서 리스퍼터링이 발생하지 않도록 해야 함을 의미한다. 타겟의 전압, 압력, 인가 전력 등의 공정 조건 의해 In의 함량이 증가하여 리스퍼터링이 변화됨을 실험을 통해 확인함으로써 감소시킬 수 있는 가능성을 확인하였다. 리스퍼터링은 박막의 품질과 긴밀한 연관이 있으므로 균일한 막질을 위해 리스퍼터링은 감소하면서 우수한 전기적 특성을 내도록 하는 공정 조건을 확보하는 것이 중요함을 시사한다.

본 논문의 두 번째 연구 파트에서는 소스/드레인 전극에 따른 a-IGZO의 전기적 특성에 대한 주제로, 커패시터의 하부 전극 물질인 TiN을 포함하여 접합 층으로 많이 활용되는 Ti, 디스플레이 트랜지스터의 투명 전극으로 사용하는 ITO를 a-IGZO 트랜지스터 소스/드레인 전극에 적용하여 전극 물질이 트랜지스터의 전기적 특성에 미치는 영향을 분석하였다.

ITO, Ti, TiN 순으로 우수한 전기적 특성을 보였으며, TLM TLM(transmission line method)방식으로 추출한 접촉 비저항은 ITO, Ti, TiN 전극 순으로 3.5*10⁻⁴, 1.9*10⁻⁴, 1.2*10⁻⁴Ωcm²으로 낮아지며 TiN의 낮은 접촉 비저항 기인으로 우수한 전기적 특성을 보였다. 전극별 접촉 비저항에 영향을 미치는 요인을 확인하고자 전극의 고유 비저항과 일함수 비교, 전극과 a-IGZO, 계면 층을 TEM, EDS, EELS 분석을 하였다. 전극의 비저항은 ITO가 가장 높고 Ti와 TiN은 유사한 수준이었고, 일함수 측면 ITO, Ti, TiN 순으로 a-IGZO와 이루는 쇼트키 장벽이 낮아 캐리어 이동이 용이하다. ITO와 Ti의 경우 a-IGZO와의 계면 층이 각각 3.1nm, 3.9nm로 두껍게 형성되어 있으며, 거칠기와 접촉력이 좋지 않은 상태로 접합되어 있었다. 또한 ITO 증착 시 a-IGZO 표면에 플라즈마 손상에 의해 결정화가 되었고, 농도 구배에 따라 In, Sn, 산소가 a-IGZO 층으로 확산되었다. Ti의 경우 TiOx 형성으로 In2O3가 In 환원, 분리되어 a-IGZO가 결정 구조로 변화되었다. TiN의 경우 1.2nm의 얇고 안정적인 계면 층을 보이고 질소 기인 a-IGZO와 반응성이 낮아 a-IGZO의 변형을 일으키지 않았다. 따라서 TiN의 경우 금속 비저항이 낮고, 쇼트키 장벽이 낮으며, 우수한 계면층 및 a-IGZO와의 낮은 반응성으로 우수한 접촉 저항을 가짐을 확인함에 따라 향후 짧은 채널 트랜지스터(scaled TFT) 및 3D DRAM의 소스/드레인 전극 물질로 사용할 수 있다.

본 연구는 a-IGZO 채널 층과 하부 기판, 전극 물질과의 상호 작용에 대해 다양한 실험과 분석을 통해 확인하였으며, 이는 3D DRAM 내 a-IGZO를 채널로 적용하기 위한 기반 기술로의 의미를 가진다.

참고 문헌

- [1] Jun Shik Kim, Younjin Jang, Sukin Kang, Yonghee Lee, Kwangmin Kim, Whayoung Kim, Woongkyu Lee,* and Cheol Seong Hwang, "Substrate-Dependent Growth Behavior of Atomic-Layer-Deposited Zinc Oxide and Zinc Tin Oxide Thin Films for Thin-Film Transistor", J. Phys. Chem. C, 124, 26780-26792, 2020.
- [2] Nuri On1, Bo Kyoung Kim, Yerin Kim, Eun Hyun Kim, Jun Hyung Lim, Hideo Hosono, Junghwan Kim, HoichangYang, Jae Kyeong Jeong,"Boosting carrier mobility and stability in indium-zinc-tin oxide thin-flm transistors through controlled crystallization", Scientific Reports volume 10, Article number: 18868 (2020).
- [3] Kenji NOMURA, Akihiro TAKAGI, Toshio KAMIYA, Hiromichi OHTA, Masahiro HIRANO, Hideo HOSONO," Amorphous Oxide Semiconductors for High-Performance Flexible Thin-Film Transistors", Jpn. J. Appl. Phys., Vol. 45, No. 5B (2006).
- [4] Kinam Kim, "The Smallest Engine Transforming Humanity: The Past, Present, and Future", IEEE International Electron Devices Meeting (IEDM), 2021.
- [5] Toshio Kamiya, Kenji Nomura, and Hideo Hosono, "Origins of High Mobility and Low Operation Voltage of Amorphous Oxide TFTs: Electronic Structure, Electron Transport, Defects and Doping*," J. Display Technol. 5, 468-483 (2009)
- [6] Kenji Nomura, Hiromichi Ohta, Akihiro Takagi, Toshio Kamiya1,Masahiro Hirano, Hideo Hosono, "Room-temperature fabrication of transparent flexible thin-film transistors using amorphous oxide semiconductors", NATURE, VOL 432, 25 november 2004.
- [7] Kato, Kiyoshi, Shionoiri, Yutaka, Sekine, Yusuke, Furutani, Kazuma, Hatano, Takehisa, Aoki, Taro, Sasaki, Miyuki, Tomatsu, Hiroyuki, Koyama, Jun, Yamazaki, Sunpei, "Evaluation of Off-State Current Characteristics of Transistor Using Oxide Semiconductor Material, Indium-Gallium-Zinc Oxide", Japanese Journal of Applied Physics, Volume 51, Issue 2R, article (2012).

- [8] A. Belmonte, H. Oh, N. Rassoul, G.L. Donadio, J. Mitard, H. Dekkers, R. Delhougne, S. Subhechha, A. Chasin, M. J. van Setten, L. Kljucar, M. Mao, H. Puliyalil, M. Pak, L. Teugels, D. Tsvetanova, K. Banerjee, L. Souriau, Z. Tokei, L. Goux, G. S. Kar, "Capacitor-less, Long-Retention (>400s) DRAM Cell Paving the Way towards Low-Power and High-Density Monolithic 3D DRAM", IEEE ,2020.
- [9] Sungsik Lee, Arokia Nathan, John Robertson, Khashayar Ghaffarzadeh, "Temperature dependent electron transport in amorphous oxide semiconductor thin film transistors," 2011 International Electron Devices Meeting, pp. 14.6.1-14.6.4, 2011.
- [10] Toshio Kamiya, Hideo Hosono, "Material characteristics and applications of transparent amorphous oxide semiconductors". NPG Asia Mater 2, 15-22 (2010).
- [11] Tatsuya Iwasakia, Naho Itagaki, Tohru Den, and Hideya Kumomi, "Combinatorial approach to thin-film transistors using multicomponent semiconductor channels: An application to amorphous oxide semiconductors in In-Ga-Zn-O system", Appl. phys. lett. 90, 242114 (2007).
- [12] J.D. Plummer, M.D. Deal and P.B. Griffin, "Silicon VLSI Technology, Fundamentals, Practice and Modelling", Prentice Hall, 2000.
- [13] D. Hiller, R. Zierold, J. Bachmann, M. Alexe, Y. Yang, J. W. Gerlach, A. Stesmans, M. Jivanescu, U. Müller, J. Vogt, H. Hilmer, P. Löper, M. Künle, F. Munnik, K. Nielsch, M. Zacharias ,"Low temperature silicon dioxide by thermal atomic layer deposition: Investigation of material properties", J. Appl. Phys. 107, 064314, 2010.
- [14] Li-Li Zheng; Qian Ma; You-Hang Wang; Wen-Jun Liu; Shi-Jin Ding; Wei Zhang, David, "High-Performance Unannealed a-InGaZnO TFT With an Atomic-Layer-Deposited SiO₂ Insulator", IEEE electron device letters, Vol.37 (6), p.743-746, 2016.
- [15] Ali, M., Gobinner, C.R., Kekuda, D., "Role of oxygen flow rate on the structural and optical properties of copper oxide thin films grown by reactive magnetron sputtering". Indian J Phys 90, 219–

224 (2016).

- [16] Richard E. Honig, "Sputtering of Surfaces by Positive Ion Beams of Low Energy" Journal of Applied Physics 29, 549 (1958).
- [17] A. Hadj Youssefa, F. Ambriz Vargasa, I. Amaechia, A. Sarkissianb, A. Merlenc, R. Thomasd, A. Ruedigera, "Impact of negative oxygen ions on the deposition processes of RFmagnetron sputtered SrTiO3 thin films", Thin Solid Films 661, 23-31, (2018).
- [18] Toshiro Maruyama, Tomonori Morishita, "Indium nitride thin films prepared by radio-frequency reactive sputtering", J. Appl. Phys. 76 (10), 15 November 1994.
- [19] Michel Chavesa, Raul Ramosa, Everson Martinsa, Elidiane Cipriano Rangela, Nilson Cristino da Cruza, Steven Frederick Durranta, José Roberto Ribeiro Bortoletoa, "Al-doping and Properties of AZO Thin Films Grown at Room Temperature: Sputtering Pressure Effect", Materials Research, 2019.
- [20] Thomas Welzel, Ronny Kleinhempel, Thoralf Dunger, Frank Richter, "Ion Energy Distributions in Magnetron Sputtering of Zinc Aluminium Oxide" Plasma Process. Polym. 2009.
- [21] Vapor Processes, Materials Processing Materials Processing, 2016.
- [22] Ming-Jie Zhao, Zuo-Zhu Chen, Chun-Yan Shi, Qi-ZhenChen, Miao Xu, Wan-Yu Wu, Dong-Sing Wuu, Shui-YangLien,Wen-ZhangZhu, "Modulation of carrier density in indium-gallium-zincoxide thin film prepared by high-power impulse magnetron sputtering", Vacuum, Volume 207, January 2023.
- [23] DooHyun Kim, JinNyoung Jang, SooBok Yoon, and MunPyo Hong, "Effects of bombardment of negative oxygen ions on amorphous indium gallium zinc oxide thin films by superimposed rf/dc magnetron sputtering", Appl. Phys. Express 7, 031401 (2014).
- [24] X.F.Chena, G.He, M.Liu, J.W.Zhang, B.Deng, P.H.Wang, M.Zhang, J.G.Lvc, Z.Q.Sun, "Modulation of optical and electrical properties of sputtering-derived amorphous InGaZnO thin films by oxygen partial pressure", Journal of Alloys and Compounds, Volume 615,

5 December 2014.

- [25] Chia-Hao Wu, Fu-Chi Yang, Wei-Chih Chen, Chi-Lung Chang, "Influence of oxygen/argon reaction gas ratio on optical and electrical characteristics of amorphous IGZO thin films coated by HiPIMS process", Surface and Coatings Technology, Volume 303, Part A, 15 October 2016.
- [26] El-Kareh, Badih. "Fundamentals of Semiconductor Processing Technologies", 1st Ed. 1995.
- [27] X.F. Chen, G. He, M. Liu b, J.W. Zhang, B. Deng, P.H. Wang, M. Zhang, J.G. Lv, Z.Q. Sun, "Modulation of optical and electrical properties of sputtering-derived amorphous InGaZnO thin films by oxygen partial pressure", Journal of Alloys and Compounds, Volume 615, 5 December 2014.
- [28] C. Talagrand a, X. Boddaert a, D.G. Selmeczi b, C. Defranoux b, P. Collot, "Ellipsometry study of process deposition of amorphous Indium Gallium Zinc Oxide sputtered thin films" Thin Solid Films 590, 134–140, (2015).
- [29] J. Dalla Torre, G. H. Gilmer, D. L. Windt, R. Kalyanaraman, F. H. Baumann, P. L. O'Sullivan, J. Sapjeta, T. D Iaz de la Rubia, and M. Djafari Rouhani, "Microstructure of thin tantalum films sputtered onto inclined substrates: Experiments and atomistic simulations" J. Appl. Phys. 94, 263 (2003).
- [30] Henry Windischmann, "Intrinsic stress in sputter-deposited thin films", Critical Reviews in Solid State and Materials Sciences, 17:6, 547-596, (1992).
- [31] DooHyun Kim, JinNyoung Jang, SooBok Yoon, MunPyo Hong, "Bombardment of negative oxygen ions", Appl. Phys. Express 7, 031401 (2014).
- [32] Qiuming Song, Bingjun Wu, Bin Xie, Feng Huang, Ming Li, Haiqian Wang, Yousong Jiang, and Yizhou Song, "Resputtering of zinc oxide films prepared by radical assisted sputtering", Journal of Applied Physics 105, 044509 (2009).
- [33] "The search for the most conductive metal for narrow interconnect lines", J. Appl. Phys. 127, 050901 (2020).
- [34] Hao Yu, Marc Schaekers, Kathy Barla, Naoto Horiguchi, Nadine

Collaert, Aaron Voon-Yew Thean, and Kristin De Meye "Contact resistivities of metal-insulator-semiconductor contacts and metalsemiconductor contacts", Citation: Applied Physics Letters 108, 171602 (2016).

- [35] Y. W. Lee, S.-J. Kim, S.-Y. Lee, W.-G. Lee, K.-S. Yoon, J.-W. Park, J.-Y. Kwon, and M.-K. Han, "Effect of Ti/Cu Source/Drain on an Amorphous IGZO TFT Employing SiNx Passivation for Low Data-Line Resistance," Electrochemical and Solid-State Letters, vol. 15, p. H126, 2012.
- [36] Y. Shimura, K. Nomura, H. Yanagi, T. Kamiya, M. Hirano, and H. Hosono, "Specific contact resistances between amorphous oxide semiconductor In–Ga–Zn–O and metallic electrodes," Thin Solid Films, vol. 516, pp. 5899–5902, 2008.
- [37] M.E. Rivas-Aguilar, N. Hernandez-Como, G. Gutierrez-Heredia, A. Sánchez-Martínez, M. Mireles Ramirez, I. Mejia, M.A. Quevedo-López, "Specific contact resistance of IGZO thin film transistors with metallic and transparent conductive oxides electrodes and XPS study of the contact/semiconductor interfaces", Current Applied Physics 18 (2018).
- [38] A. Belmonte, H. Oh, N. Rassoul, G.L. Donadio, J. Mitard, H. Dekkers, R. Delhougne, S. Subhechha, "Capacitor-less, Long-Retention (>400s) DRAM Cell Paving the Way towards Low-Power and High-Density Monolithic 3D DRAM," IEEE International Electron Devices Meeting (IEDM), pp. 28.2.1-28.2.4, 2020.
- [39] L. Wu, H.Y. Yu, X. Li, K.L. Pey, K.Y. Hsu, H.J. Tao, Y.S. Chiu, C.T. Lin, 1 J.H. Xu, H.J. Wan, "Investigation of ALD or PVD (Tirich vs. N-rich) TiN metal gate thermal stability on HfO2 high-K", L. Wu, VLSI Tech (2010)
- [40] 이호재, IGTO, IGZO 산화물 반도체의 접촉 저항에 대한 Ti, TiN 중간층의 영향, 석사학위논문, 2022.
- [41] H. H. Berger. "Models for contacts to planar devices", Solid. State. Elec., 15, 145-158, 1972.
- [42] DIETER K. SCHRODE, "Semiconductor material and device characterization" by dieter Schroder, John wiley,1998.

- [43] Shraddha D. Nehate, Adithya Prakash, Prabhu Doss Mani, Kalpathy B, Sundaram, "Work Function Extraction of Indium Tin Oxide Films from MOSFET Devices, ECS J. Solid State Sci. Technol. 7 P87, 2018.
- [44] Sang Ho Rha, Un Ki Kim, Jisim Jung, Hyo Kyeom Kim, Yoon Soo Jung, Eun Suk Hwang, Yoon Jang Chung, Mijung Lee, Jung-Hae Choi, and Cheol Seong Hwang, "The Electrical Properties of Asymmetric Schottky Contact Thin-Film Transistors with Amorphous-In2Ga2ZnO7, IEEE TRANSACTIONS ON ELECTRON DEVICES, VOL. 60, NO. 3, MARCH 2013.
- [45] Steven A. Vitale, Jakub Kedzierski, Paul Healey, Peter W. Wyatt, and Craig L. Keast, "Work-Function-Tuned TiN Metal Gate FDSOI, "Transistors for Subthreshold Operation", IEEE TRANSACTIONS ON ELECTRON DEVICES, VOL. 58, NO. 2, FEBRUARY 2011.
- [46] Kah-Yoong Chan, Eerke Bunte, Helmut Stiebig, "Influence of contact effect on the performance of microcrystalline silicon thin-film transistors", Appl. Phys. Lett. 89, 203509 (2006).

Abstract

A Study on the Properties of a-IGZO according to the Substrate and the Electrode for 3D DRAM

SUN JIN LEE

Department of Materials Science and Engineering College of Engineering Seoul National University

DRAM is a memory capable of rapid speed and high density and has improved performance through scaling technology. However, physical limitations are expected within 5 years, and the 3D DRAM structure is a way to overcome them. Amorphous oxide semiconductors with excellent mass production, moderate mobility, very low leakage current, and high uniformity are attracting attention as channel materials in 3D DRAM. Among them, research on a-IGZO as a transistor channel for DRAM is needed. Therefore, in this work, we studied a-IGZO characteristics according to the substrates and electrodes to apply a-IGZO thin film deposited using Radio-Frequency magnetron sputtering as a channel layer within 3D DRAM.

In the first part, we compared the process of a-IGZO deposition and transistor characteristics according to the substrate of thermal oxide SiO₂ and atomic layer deposition SiO₂ and investigated the cause of the difference. In the substrate of the atomic layer SiO₂ compared to the thermal oxide SiO₂, the reduction of In of a-IGZOand the electrical characteristics were degraded, caused by resputtering occurring in the sputtering equipment. As a result, the reputtering effect, a physical impact, occurs more in the low-density atomic layer SiO₂; the composition ratio is changed by removing In. And re-sputtering increased defects in the a-IGZO thin film, resulting in the deterioration of electrical properties. During the a-IGZO deposition process, re-sputtering continues to occur, increasing the defects of the upper film of the a-IGZO according to the degree of defects of the substrate. On the other hand, the lower film became dense, and as the a-IGZO thickness increased, the electron density and thin film density increased, resulting in excellent electrical properties.

In the second part, we evaluated the electrical properties of a-IGZO thin film transistors according to ITO, Ti, and TiN electrode materials. And we analyzed the influence between the channel layer and the electrode. The a-IGZO thin film transistor showed excellent electrical characteristics in the order of TiN, Ti, and ITO. The contact resistivity extracted by the TLM method was $3.5*10^{-4}$, $1.9*10^{-4}$, and $1.2*10^{-4}\Omega \text{cm}^2$ in the order of ITO, Ti, and TiN electrodes, and low contact specific resistivity of TiN was confirmed. We analyzed the work function of the electrode, interface characteristics to confirm factors affecting contact resistivity. As a result, TiN electrodes can be used as source/drain electrode materials for short channel transistors (scaled TFTs) and 3D DRAM due to their low specific resistivity, stable interface layers, and low reactivity with a-IGZO.

This work verified the interaction between the a-IGZO channel layer, the substrate, and electrode material through various experiments and analysis, and the result of this work is meaningful as a base technology to apply a-IGZO in 3D DRAM as a channel.

78

Keywords : a-IGZO, Amorphous oxide semiconductor, RF sputtering, re-sputtering, contact resistivity Student Number : 2021-28775